افزایش تحمل پذیری اشکال سیم باینری اتوماتای سلولی کوانتومی در محیط تشعشعات فضایی

مژده مهدوی

استادیار، دانشکده فنی و مهندسی، دانشگاه آزاد اسلامی، واحد شهرقدس، تهران، ایران، m.mahdavi@qodsiau.ac.ir

چکیده

ماهواره‌های مخابراتی عموما خارج از اتمسفر زمین قرار دارند و مهمترین مشخصه این محیط وجود اشعه‌های یونیزه کننده با انرژی بسیار بالا و در حد مگا الکترون ولت می‌باشد. مواد نیمه‌هادی بکاررفته در سخت‌افزار ماهواره‌ها نسبت به تاثیرات محیط تشعشعات بسیار آسیب‌پذیر می‌باشند و در خواص الکتریکی، نوری و فیزیکی آنها تغییرات موقت یا پایداری پدید می‌آید و پس از مدتی باعث کاهش کارآیی مدار می‌گردد. این مشکلات سبب شده است تا ارایه تکنیک‌های مقاوم سازی کم هزینه و قابل دسترس، مورد توجه قرار گیرد. امروزه، ماهواره‌های کوچک بسیاری وجود دارد که ماموریت‌های ارتباطی و سنجش را در فضا انجام میدهند و هزینه بالای قرار دادن ماهواره در مدار از یک سو و مشکلات یکپارچه سازی و تطبیق ماهواره و ماهواره بر از سوی دیگر را می‌توان از جمله دلایل توسعه نانوماهواره‌ها عنوان نمود. باکاهش ابعاد قطعات، حساسیت مدار بیشتر شده و مدارهای با ابعاد نانو نسبت به تشعشعات محیط فضا آسیب‌پذیرتر هستند. اتوماتای سلولی کوانتومی بدلیل حداقل توان مصرفی، پیشنهاد مناسبی جهت ساخت مدارهای محاسباتی در ابعاد نانو می‌باشند. در این مقاله به ارائه روش افزایش تحمل‌پذیری اشکال و شبیه‌سازی آنها در سیم باینری در تکنولوژی اتوماتای سلولی کوانتومی می‌پردازیم.

کلیدواژه

اتوماتای سلولی کوانتومی، سیم باینری، تحمل‌پذیری اشکال، نانوالکترونیک، تشعشعات فضایی

مقدمه

افزایش استفاده از ماهواره‌ها که ممکن است در بخش‌های نظامی، تحقیقاتی، ماموریت‌های تجاری و غیره بکار برده شوند در قرن اخیر منجر به توسعه اطلاعات، روابط و تحقیقات علمی شده است. در سال‌های گذشته توجه همه بصورت گسترده‌ای برروی طراحی سیستم‌ها و فضاپیماهایی با مقاومت بالا در مقابل تشعشعات جلب شده بود بطوریکه تشعشعات فضا کمترین تاثیری برروی عملکرد سیستم نداشته باشد ولی متاسفانه چنین نگرشی امروزه به یک هدف دست نیافتنی و غیرواقعی تبدیل گشته است و دانشمندان به این نتیجه رسیدند که درحال حاضر هیچ وسیله‌ای که بطور کامل در برابر تشعشعات مقاوم باشد وجود ندارد بلکه باید به دنبال روش‌هایی باشند که باعث مقاوم‌سازی و افزایش تحمل‌پذیری در مدارات دربرابر تشعشعات گردد [۱]. از زمانی که اولین ماهواره به فضا پرتاب شد و بر اثر تشعشعات فضایی، اختلالاتی در مدارات الکترونیکی آن بوجود آمد و باعث بروز مشکلات جدی در عملکرد آن گشت، مطالعه بر روی تاثیر تشعشعات بر ادوات نیمه‌هادی شروع شد و تحقیق در زمینه مدارهای مقاوم در برابر تشعشعات بطور جدی مورد توجه قرار گرفت [۲]. تاکنون استفاده از مدارات میکروالکترونیک بدلیل مزایایی که دارند، از جمله قابلیت پیکربندی مجدد، در کاربردهای فضایی رایج بود اما این قطعات نسبت به تاثیرات محیط تشعشعات آسیب‌پذیر می‌باشند. از طرفی دیگر، اتوماتای سلولی کوانتومی بدلیل

تاریخ دریافت: ۱۳۹۶/۰۲/۱۳ تاریخ پذیرش: ۱۳۹۶/۱۱/۰۳

حداقل توان مصرفی، پیشنهاد مناسبی جهت ساخت مدارهای محاسباتی در ابعاد نانو می‌باشند و در آینده، مدارهای نانو جایگزین مناسبی در تمامی کاربردها، به خصوص کاربردهای فضایی خواهند شد.

همراه با تحولات گسترده‌ای که در عرصه الکترونیک صورت گرفته و این تحولات به سمت مدارات نانو نیز پیشرفت داشته، مطالعه در زمینه تحمل پذیری مدارات در برابر خطای حاصل از تشعشعات نیز ادامه داشته است و ارائه روش‌های افزایش تحمل‌پذیری اشکال[1] نیز توجه خاصی را به خود معطوف کرده است. صنایع میکروالکترونیک طی دهه‌های گذشته با کاهش ابعاد ترانزیستورها، مجتمع سازی، توان مصرفی و سرعت مدارات مجتمع را بهبود داده است. اما بنظر می‌رسد علیرغم کاهش ابعاد ترانزیستورها، بعضی مشکلات نظیر توان مصرفی قابل صرفنظر نیستند. اتوماتای سلولی کوانتومی[2] که اولین بار توسط لنت و همکاران معرفی گردید [۳] ، یک فن‌آوری نوظهور را در سطح نانو ارائه می‌دهد. استفاده از فن‌آوری QCA برای پیاده‌سازی مدارات منطقی، یکی از روش‌هایی است که علاوه بر کاهش ابعاد مدارات منطقی و افزایش فرکانس کلاک این مدارات، توان مصرفی را کاهش می‌دهد [۳][۴]. سلول‌های QCA دارای نقطه‌های کوانتومی هستند که موقعیت الکترون‌ها در آنها، سطح باینری صفر و یک را تعیین خواهد کرد. این مهمترین ویژگی مدارات QCA در مقایسه با مدارات معمول CMOS است که در آنها حالت‌های منطقی بوسیله قرارگیری تعداد محدودی الکترون در نقطه‌کوانتومی مشخص می‌گردد و جریانی در مدار ردوبدل نمی‌شود و توان مصرفی کاهش می‌یابد. انواع مختلف نقص‌های نابجایی سلول ممکن است طی تولید مدارات و ادوات QCA حادث شود. برخی از آنها با عناوین سلول جابجا شده[3]، سلول غیر هم محور[4]، سلول حذف شده[5] و سلول چرخیده[6] در مقالات گذشته بررسی شده‌اند.

- سلول جابجا شده، نقصی است که در آن سلول معیوب در جای مناسب خود قرار نگرفته است [۴].
- سلول غیر هم محور، نقصی است که در آن جهت سلول معیوب بطور مناسب ردیف نشده است [۵][۶].
- سلول حذف شده، نقصی است که در آن یک سلول حذف شده است [۷].
- سلول چرخیده، نقصی است که در آن سلول معیوب چرخیده است [۸][۹].

تاکنون روش‌های متفاوتی برای افزایش تحمل‌پذیری و مقاوم‌سازی مدارهای این تکنولوژی، طراحی و در مقالات مختلف بررسی شده‌اند که ازجمله این روش‌ها می‌توان به روش افزونگی چندتایی و بخصوص روش موزاییکی[7] اشاره کرد که قابلیت‌های ویژه‌ای را برای مقاوم‌سازی گیت، در این تکنولوژی فراهم کرده است [۱۵-۱۰]. در مورد بهبود انواع مدارهای ترکیبی در این فن‌آوری نیز، روش‌هایی برای کاهش خطای سلول غیر هم محور یا سلول حذف شده ارائه شده است [۱۶-۱۹].

نقص‌های دیگری نظیر نقص نقطه کوانتومی یا الکترون وجود دارند که ممکن است در مدارات و ادوات QCA پیش آید [۵]. تاثیر رخداد یکتا[8] نمونه‌ای از پدیده‌هایی است که می‌توانند مدارات و ادوات QCA را تحت تاثیر قرار دهند. این نوع پدیده‌ها می‌توانند موجب شوند تا الکترون‌ها به درون یا بیرون از یک سلول تونل بزنند و بنابراین سلول‌های باقیمانده ممکن است دارای صفر، یک، دو، سه و یا چهار الکترون باشند. این مهمترین تاثیری است که می‌تواند در اثر SEEها، در مدارات QCA رخ دهد. با در نظر گرفتن ساختار QCA با دو الکترون در هر سلول، می‌بینیم که سلول‌های معیوب می‌توانند منجر به عملکرد غلط مدار شوند [۲۰]. هدف اصلی این مقاله، مدل‌سازی خطای تک الکترون و افزایش تحمل‌پذیری آن در سیم باینری است که تاکنون شبیه‌سازی کاملی برای آن، صورت نگرفته است. با توجه به کاهش ابعاد در این فن‌آوری، پدید آمدن نقص جزئی مانند کم شدن یک الکترون در سلول، منجر به رخداد خطای شدیدی در مدار خواهد شد که این مساله برای سیم QCA در این مقاله بررسی شده است و راهکاری برای مقاومت در برابر این خطا ارائه شده است. در ادامه، تاثیر محیط فضا بر ادوات الکترونیکی و اتوماتای سلولی بیان خواهد شد، سپس تاثیر خطای تک الکترون بر سیم باینری بررسی شده است و نتایج شبیه‌سازی آنها مورد بحث و بررسی قرار می‌گیرند. ارائه روش برای افزایش تحمل‌پذیری خطای تک الکترونی و نتیجه‌گیری مقاله در بخش‌های بعد خواهد بود.

اصول و روش‌ها

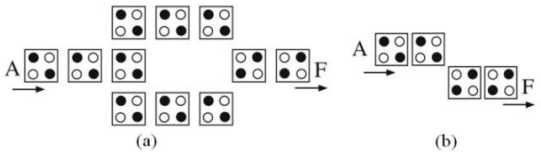
تاثیر محیط فضا بر ادوات الکترونیکی و اتوماتای سلولی

اکثر ماهواره‌های مخابراتی خارج از اتمسفر زمین قرار دارند که مهمترین مشخصه این محیط وجود اشعه‌های یونیزه کننده با انرژی بسیار بالا و در حد مگا الکترون ولت می‌باشد. زمین و محیط اطراف آن با اتمسفر محافظت می‌شوند. اتمسفر به مانند

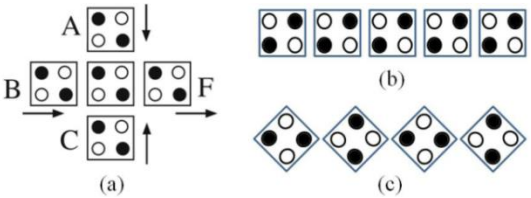
[1] Fault Tolerant
[2] Quantum Cellular Automata-QCA
[3] Cell Displacement
[4] Cell Misalignment
[5] Cell Omission
[6] Cell Rotation
[7] Tile
[8] Single Event Effect-SEE

صفحه نیمه نفوذپذیر می‌باشد که اجازه عبور به نور و حرارت را می‌دهد ولی مانع عبور تشعشع و امواج فرابنفش می‌شود [۱]. عدم وجود چنین محافظ طبیعی در فضا، کاربرد ادوات الکترونیکی در فضا را با محدودیت‌هایی مواجه کرده است. ازجمله کاربردهایی که به نوعی متاثر از اثرات ذرات یونیزه کننده می‌باشد، کاربردهای فضایی، ناوبری هوایی، نیروگاه‌های هسته‌ای، سلاح‌های جنگی خاص و ... هستند که در کاربردهای مذکور اثرات تشعشعات کیهانی، تاثیر سوء بخصوص در بخش‌های پایه مدار دارد و بنابراین مقاوم‌سازی آنها اجتناب ناپذیر است. اما مقاوم‌سازی در برابر تشعشعات، بویژه در ماموریت‌های فضایی طولانی مدت که مدار در دسترس نیست، اهمیت بیشتری پیدا می‌کند [۲]. با افزایش سرعت مدارات و پیدایش تکنولوژی‌های سریعتر امروزی که درنتیجه کوچک شدن سایز قطعات الکترونیکی می‌باشد، تاثیر ناخواسته تشعشعات نیز بیشتر خواهد شد [۲۰].

محیط فضا شامل ذرات متفاوتی است که می‌توانند توسط ایجاد اثرات نامطلوب روی مدارهای مجتمع تاثیر بگذارند. این ذرات بطورکلی شامل الکترون‌ها، فوتون‌ها، ذرات آلفا و یون‌های سنگین هستند. هنگامی که مواد نیمه‌هادی با تابش‌های پرانرژی گوناگون پرتوتابی می‌شوند، در خواص الکتریکی، فیزیکی و نوری آنها تغییرات موقت و پایداری پدید می‌آید. بدلیل آنکه یکی از خواص مهم تابش‌های پرانرژی، خاصیت یونیزه کنندگی آنها می‌باشد آنها را به نام پرتوهای یونیزه کننده می‌نامند. در واقع پرتوهای یونیزه کننده از یون‌ها و ذرات بنیادی الکترون و پروتون تشکیل شده‌اند [۲]. اثرات تابش بستگی به طبیعت خود تابش دارد ولی بطور کلی اثرات ذرات فضایی به دو گروه قابل تفکیک هستند. دسته اول، اثرات گذرا می‌باشند که بلافاصله پس از برخورد یون‌های سنگین در مدار مشاهده می‌شود و دسته دوم، اثرات ماندگار هستند. بدین صورت که با برخورد ذرات پر انرژی به مدارهای الکترونیکی، اثر آنی در مدار مشاهده نمی‌شود ولی این برخوردها نقایص پایداری را در اجزاء قطعات الکترونیکی ایجاد می‌کنند [۱]. با استفاده از نانوالکترونیک می‌توان ظرفیت ذخیره سازی اطلاعات را افزایش داد که نهایتاً با کوچکتر شدن ابعاد، کاهش توان مصرفی و افزایش سرعت را نیز بدنبال دارد. از جمله کاربردهای فناوری نانو در الکترونیک، اتوماتای سلولی کوانتومی است که بدلیل ویژگی‌های منحصر بفرد آن روزبروز در حال گسترش است و تاکنون تحقیقات وسیعی درمورد پیاده‌سازی مدارهای محاسباتی گوناگون در این تکنولوژی شده است و نظرات مختلفی ارائه شده است [۲۴-۲۱]. در یک سلول، الکترون‌ها با سازوکار تونل زنی مجاز به پرش بین نقطه‌های کوانتومی مجزا هستند ولی آنها مجاز به تونل زنی بین سلول‌ها نمی‌باشند. سد پتانسیل بین سلول‌ها بقدر کافی بزرگ است تا بطور کامل از تونل‌زنی بین سلولی جلوگیری کند. می‌توان از اندرکنش فیزیکی بین سلول‌ها جهت پیاده‌سازی توابع منطقی بولی پایه استفاده نمود. گیت‌های منطقی پایه در QCA شامل تابع منطقی اکثریت‌گیر، معکوس‌کننده و سیم باینری می‌باشد که در شکل‌های ۱ و ۲ نشان داده شده‌اند. تابع منطقی اکثریت‌گیر تنها با ۵ سلول قابل پیاده‌سازی است. تابع AND منطقی را می‌توان با تابع منطقی اکثریت‌گیر و تنظیم یکی از ورودی‌هایش به منطق صفر پیاده‌سازی نمود. تابع OR منطقی را می‌توان با تابع منطقی اکثریت‌گیر و تنظیم یکی از ورودی‌هایش به منطق یک پیاده‌سازی نمود [۲۵][۲۶].



شکل ۱: (a) گیت معکوس کننده افزون شده، (b) گیت معکوس کننده



شکل ۲: (a) گیت اکثریت گیر، (b) سیم باینری، (c) سیم ۴۵ درجه

ایده‌ها و نوآوری‌ها

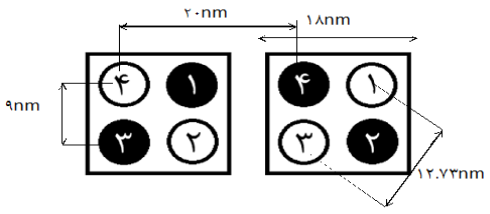
تاثیر نقص تک الکترون

تاثیر برخورد ذرات باردار و یونیزه کننده به مدارات اتوماتای سلولی کوانتومی حائز اهمیت است. یک سلول اتوماتای سلولی کوانتومی شامل چهار نقطه کوانتومی و دو الکترون می‌باشد که این دو الکترون اضافی درون دو نقطه کوانتومی جای گرفته‌اند. سد پتانسیلی بین دو نقطه کوانتومی کمتر از یک الکترون‌ولت است. یعنی یک الکترون برای جابجایی از یک نقطه کوانتومی به نقطه کوانتومی دیگر، به کمتر از یک الکترون‌ولت انرژی نیاز دارد [۲۰].

ذرات یونیزه کننده دارای چندین مگا الکترون‌ولت تا چندین گیگا الکترون‌ولت انرژی هستند. با فرض اینکه مثلاً ذره یونیزه کننده دارای ده مگا الکترون‌ولت انرژی باشد، این ذره می‌تواند باعث جابجایی ده میلیون الکترون گردد. وقتی مدار اتوماتای سلولی کوانتومی در معرض تابش ذره یونیزه‌کننده قرار می‌گیرد، با برخورد یک ذره به مدار اتوماتای سلولی کوانتومی، امکان تونل‌زنی میلیون‌ها الکترون به داخل یا خارج سلول‌های اتوماتای سلولی کوانتومی فراهم می‌شود [۲۰]. با توجه به سایز

سلول‌های اتوماتای سلولی کوانتومی و تاثیر ذرات یونیزه کننده در تونل‌زنی تعداد زیادی الکترون به داخل و یا خارج سلول‌های اتوماتای سلولی کوانتومی، بررسی تاثیر تشعشعات در ایجاد خطای مدارات اتوماتای سلولی کوانتومی ضروری به نظر می‌رسد. بعد از اتمام پدیده تونل‌زنی و جابجایی الکترون‌ها، برخی سلول‌های اتوماتای سلولی کوانتومی ممکن است دارای یک، دو، سه و یا چهار الکترون گردند در حالی که برخی سلول‌ها احتمالاً دارای الکترون نخواهند بود. همانگونه که بیان شد، در حالت عادی تنها دو الکترون در سلول اتوماتای سلولی کوانتومی وجود دارند که نمایانگر سطح منطقی سلول می‌باشند و الکترون‌های بیشتر یا کمتر موجب عدم کارکرد صحیح مدار اتوماتای سلولی کوانتومی خواهد شد. بدلیل اینکه انرژی مورد نیاز برای بازگشت الکترون‌ها به مکان اصلیشان در مدار اتوماتای سلولی کوانتومی وجود ندارد، برخلاف مدارهای CMOS که خطای رخداد یکتا می‌تواند منجر به خطای گذرا شود، در مدارات اتوماتای سلولی کوانتومی، این پدیده می‌تواند باعث ایجاد یک خطای ماندگار در عملکرد گردد [۲][۲۰]. بنابراین مصون‌سازی نسبت به تاثیرات نامطلوب محیط تشعشعات، مهمترین چالش برای کاربرد و پیاده‌سازی مدارات نانوالکترونیک می‌باشد.

در این بخش، مدل‌سازی خطا برای سیم باینری QCA ارائه خواهد شد. فرض بر این است که همه سلول‌ها دارای طول و عرض ۱۸ nm و ابعاد نقطه برابر ۵ nm هستند. فاصله مرکز تا مرکز هر دو سلول همسایه برابر ۲۰ nm می‌باشد. بنابراین می‌توان ابعاد سلول را برابر ۲۰ nm در نظر گرفت. بعنوان مثال ابعاد سلول ۲۰ nm در [۲۷] و ابعاد سلول ۲۵ nm در [۷] استفاده شده‌اند. بنابراین فرض ۲۰ nm برای شبیه‌سازی QCA معتبر می‌باشد. فاصله مرکز تا مرکز دو نقطه کوانتومی همسایه در یک سلول QCA برابر ۹ nm است. با توجه به مقادیر فوق، سایر ابعاد قابل محاسبه هستند، برخی از ابعاد سلول‌ها در شکل ۳ ارائه شده است.



شکل ۳: ابعاد سلولهای QCA

علاوه بر این برای جلوگیری از پیچیده شدن محاسبات فرض شده است که هر سلول به یک ناحیه کلاک منحصر به فرد مربوط شده است و هیچ دو سلول همسایه‌ای با ناحیه کلاک مشابه وجود ندارند که البته صحت نتایج با وسیعتر شدن کلاک نیز بررسی شده است. موقعیت الکترون‌ها و قطبش سلول‌ها از واقعیت حداقل انرژی کولنی بدست آمده‌اند. انرژی کولنی از رابطه ۱ بدست می‌آید:

$$E_{i,j} = \frac{q_i q_j}{4\pi\varepsilon_0\varepsilon_r |r_i - r_j|} \qquad (۱)$$

که در این رابطه q_i و q_j بار الکترون، ε_0 ثابت خلا و ε_r ثابت تراوایی نسبی ماده سازنده سلول است که گالیوم ارسناید فرض شده است. همه شبیه‌سازی‌ها با نرم‌افزار MATLAB انجام شده‌اند. دو سوال اصلی باید برای سیم باینری که در بر دارنده سلول معیوب است، پاسخ داده شوند:

- با در نظر گرفتن سلول معیوب، تک الکترون این سلول با وجود قطبش صفر یا یک سلول قبلی، در کدام موقعیت قرار می‌گیرد؟
- با در نظر گرفتن سلول معیوب، قطبشی که به سلول بعدی تحمیل می‌شود، چیست؟

نتایج شبیه سازی نقص تک الکترونی

در ابتدا، سلول معیوب که دارای تک الکترون است، را توسط سلول قبل، با منطق صفر و یک، تحریک می‌نماییم و موقعیت الکترون در سلول معیوب را بدست می‌آوریم. نتایج شبیه‌سازی در جدول ۱ ارائه شده است.

جدول ۱: انرژی کولنی موقعیت الکترون‌ها در سلول معیوب سیم باینری بر اساس قطبش سلول قبلی

منطق سلول قبلی	موقعیت ۱	موقعیت ۲	موقعیت ۳	موقعیت ۴
صفر	۰,۰۰۸۹۳۰۹	۰,۰۰۹۲۴۹۲	۰,۰۱۵۲۲۴	۰,۰۱۳۴۲۳
یک	۰,۰۰۹۲۴۹۲	۰,۰۰۸۹۳۰۹	۰,۰۱۳۴۲۳	۰,۰۱۵۲۲۴

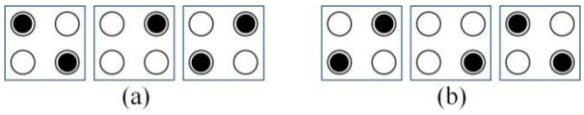
این نتایج با استفاده از رابطه انرژی کولنی و با نرم‌افزار MATLAB محاسبه شده‌اند، بدین صورت که براساس مکان قرارگیری الکترون‌های سلول قبل از سلول معیوب و نیز تک الکترون موجود در سلول معیوب، امکان قرارگیری الکترون در چهار نقطه کوانتومی وجود دارد ولی از بین این چهار نقطه، الکترون در موقعیتی قرار می‌گیرد که کمترین انرژی کولنی را به سیستم تحمیل کند. هنگامی که سطح منطق سلول تحریک کننده صفر باشد الکترون در سلول معیوب به نقطه کوانتومی یک می‌رود زیرا همانطور که نتایج نشان می‌دهد در این مکان کمترین انرژی به سیم باینری تحمیل می‌شود و هنگامی که سطح منطق سلول تحریک کننده یک باشد الکترون در سلول معیوب به نقطه کوانتومی دو می‌رود زیرا در این مکان کمترین انرژی به سیم باینری تحمیل می‌شود و درواقع حالت پایدار برای قرارگیری الکترون‌ها حالتی است که کمترین نیرو به الکترون‌ها وارد شود. حال که موقعیت الکترون در سلول معیوب مشخص شد باید منطق سلول بعد از سلول معیوب را مشخص

کنیم. برای حالت دوم، نتایج شبیه‌سازی نشان می‌دهند که اگر یک سلول معیوب باشد و الکترون آن در موقعیت ۱ یا ۲ باشد، سلول بعدی به ترتیب قطبش یک و صفر را به خود خواهد گرفت. انرژی کولنی برای هر قطبش محاسبه شده است و حداقل انرژی کولنی، بعنوان قطبش هدف در نظر گرفته شده است. انرژی کولنی هر قطبش در جدول ۲ نمایش داده شده است. می‌توان از جدول ۱ نتیجه گرفت که موقعیت‌های ۳ و ۴ در سلول معیوب نمی‌توانند توسط تک الکترون اشغال شوند ولی جهت داشتن نتایج شبیه‌سازی کامل، این دو حالت نیز در جدول ۲ ارائه شده‌اند.

جدول ۲: انرژی کولنی قطبش سلول بعدی در سیم باینری بر اساس موقعیت الکترون در سلول معیوب

موقعیت الکترون در سلول معیوب	منطق صفر برای سلول بعدی	منطق یک برای سلول بعدی
موقعیت ۱	۰,۰۱۵۲۲۴	۰,۰۱۳۴۲۳
موقعیت ۲	۰,۰۱۳۴۲۳	۰,۰۱۵۲۲۴
موقعیت ۳	۰,۰۰۸۹۳۰۹	۰,۰۰۹۲۴۹۲
موقعیت ۴	۰,۰۰۹۲۴۹۲	۰,۰۰۸۹۳۰۹

شکل ۴ تاثیر وجود یک سلول معیوب در ایجاد خطا در سیم باینری را نشان می‌دهد. همانطور که در شکل ۴(a) می‌بینید، اگر سلول سمت چپ دارای مقدار منطقی صفر باشد، الکترون در سلول معیوب به موقعیت ۱ خواهد رفت و سلول سمت راست، مقدار منطقی یک را به خود خواهد گرفت و همانطور که در شکل ۴(b) می‌بینید، اگر سلول سمت چپ دارای مقدار منطقی یک باشد، سلول معیوب دارای الکترون در موقعیت ۲ خواهد بود و سلول سمت راست، مقدار منطقی صفر را به خود خواهد گرفت. با توجه به نتایج شبیه‌سازی، اگر یک نقص تک الکترون در سیم باینری حادث شود، مقدار منطقی آن سیم، معکوس خواهد شد.

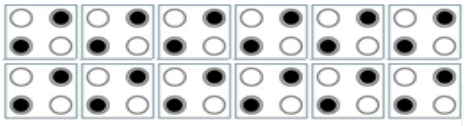


شکل ۴ : تاثیر سلول معیوب بر سیم باینری

بررسی این نقص در QCA از آن جهت دارای اهمیت است که الکترون جدا شده از سلول QCA که تحت عوامل مختلفی می‌تواند از مکان اصلیش دور شود و باعث تک الکترونی شدن سلول QCA شود، انرژی مورد نیاز برای برگشت به مکان اصلیش را ندارد و بنابراین نقصی که در مدارات CMOS می‌تواند باعث ایجاد خطای گذرا شود، در مدارات QCA می‌تواند باعث یک خطای ماندگار شود. حال باید راهکاری برای افزایش مقاومت این مدارات در برابر چنین نقصی منظور شود.

نتایج شبیه‌سازی افزایش تحمل‌پذیری خطا

برای افزایش تحمل‌پذیری خطای تک الکترونی در سیم باینری از روش افزونگی دوتایی استفاده شده است که تاکنون برای استحکام گیت‌های پایه اتوماتای سلولی کوانتومی مورد استفاده قرار نگرفته است. این روش در سیم باینری احتمال خطای تک الکترونی را صد درصد کاهش می‌دهد. در این روش همانگونه که در شکل ۵ دیده می‌شود، دو سیم باینری به یکدیگر کوپل شده‌اند. برای بررسی تمامی حالات ممکن رخداد خطا، چهار حالت باید در نظر گرفته شود. در هر حالت باید ابتدا تاثیر سلول‌های قبلی بر روی سلول معیوب بررسی شود و سپس تاثیر سلول معیوب بر روی سلول‌های بعدی مورد محاسبه و تحلیل قرار گیرد.



شکل ۵ : روش افزونگی دوتایی در سیم باینری

جدول ۳: موقعیت الکترون در سلول معیوب با وجود ورودی سیم باینری "۱" و سلول معیوب در سیم بالایی یا پائینی

انرژی موقعیت ۴	انرژی موقعیت ۳	انرژی موقعیت ۲	انرژی موقعیت ۱	منطق سلول قبلی
۱۱۸,۹	۱۲۴,۸	۱۱۸,۹	۱۱۱,۹	"۱" و سلول بالا معیوب
۱۲۹,۷	۱۱۹,۷	۱۱۳,۷	۱۱۹,۷	"۱" و سلول پائین معیوب

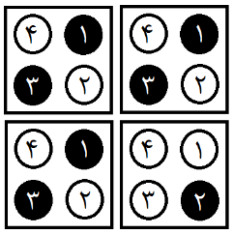
جدول ۴: موقعیت الکترون در سلول معیوب با وجود ورودی سیم باینری "۰" و سلول معیوب در سیم بالایی یا پائینی

انرژی موقعیت ۴	انرژی موقعیت ۳	انرژی موقعیت ۲	انرژی موقعیت ۱	منطق سلول قبلی
۱۱۹,۷	۱۲۹,۷	۱۱۹,۷	۱۱۳,۷	"۰" و سلول بالا معیوب
۱۲۴,۸	۱۱۸,۹	۱۱۱,۹	۱۱۸,۹	"۰" و سلول پائین معیوب

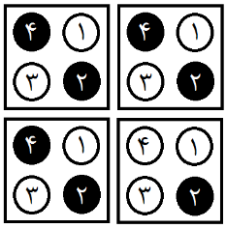
نتایج شبیه‌سازی در حالتی که ورودی سیم باینری "۱" و سلول معیوب در سیم بالایی و یا در سیم پائینی وجود داشته باشد، در جدول ۳ نمایش داده شده است. تمامی اعداد بر حسب میلی الکترون-ولت (meV) بوده که به کمک نرم‌افزار MATLAB محاسبه شده است.

جدول ۴، نتایج شبیه‌سازی را برای حالتی که ورودی سیم باینری "۰" بوده و سلول معیوب در سیم بالایی یا پائینی قرار گرفته است، نشان می‌دهد. برطبق نظریه حداقل انرژی الکتروستاتیک، الکترون در سلول معیوب در مکانی با کمترین انرژی الکتروستاتیک با سایر الکترون‌ها قرار می‌گیرد. به عنوان مثال، هنگامی که ورودی سیم باینری "۱" بوده و یکی از

سلول‌های سیم پائینی معیوب است، نتایج شبیه‌سازی بیانگر آن است که موقعیت الکترون در سلول معیوب در نقطه کوانتومی ۲ می‌باشد که این مطلب در شکل ۶ مشاهده می‌شود.



شکل ۶: موقعیت الکترون در حالت معیوب بودن سلول پائینی و سطح منطقی "۱"



شکل ۷: موقعیت الکترون در حالت معیوب بودن سلول پائینی و سطح منطقی "۰"

همچنین هنگامی که ورودی سیم باینری "۰" بوده و یکی از سلول‌های سیم پائینی معیوب است، نتایج شبیه‌سازی نشان می‌دهد که الکترون در سلول معیوب به موقعیت ۲ رفته است. زیرا در این موقعیت، کمترین انرژی الکتروستاتیک را با سایر الکترون‌ها خواهد داشت. این مطلب در شکل ۷ مشاهده می‌شود. پس از تعیین موقعیت الکترون در سلول معیوب باید به بررسی منطق سلول‌های بعدی در تمامی حالات ممکن که در جدول ۳ و جدول ۴ بررسی شده است، بپردازیم.

جدول ۵: انرژی کولنی سلول‌های بعدی با وجود ورودی سیم باینری "۱" و سلول معیوب در سیم بالایی یا پائینی

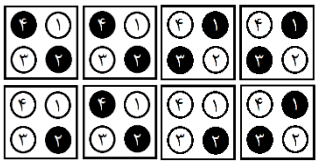
منطق سلول بعدی	"۰" "۰"	"۰" "۱"	"۱" "۰"	"۱" "۱"
"۱" و سلول بالا معیوب	۱۲۱,۸	۱۲۱,۳	۱۲۳,۲	۱۱۹,۷
"۱" و سلول پائین معیوب	۱۱۹,۲	۱۲۱,۵	۱۱۹,۷	۱۱۸,۹

جدول ۶: انرژی کولنی سلول‌های بعدی با وجود ورودی سیم باینری "۱" و سلول معیوب در سیم بالایی یا پائینی

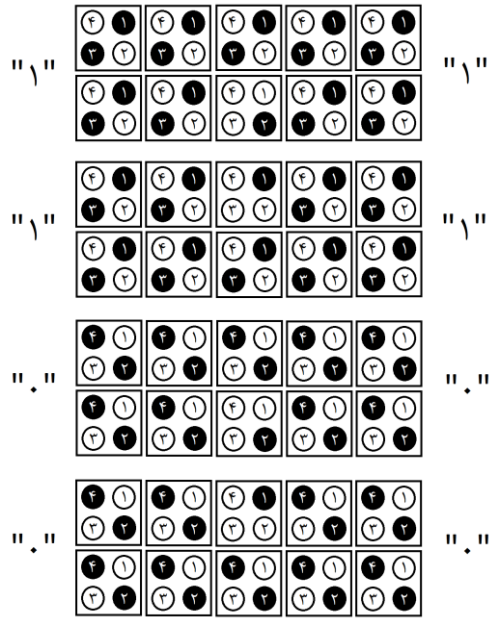
منطق سلول بعدی	"۰" "۰"	"۰" "۱"	"۱" "۰"	"۱" "۱"
"۰" و سلول بالا معیوب	۱۱۸,۹	۱۲۱,۵	۱۱۹,۷	۱۱۹,۲
"۰" و سلول پائین معیوب	۱۱۹,۷	۱۲۱,۳	۱۲۳,۲	۱۲۱,۸

جدول ۵ و جدول ۶ بیانگر پلاریزاسیون سلول‌های بعدی می‌باشد، هنگامی که ورودی سیم باینری "۱" و "۰" بوده و سلول معیوب در سیم بالایی یا پائینی قرار گرفته است. همانگونه که مشاهده می‌شود، هر چهار حالت ممکن برای دو سلول که بعد از سلول تک الکترونی قرار گرفته‌اند، بررسی شده است. همانطور که از نتایج جدول استنباط می‌شود، در حالتی که ورودی سیم‌های باینری دارای منطق "۱" است، حتی با وجود سلول تک الکترونی در مسیر انتقال اطلاعات، منطق خروجی سیم باینری تغییری نکرده و "۱" باقی می‌ماند و زمانی که ورودی سیم‌های باینری دارای منطق "۰" است، با وجود سلول تک الکترونی، منطق خروجی "۰" باقی می‌ماند. به عنوان نمونه در شکل ۸ دو حالت از احتمالات رخداد خطا و تاثیر سلول تک الکترونی بر نتیجه خروجی مشاهده می‌شود.

بنابراین با استفاده از روش بیان شده، در حالتی که سیم باینری دارای افزونگی دوتایی است، معیوب شدن یکی از سلول‌های سیم بالایی یا پائینی، باعث انتقال اطلاعات خطا و کاهش استحکام سیستم نشده است و به عبارت دیگر سیم باینری در برابر خطای تک الکترونی تحمل‌پذیر و مقاوم شده است. نتایج کامل شبیه‌سازی تحمل‌پذیری خطای تک الکترونی در سیم باینری در شکل ۹ مشاهده می‌شود.



شکل ۸ : دو حالت رخداد خطا در سیم باینری دوتایی و تاثیر سلول معیوب بر نتیجه خروجی



شکل ۹ : نتایج کامل شبیه‌سازی خطای تک الکترونی در سیم باینری دوتایی

این روش نسبت به روش‌های افزونگی دیگر مانند روش افزونگی سه تایی[۹]که در تکنولوژی‌های قبل ارائه شده بود، از سخت‌افزار کمتری استفاده می‌کند [۲۸].

[۹] Triple Modular Redundancy-TMR

نتیجه‌گیری

بدلیل دور از دسترس بودن ماهواره‌ها و هزینه‌های سنگینی که ساخت و انتقال ماهواره‌ها به خارج از جو زمین دارد باید تمهیدات اساسی برای جلوگیری از تداخل عملکرد ماهواره‌ها در برابر تشعشعات اندیشیده شود. هم اکنون تحولات سریع الکترونیک به سمت فناوری نانو و برتری‌هایی که مدارات نانو الکترونیک دارند، قطعات نانو الکترونیک را جایگزین مناسبی در تمامی کاربردها، بخصوص ناوبری فضایی و دریایی کرده است که از آن جمله، تکنولوژی QCA می باشد. با توجه به کوچکتر شدن ابعاد مدارات در این تکنولوژی، احتمال ایجاد خطا در عملکرد مدار بیشتر می‌شود و انواع مختلف نقص‌های نابجایی سلول و الکترون ممکن است حادث شود، که از مهمترین آنها نقص تک الکترونی درون سلول QCA است که تاکنون مورد بررسی قرار نگرفته است.

نتایج مدل‌سازی نشان می‌دهد که اگر یک نقص کاهش تک الکترون، در سیم باینری حادث شود و تنها یکی از سلول‌ها دچار این نقص شود، مقدار منطقی آن سیم معکوس خواهد شد و دیگر عملکرد اصلی را از خود نشان نخواهد داد. علاوه بر آن چون الکترون جدا شده از سلول، انرژی برگشت به مکان اصلیش را ندارد، این نقص باعث یک خطای ماندگار در مدار QCA می‌شود، درحالیکه چنین نقصی در تکنولوژی CMOS فقط خطای گذرایی را ایجاد می‌کند.

در این تحقیق با استفاده از روش افزونگی دوتایی به ارائه راهکار در جهت افزایش تحمل پذیری خطا در سیم باینری اتوماتای سلولی کوانتومی پرداخته‌ایم که این روش قابلیت صددرصدی را برای حذف این خطا در مدارات بدنبال خواهد داشت. این روش برای اولین بار در افزایش مقاومت مدارهای اتوماتای سلولی بکار می‌رود و تاکنون روشی برای حذف خطای تک الکترون در سیم باینری این تکنولوژی ارائه نشده است.

مراجع

[1] S. Duzellier, “Radiation Effects on Electronic Devices in Space,” Aerospaca Science and Technology, Vol. 9, pp. 93–99, 2005.

[2] M. Mahdavi and M. A. Amiri, “Space Radiation Effects on Future Quantum Satellites,” Aerospaca Science and Technology, Vol. 26, pp. 72-75, 2013.

[3] C. S. Lent, P. D. Tougaw, W. Porod, and G. H. Bernstein, “Quantum Cellular Automata,” Nanotechnology, Vol. 4, No. 1, pp. 49-57, 1993.

[4] M. B. Tahoori, J. Huang, M. Momenzadeh, and F. Lombardi, “Testing of Quantum Cellular Automata,” IEEE Trans. on Nanotechnology vol. 3, No. 4, pp. 432-442, Dec. 2004.

[5] M. Momenzadeh, M. B. Tahoori, J. Huang, and F. Lombardi, “Quantum Cellular Automata: New Defects and Faults for New Devices,” proceedings of 18th International Parallel and Distributed Processing Symposium, 2004.

[6] M. Momenzadeh, J. Huang, and F. Lombardi, “Defect Characterization and Tolerance of QCA Sequential Devices and Circuits,” proceedings of 20th IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems, 2005.

[7] M. Momenzadeh, J. Huang, M. B. Tahoori, and F. Lombardi, “Characterization, Test, and Logic Synthesis of And-Or-Inverter (AOI) Gate Design for QCA Implementation,” IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems vol. 24, No. 12, pp. 1881-1893, Dec. 2005.

[8] J. Huang, M. Momenzadeh, M. B. Tahoori, and F. Lombardi, “Defect Characterization for Scaling of QCA Devices,” proceedings of 19th IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems, 2004.

[9] P. Gupta, N. K. Jha, and L. Lingappan, “A Test Generation Framework for Quantum Cellular Automata Circuits,” IEEE Trans. on VLSI Systems vol. 15, No. 1, pp. 24-36, Jan. 2007.

[10] B. Sen, R. K. Nath, A. P. Sinha, and B. K. Sikdar, “Towards the design of hybrid QCA tiles targeting high fault tolerance,” Journal of Computational Electronics, 2015.

[11] B. Sen, A. Agarwal, R. K. Nath, R. Mukherjee, and B. K. Sikdar, “Efficient Design of Fault Tolerant Tiles in QCA,” Annual IEEE India Conference, 2014.

[12] B. Sen, Y. Sahu, R. K. Nath, and B. K. Sikdar, “On the Reliability of Majority Logic Structure in Quantum-dot Cellular Automata,” Microelectronics Journal, Vol. 47, pp. 7-18, 2016.

[13] M. Poorhosseini, “Novel Defect Terminology Beside Evaluation and Design Fault Tolerant Logic Gates in Quantum-Dot Cellular Automata,” J. Advances in Computer Engineering and Technology, Vol. 2, No. 1, pp. 17-26, 2016.

[14] B. Sen, R. Mukherjee, R. K. Nath, and B. K. Sikdar, “Design of Fault Tolerant Universal Logic in QCA,” 5th International Symposium on Electronic System Design, 2014.

[15] R. Farazkish, “A new quantum-dot cellular automata fault-tolerant five-input majority gata,” J. Nanopart. Res., 2014.

[16] R. Farazkish, “Fault-tolerant adder design in quantum-dot cellular automata,” Int. J. Nano Dimens., Vol. 8, No. 1, pp. 40-48, 2017.

[17] R. Farazkish, and F. Khodaparast, “Design and charachterization of a new fault-tolerant full-adder for quantum-dot cellular automata,” Microprocessors and Microsystems, 2015.
[18] D. Kumar, and D. Mitra, “Design of a practical fault-tolerant adder in QCA,” Microelectronics Journal, Vol. 53, pp. 90-104, 2016.
[19] R. Farazkish, “A new quantum-dot cellular automata fault-tolerant full-adder,” J. Comput. Electron., 2015.
[20] M. Mahdavi, M. A. Amiri, and S. Mirzakuchaki, “SEU Effects on QCA Circuits,” Proceedings of IEEE International Conference on Test and Diagnosis, China, Apr. 2009.
[21] Amiri, M.A., Mahdavi, M., Mirzakuchaki, S., “QCA Implementation of A5/1 Stream Cipher,” 2nd Int. Conf. on Advances in Circuits, Elec. and Micro-elect., 2009.
[22] M. A. Amiri, S. Mirzakuchaki and M. Mahdavi, “Logic-Based QCA Implementation of a 4×4 S-Box,” Informacije MIDEM, Vol. 40, pp. 197-203, 2010.
[23] Mohammad Amin Amiri, Sattar Mirzakuchaki and Mojdeh Mahdavi, “Cryptography in Quantum Cellular Automata,” Cellular Automata - Innovative Modelling for Science and Engineering, Dr. Alejandro Salcido (Ed.), InTech, pp. 285-296, 2011.
[24] Karim, Fazal, and Konrad Walus, “Efficient simulation of correlated dynamics in quantum-dot cellular automata,” IEEE Trans. on Nanotechnology, Vol. 13, pp. 294-307, 2014.
[25] P.D. Tougaw and C.S. Lent, “Logical Devices Implemented Using Quantum Cellular Automata,” J. Appl. Phys. vol. 75(3), pp. 1818-1825, 1994.
[26] M. A. Amiri, M. Mahdavi, and S. Mirzakuchaki, “QCA Implementation of a Mux-Based FPGA CLB,” proceedings of International Conference On Nanoscience and Nanotechnology, Australia, Feb. 2008, pp. 141-144.
[27] Heumpil Cho and Earl E. Swartzlander, “Adder Designs and Analyses for Quantum-Dot Cellular Automata,” IEEE Trans. on Nanotechnology, vol. 6, No. 3, pp. 374-383, May. 2007.
[28] P. Balasubramanian, K. Prasad, and N. E. Mastorakis, “A Fault Tolerance Improved Majority Voter for TMR System Architectures,” WSEAS Transactions on Circuits and Systems, Vol. 15, pp. 108-122, 2016.