

## طراحی و ساخت تقویت کننده‌های توزیع شده با پاسخ فرکانسی میان گذر برای کاربرد در مدارهای مجتمع مایکروویو یکپارچه (MMIC)<sup>۱</sup>

محمود محمدطاهری

دانشیار، دانشکده مهندسی برق و کامپیوتر، پردیس دانشکده‌های فنی دانشگاه تهران، mtaheri@ut.ac.ir

### چکیده

خلاصه: در این مقاله یک ایده جدید در طراحی تقویت کننده گسترده میان گذر<sup>۲</sup> ارائه می‌شود که کاربرد زیادی در سیستمهای موج میلیمتری پهن باند دارد. این ایده با جایگزین کردن مقاومت ۵۰ اهم در ساختار تقویت کننده با یک مدار اتصال کوتاه عملی می‌شود که باعث تبدیل پاسخ فرکانسی پایین گذر تقویت کننده به پاسخ فرکانسی میان گذر می‌شود. بعلاوه حذف عناصر غیر فعال مثل خازن و اندوکتور در ساختار تقویت کننده که برای داشتن پاسخ فرکانسی میان گذر لازم هستند، تقویت کننده طراحی و ساخته شده دارای ابعاد و حجم بسیار کمتری نسبت به تقویت کننده‌های رایج با همان پاسخ فرکانسی می‌باشد. بعلاوه حذف عناصر غیر فعال باعث کاهش تلفات و در نتیجه افزایش بهره تقویت کننده و همچنین کاهش نویز نیز می‌شود. در این مقاله همچنین یک فرم بسته برای تابع تبدیل، پهنای باند و فرکانس مرکزی تقویت کننده بدست آورده می‌شود. برای اثبات کارایی ایده پیشنهادی یک تقویت کننده ۶ طبقه با تکنولوژی ۱۳۰ نانومتر CMOS طراحی و ساخته شده است. بهره، عدد نویز، پهنای باند و مساحت اشغال شده این تقویت کننده به ترتیب ۱۸ دسیبل، ۷ گیگاهرتز، ۶ دسیبل و ۰/۱۵ میلیمتر مربع می‌باشند.

### کلیدواژه

تقویت کننده توزیع شده میان گذر، تقویت کننده کم نویز، مدارات مجتمع مایکروویو یکپارچه (MMIC)، خط انتقال

<sup>۱</sup> Microwave Monolithic Integrated Circuits

<sup>۲</sup> Bandpass Distributed Amplifier

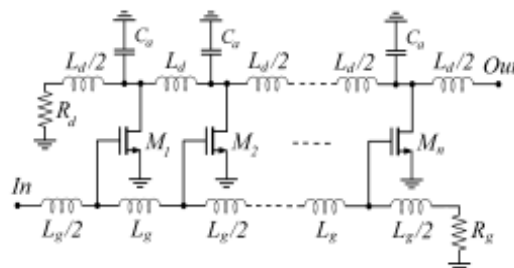
## مقدمه

تقویت‌کننده گسترده<sup>۳</sup> کاربرد بسیار زیادی در سیستم‌های مخابرات با پهنای باند زیاد و سیستم‌های تصویر برداری دارند. علت این کاربرد ضریب بهره ثابت، تاخیر گروه ثابت و عدد نویز پایین در محدوده فرکانسی زیاد می‌باشد [۹-۱]. شکل ۱ یک تقویت‌کننده چند طبقه گسترده رایج را نشان می‌دهد. خازنهای گیت و درین در ترانزیستورهای نشان داده شده با اندوکتورها ترکیب و تشکیل یک خط انتقال مجازی را می‌دهند مقادیر اندوکتورهای  $L_d$  و  $L_g$  به طوری انتخاب می‌شوند که رابطه زیر برقرار باشد:

$$\sqrt{\frac{L_g}{C_{gs}}} = \sqrt{\frac{L_d}{C_{ds} + C_a}} = Z_0 \quad (1)$$

که  $Z_0$  امپدانس مشخصه خط انتقال تشکیل شده در گیت و درین و  $C_{ds}$  و  $C_{gs}$  به ترتیب خازنهای بین گیت و سورس و درین و سورس در مدار معادل ترانزیستور می‌باشند. همچنین  $C_a$  خازن موازی شده با خازن  $C_{ds}$  هر ترانزیستور می‌باشد که برای همزمانی (سنکرونیزاسیون) خطوط انتقال درین و گیت می‌باشد. با یکسان کردن سرعت فاز خطوط انتقال تشکیل شده در گیت و درین، سیگنال تقویت شده توسط هر ترانزیستور با فاز یکسان در خروجی به هم میرسند در نتیجه سیگنال با دامنه بالا در خروجی تقویت‌کننده ظاهر می‌شود [۱]. شرط یکسان بودن سرعت فاز ذکر شده در زیر بیان شده است:

$$\sqrt{L_g C_{gs}} = \sqrt{(L_d (C_{ds} + C_a))} \quad (2)$$



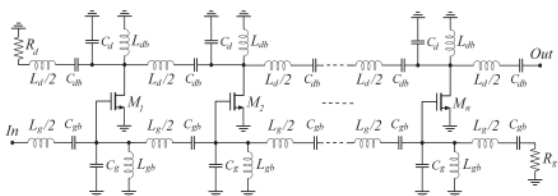
شکل ۱. دیاگرام مداری یک تقویت‌کننده توزیع‌شده رایج

از رابطه (۱) و (۲) نتیجه می‌گیریم که:  $L_g = L_d$ . سیگنال‌های که در جهت چپ حرکت می‌کنند دارای فاز مخالف همدیگر هستند و همدیگر را خنثی می‌کنند و در مقاومت  $R_d$  جذب می‌شوند. تقویت‌کننده‌های توزیع شده در فرکانسهای بالا بعلاوه تلفات خطوط انتقال مجازی که ناشی از ضریب کیفیت پایین عناصر پارازیتیک ترانزیستور می‌باشد عملکرد ضعیفی دارند. در نتیجه سیگنال با حرکت در طول این خطوط انتقال تضعیف شده و با افزایش طبقات، ضریب بهره تقویت‌کننده افزایش نمی‌یابد و یک تعداد طبقات بهینه وجود دارد که بعد از این تعداد طبقات، افزایش تلف انتقال ناشی از این طبقه بیش از بهره

ایجاد شده توسط طبقه اضافه شده است. بنابراین یک تعداد طبقات بهینه وجود دارد که به ازای این تعداد طبقه ضریب بهره حداکثر است که از رابطه زیر بدست می‌آید [۸].

$$N_{opt} = \frac{1n_{\frac{\alpha_d}{\alpha_g}}}{\alpha_d - \alpha_g} \quad (3)$$

که  $\alpha_d$  و  $\alpha_g$  به ترتیب پارامترهای تضعیف خطوط انتقال درین و گیت می‌باشد. روشهای مختلفی برای بهبود عملکرد تقویت‌کننده‌های گسترده رایج پیشنهاد شده است [۷-۲]، [۱۰-۱۳]. از بین این روشهای استفاده از تقویت‌کننده‌های پشت سر هم که همان CSSDA<sup>۴</sup> جهت افزایش ضریب بهره می‌باشد. نکته مهم اینست که هم تقویت‌کننده‌های توزیع شده رایج و تقویت‌کننده‌های توزیع شده پشت سر هم دارای پاسخ فرکانسی پایین‌گذر می‌باشند در حالی که بیشتر سیستم‌های مخابراتی دارای پاسخ فرکانسی میان‌گذر هستند. برای تبدیل این تقویت‌کننده‌ها از پایین‌گذر به میان‌گذر باید همه اندوکتورهای سری به ترکیبی از یک اندوکتور و خازن سری و همه خازنهای موازی به ترکیبی از اندوکتور و خازن موازی تبدیل شوند. شکل ۲ یک تقویت‌کننده توزیع شده میان‌گذر را نشان می‌دهد که از تقویت‌کننده شکل ۱ با تبدیل اندوکتور سری به ترکیبی از یک اندوکتور و خازن سری و خازن موازی به ترکیبی از یک اندوکتور و خازن موازی بدست آمده است [۱۴-۱۷].



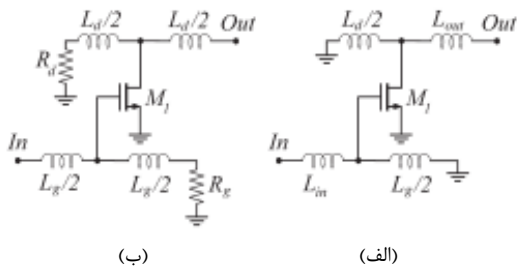
شکل ۲. مدار یک تقویت‌کننده میان‌گذر با استفاده از روش تبدیل تقویت‌کننده پایین‌گذر به میان‌گذر

همانطوریکه از شکل ۲ مشاهده می‌شود تقویت‌کننده میان‌گذر بدست آمده سطح بسیاری را اشغال می‌کند و بعلاوه تلفات عناصر اندوکتور و خازن دارای ضریب بهره پایین و عدد نویز بالایی است. بعلاوه بعلاوه داشتن خازنهای سری که جریان بایاس مستقیم را عبور نمیدهند باید یک مدار بایاس مناسب برای تقویت‌کننده طراحی شود. یک تقویت‌کننده میان‌گذر توزیع شده با استفاده از شبکه تطبیق خروجی راکتیو در مرجع [۱۸] معرفی شده است. در مرجع [۱۹] یک تقویت‌کننده توزیع شده میان‌گذر با استفاده از یک فیلتر میان‌گذر پیشنهاد شده است. در [۲۰] و [۲۱] پاسخ فرکانسی میان‌گذر با استفاده از خطوط انتقال مجازی بالا گذر برای حذف فرکانسهای پایین بدست آمده است (میدانیم ترکیب یک فیلتر پایین‌گذر و بالا

پهنای باند، فرکانس مرکزی و ضریب انعکاس ورودی و خروجی برای یک طبقه از تقویت کننده پیشنهادی استخراج می شود.

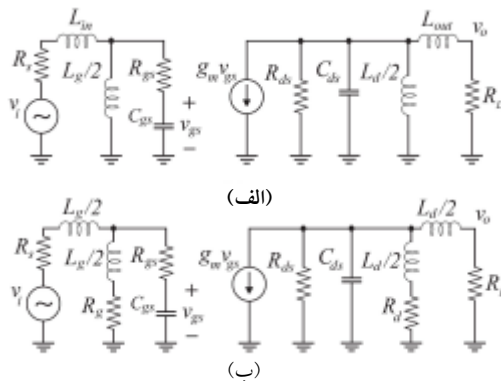
### تابع تبدیل تقویت کننده یک طبقه پیشنهادی

شکل ۴ یک طبقه از تقویت کننده پیشنهادی (با پاسخ فرکانسی میان گذر) همراه با تقویت کننده رایج (با پاسخ فرکانسی پایین گذر) را نشان می دهد. از آنجاییکه برای یک طبقه نیاز به سنکرون کردن فاز نیست خازن اضافی در درین یعنی  $C_a$  حذف شده است.



شکل ۴. توپولوژی تقویت کننده یک طبقه (الف) تقویت کننده پیشنهادی (ب) تقویت کننده رایج

شکل ۵ مدار معادل سیگنال کوچک شکل ۴ را نشان می دهد.



شکل ۵. مدار معادل سیگنال کوچک شکل ۴ (الف) تقویت کننده پیشنهادی (ب) تقویت کننده رایج

با فرض  $R_d = R_L$  و  $R_g = R_s$  در شکل ۵-ب تابع تبدیل ولتاژ این شکل (تقویت کننده رایج) به صورت زیر خواهد شد:

$$G_{SSDA} = \frac{v_o}{v_i} = -g_m R_L F_1(s) F_2(s) \quad (4)$$

که

$$F_1(s) = \frac{2R_{ds}}{s^2 L_d C_{ds} R_{ds} + s(L_d + 2C_{ds} R_L R_{ds}) + 4R_{ds} + 2R_L} \quad (1-5)$$

$$F_2(s) = \frac{1}{s^2 L_g C_{gs} + s C_{gs} (2R_s + 4R_g) + 4} \quad (2-5)$$

برای تقویت کننده پیشنهادی شکل (۵-الف) تابع تبدیل به صورت زیر خواهد شد:

$$G_{SSDA} = \frac{v_o}{v_i} = -g_m R_L G_1(s) G_2(s) \quad (6)$$

که:

$$G_1(s) = \frac{s a_1}{s^3 b_1 + s^2 c_1 + s d_1 + 2e_1} \quad (7)$$

که،

$$a_1 = L_g, \quad b_1 = L_g L_{in} C_{gs}, \quad d_1 = L_g + 2L_{in} + 2R_{gs} C_{gs} R_s$$

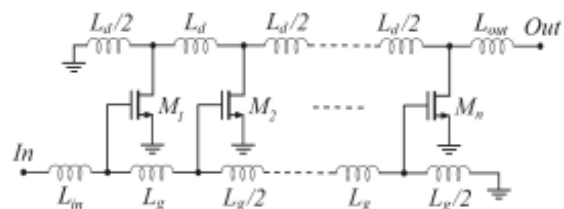
$$c_1 = C_{gs} (R_{gs} L_g + 2L_{in} R_{gs} + R_s L_g), \quad e_1 = R_s$$

گذر منجر به پاسخ فرکانسی میان گذر می شود). همه تقویت کننده های ذکر شده در مراجع بالا دارای ضریب بهره پایین و عدد نویز بالایی هستند.

در این مقاله پاسخ فرکانسی میان گذر با حذف مقاوت های  $R_g$  و  $R_d$  و جایگزینی آنها با مدار اتصال کوتاه بدست آمده است که باعث کوچک شدن مدار و بهبود ضریب بهره و کاهش نویز می گردد. و این بدان علت است که همه اندوکتور-خازن های سری و موازی نشان داده شده در شکل ۲ حذف می شوند که این علاوه بر کوچک شدن مدار بعلت نبودن این عناصر تلف دار ضریب بهره افزایش و نویز مدار کاهش می یابد. در این مقاله اثبات شده که در حالت کلی برای مقاومت های  $R_d$  و  $R_g$  بزرگتر یا مساوی ۵۰ اهم پاسخ فرکانسی تقویت کننده پایین گذر و برای مقاوت های کمتر از ۵۰ اهم پاسخ فرکانسی میان گذر است. در بخش ۲، توپولوژی پیشنهادی برای یک تقویت کننده یک طبقه آنالیز شده و روشی برای محاسبه پارامترهای تقویت کننده ارائه می شود. در بخش ۳ طراحی و ساخت تقویت کننده ۶ طبقه بیان می شود. نتایج اندازه گیری تقویت کننده ساخته شده در بخش ۴ ارائه می شود. در نهایت نتیجه گیری در بخش ۵ ارائه می شود.

### تقویت کننده توزیع شده پیشنهادی

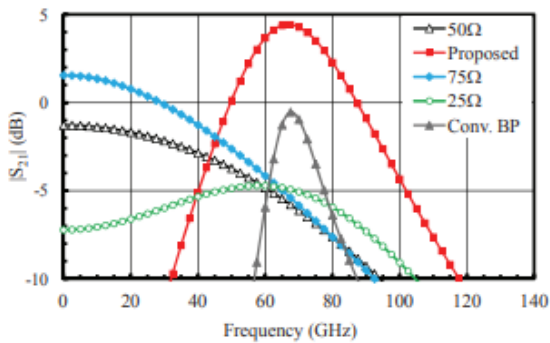
شکل ۳ تقویت کننده پیشنهادی که دارای پاسخ فرکانسی میان گذر است<sup>۵</sup> را نشان می دهد. همانطوریکه از این شکل دیده می شود مقاوت های  $R_d$  و  $R_g$  در شکل ۱ با یک مدار اتصال کوتاه جایگزین شده اند. این جایگزینی باعث می شود پاسخ فرکانسی میان گذر شکل ۱ به پاسخ فرکانسی میان گذر تبدیل شده و بعلت حذف عناصر غیر فعال (اندوکتور و خازن در مقایسه با شکل ۲) ضریب بهره تقویت کننده افزایش و عدد نویز آن کاهش یابد. بعلاوه اندوکتورهای  $L_g/2$  در ورودی و  $L_d/2$  در خروجی با  $L_{in}$  و  $L_{out}$  برای بهینه سازی در مدارات تطبیق ورودی و خروجی جایگزین شده اند.



شکل ۳. مدار پیشنهادی برای تقویت کننده توزیع شده با پاسخ فرکانسی میان گذر

در این بخش تابع تبدیل یک طبقه از تقویت کننده توزیع شده رایج (شکل ۱) و تقویت کننده پیشنهادی (شکل ۳) با استفاده از مدل سیگنال کوچک کوچک بدست آمده و روابط تحلیلی برای

رسم شده است. در این شکل فرض شده که اندوکتورها را  $a_2 = L_d R_L + 2L_{out} R_{ds} + a_2$ ,  $e_2 = R_L R_{ds}$  ضریب کیفیت محدود هستند. همانطوریکه دیده می‌شود پاسخ فرکانسی تقویت‌کننده پیشنهادی برای مقاومتهای کمتر از ۵۰ اهم دارای پاسخ فرکانسی میان‌گذر است در حالی که برای مقاومتهای بالای ۵۰ اهم دارای پاسخ فرکانسی پایین‌گذر می‌باشد. همانطوریکه از شکل ۶ مشاهده می‌شود بهره تقویت‌کننده پیشنهادی از بهره تقویت‌کننده میان‌گذر رایج<sup>۶</sup> که در شکل ۲ نشان داده شده (تقویت‌کننده میان‌گذر با تبدیل اندوکتور سری به ترکیب اندوکتور و خازن سری و خازن موازی به ترکیب اندوکتور-خازن موازی) بیشتر است. این مسئله بدان خاطر است که تعداد عناصر غیر فعال (اندوکتورها و خازن‌ها) در تقویت‌کننده پیشنهادی خیلی کمتر از تعداد آنها در تقویت‌کننده میان‌گذر رایج است. همچنین به خاطر جایگزینی مقاومتهای با مدارات اتصال کوتاه، سیگنال‌های رسیده در خروجی با هم هم‌فاز و باعث بالا رفتن دامنه سیگنال در خروجی می‌شوند.



شکل ۶ مقایسه بهره تقویت‌کننده پیشنهادی (قرمز) با تقویت‌کننده رایج میان‌گذر (Conv. BP) و با تقویت‌کننده با مقاومتهای مختلف

### طراحی و ساخت تقویت‌کننده ۶ طبقه پیشنهادی

برای تأیید عملکرد روش پیشنهادی در طراحی یک تقویت‌کننده میان‌گذر یک تقویت‌کننده ۶ طبقه طراحی و در تکنولوژی ۱۳۰ نانومتر CMOS و در ساختار مدار مجتمع مایکروویو یکپارچه (MMIC) ساخته شده است. پارامترهای مورد نظر این تقویت‌کننده ضریب بهره بالا، توان مصرفی پایین، اندازه کوچک و پایداری بدون شرط بالا می‌باشد. تکنولوژی CMOS از زیر لایه سلیکان با مقاومت پایین روی ویفر با ضخامت ۸ اینچ استفاده می‌کند. از ۸ لایه فلزی از جنس مس حدود ۰/۳۵ میکرومتر و مقاومت صفحه ۶۰ میلی اهم بر میلی متر مربع دارد و برای زمین مدار مورد استفاده قرار می‌گیرد. دو لایه فلزی بعدی که دارای ضخامت ۰/۶ میکرومتر است دارای مقاومت صفحه ای ۴۵ میلی اهم بر میلی متر مربع است و برای

$$a_2 = L_d R_{ds}, \quad b_2 = a_2 L_{out} C_{ds}, \quad c_2 = L_d L_{out} + a_2 R_L C_{ds}$$

برای تقویت‌کننده رایج (شکل ۴-ب) همانطوریکه از رابطه (۵) و (۶) مشخص است تابع تبدیل دارای پاسخ فرکانسی پایین‌گذر است زیرا صورت تابع تبدیل عدد ثابتی است در حالی که برای تقویت‌کننده پیشنهادی همانطوریکه از رابطه (۶) و (۷) معلوم است تابع تبدیل دارای پاسخ فرکانسی میان‌گذر می‌باشد و این به خاطر پارامتر  $s$  در صورت روابط (۷) می‌باشد.

### محاسبه پهنای باند و فرکانس مرکزی تقویت‌کننده پیشنهادی

همانطوریکه از روابط (۶) و (۷) مشخص است تابع تبدیل تقویت‌کننده پیشنهادی دارای پاسخ فرکانسی میان‌گذر می‌باشد. با استفاده از تئوری فیلتر، فرکانس مرکزی هر کدام از توابع بهره ( $G_1(s)$  و  $G_2(s)$ ) با استفاده از روابط زیر بدست می‌آید:

$$\text{Im}[G_1(j2\pi f_{01})] = 0 \quad (1-8)$$

$$\text{Im}[G_2(j2\pi f_{02})] = 0 \quad (ب-8)$$

که  $f_{01}$  و  $f_{02}$  به ترتیب فرکانس‌های مرکزی توابع  $G_1(s)$  و  $G_2(s)$  می‌باشند که با استفاده از روابط (۸) به صورت زیر خواهند بود:

$$f_{01} = \frac{1}{2\pi} \sqrt{\frac{2R_s}{C_{gs}L_g(2R_{gs}+R_s)}} \quad (1-9)$$

$$f_{02} = \frac{1}{\pi} \sqrt{\frac{R_L R_{ds}}{L_d(L_d+2R_L R_{ds} C_{ds})}} \quad (ب-9)$$

پهنای باند تقویت‌کننده که از رابطه  $f = f_{02} - f_{01}$  و فرکانس مرکزی آن که از رابطه  $f_0 = \frac{f_{01}+f_{02}}{2}$  بدست می‌آیند تنها تابع پارامترهای گیت (ورودی) و درین (خروجی) می‌باشند. برای طراحی یک سلول گین ابتدا با رابطه  $L_{in} = L_g/2$  و  $L_{out} = L_d/2$  شروع می‌کنیم که در اینصورت روابط بالا به صورت زیر خواهند شد:

$$f_{01} = \frac{1}{2\pi} \sqrt{\frac{2R_s}{C_{gs}L_g(2R_{gs}+R_s)}} \quad (1-10)$$

$$f_{02} = \frac{1}{\pi} \sqrt{\frac{R_L R_{ds}}{L_d(L_d+2R_L C_{ds})}} \quad (ب-10)$$

با انتخاب مناسب مقادیر  $L_d$  و  $L_g$  و استفاده از رابطه (۱۰)، تقویت‌کننده با پهنای باند دلخواه بدست خواهد آمد. با انتخاب  $L_{out} = L_d/2$  و  $L_{in} = L_g/2$  خواهیم داشت:

$$G_{SSDA} = \frac{v_o}{v_i} = -g_m R_L H_1(s) H_2(s) \quad (11)$$

که

$$H_1(s) = \frac{2sL_g}{s^3 L_g^2 C_{gs} + 2s^2 C_{gs} L_g (2R_{gs} + R_s) + 4s(L_g + R_{gs} C_{gs} R_s) + 4R_s} \quad (1-12)$$

(ب-۱۲)

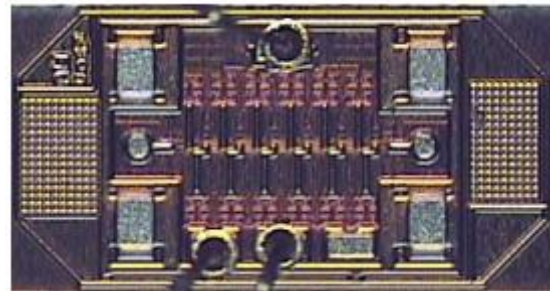
$$H_2(s) = \frac{2sL_d R_{ds}}{s^3 L_d^2 C_{ds} R_{ds} + s^2 (L_d^2 + 2L_d R_L R_{ds} C_{ds}) + 2sL_d (R_L + 2L_d R_{ds}) + 4R_L R_{ds}}$$

با استفاده از نرم افزار ADS پاسخ فرکانسی تقویت‌کننده پیشنهادی  $(20 \log |s_{21}| = 20 \log |G_{BPDA}(s)| + 6 \text{ dB})$  برای مقاومتهای مختلف ترمینیت شده  $(R_d = R_g)$  در شکل ۶ همراه با پاسخ فرکانسی تقویت‌کننده رایج  $(R_d = R_g = 50 \Omega)$

میکرومتر و حداقل طول فیزیکی ۱۲۰ نانومتر است. جریان بایاس این ترانزیستور ۷ میلی آمپر با ولتاژ گیت سورس ۰/۶ ولت و منبع تغذیه ۱/۸ ولت می‌باشد. با این مقادیر چگالی جریان این ترانزیستور ۱۲۲ میکرو آمپر بر میکرومتر است که باعث بهره بالا، نویز و توان مصرفی پایین می‌شود [۲۲].

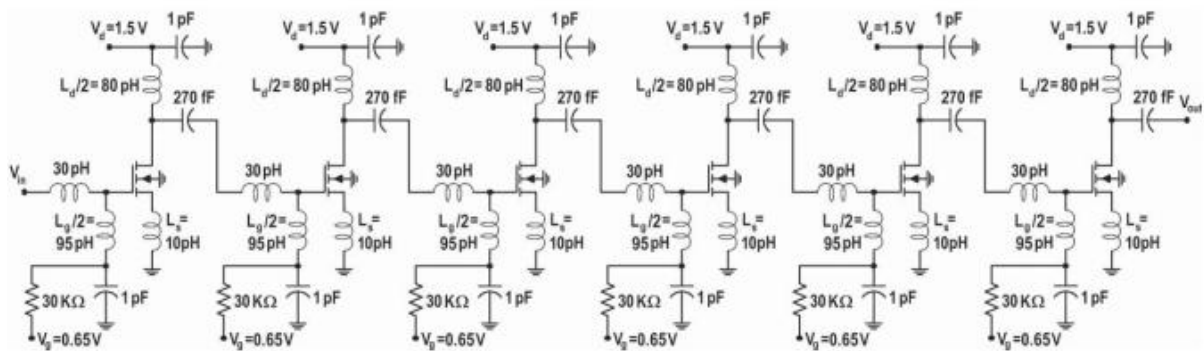
با استفاده از روش طراحی بیان شده در بخش ۲، مقادیر اولیه اندوکتورها بدست می‌آید که با خطوط میکرو استریپ پیاده سازی می‌شوند. این خطوط دارای مقدار بالای اندوکتانس بر واحد طول می‌باشند. شش طبقه از این تقویت کننده پشت سر هم بسته می‌شوند که شماتیک آن در شکل ۸ نشان داده شده است. برای تزویج بین طبقات از خازنهای فلز-عایق-فلز (MIMCAP) استفاده شده است. برای در نظر گرفتن اثر این خازنها و سایر عناصر پارازیتیک، پارامترهای هر طبقه با استفاده از نرم افزار ADS بهینه شده‌اند.

اتصال عناصر فعال و غیر فعال به کار میرود. سه لایه فلزی دیگر که برای تحقق عناصر غیر فعال مورد استفاده قرار میگیرند دارای ضخامت ۴ میکرومتر و مقاومت صفحه ای ۷/۷ اهم بر میلی متر مربع است.



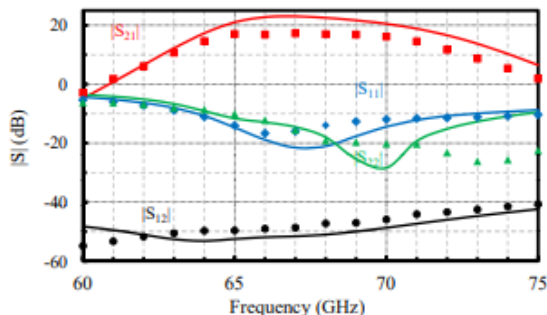
شکل ۷. تصویر تقویت کننده ۶ طبقه توزیع شده میان گذر طراحی و ساخته شده

اولین قدم در طراحی و ساخت تقویت کننده برای داشتن عملکرد مورد نظر در باند موج میلیمتری انتخاب ترانزیستور است. این ترانزیستور داری گیت با ۴۲ انگشت با عرض ۱/۳۷



شکل ۸. شماتیک تقویت کننده ۶ طبقه پیشنهادی طراحی شده

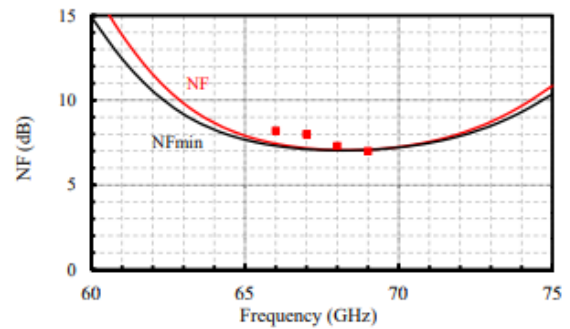
پیشنهادی قادر است تا فرکانسهای نزدیک به فرکانس قطع ترانزیستور عمل کند. شکل ۱۰ نیز عدد نویز اندازه گیری و شبیه سازی شده را نشان می‌دهد. همانطوریکه از این شکل نشان می‌دهد عدد نویز شبیه سازی شده خیلی به عدد نویز حداقل در کل باند نزدیک است و عدد نویز اندازه گیری شده نیز اختلاف بسیار کمی با عدد نویز شبیه سازی شده دارد.



شکل ۸. مقایسه پارامترهای پراکنندگی اندازه گیری شده تقویت کننده پیشنهادی (خطوط نقطه چین) با مقادیر شبیه سازی شده (خطوط توپر)

## نتایج اندازه گیری

اندازه گیری دو پورتی با استفاده از Cascade Microtech Summit 12K series و تحلیلگر شبکه برداری آنریستو مدل ME7808B انجام و از کالیبراسیون دقیق LPRM برای اندازه گیری روی ویفر استفاده شد. شکل ۹ پارامترهای پراکنندگی شبیه سازی شده و اندازه گیری شده را نشان می‌دهد. حداکثر بهره در فرکانس ۶۷ گیگاهرتز حدود ۱۷ دسیبل می‌باشد. پهنای باند تقویت کننده ۷ گیگاهرتز در محدود فرکانسی ۶۴ تا ۷۱ گیگاهرتز می‌باشد. بعلاوه ایزولاسیون بین ورودی و خروجی بهتر از ۴۵ دسیبل در کل باند می‌باشد. جریان بایاس تقویت کننده ۴۲ میلی آمپر است. آزمایش عملی نشان داد که با افزایش جریان بایاس به ۵۱ میلی آمپر به بهره ۱۸ دسیبل میرسیم. بعلاوه با کاهش جریان بایاس به ۳۶ میلی آمپر بهره به ۱۵/۶ دسیبل کاهش می‌یابد. به دست آمدن بهره ۱۷ دسیبل در ۶۷ گیگاهرتز موید اینست که که توپولوژی



شکل ۹. عدد نویز شبیه سازی شده (خط پر) و اندازه گیری شده (نقطه چین)

برای مقایسه عملکرد تقویت‌کننده پیشنهادی با تقویت‌کننده‌های مشابه در سایر مقالات پارامتری به نام معیار شایستگی FOM<sup>۷</sup> تعریف شده که تمام پارامترهای مهم را در نظر می‌گیرد و با رابطه زیر بیان می‌شود.

$$FOM = \frac{G \cdot \Delta f \text{ (GHz)}}{(NF-1) \cdot P \text{ (W)} \cdot f_T \text{ (GHz)} \cdot A \text{ (mm}^2\text{)}} \quad (13)$$

که  $G$ ،  $\Delta f$ ،  $NF$ ،  $P$ ،  $f_T$  و  $A$  به ترتیب حداکثر گین، پهنای باند، عدد نویز، توان مصرفی، فرکانس قطع و مساحت چپ<sup>۸</sup> می‌باشند.

جدول ۱ پارامترهای تقویت‌کننده پیشنهادی را با پارامتر سایر تقویت‌کننده‌ها مقایسه می‌کند. در این جدول فرکانس قطع برای تکنولوژی‌های ۱۸۰ نانومتر، ۱۳۰ نانومتر، ۹۰ نانومتر و ۶۵ نانومتر به ترتیب ۶۰، ۹۰، ۱۳۰ و ۱۷۰ گیگاهرتز فرض شده است. این جدول نشان‌دهنده عملکرد بسیار خوب تقویت‌کننده پیشنهادی (این کار در جدول) در مقایسه با سایر تقویت‌کننده‌ها می‌باشد.

<sup>۷</sup> Figure Of Merit  
<sup>۸</sup> chip

جدول ۱. مقایسه پارامترهای تقویت‌کننده پیشنهادی با پارامتر سایر تقویت‌کننده‌ها

Technology	CMOS	CMOS	CMOS	CMOS	CMOS	CMOS	CMOS	CMOS	CMOS	CMOS	CMOS
Feature size(nm)	۱۳۰	۱۳۰	۹۰	۶۵	۱۳۰	۹۰	۱۳۰	۱۳۰	۱۳۰	۱۸۰	130
$f_T$ (GHz)	۹۰	۹۰	۱۲۰	۱۷۰	۹۰	۱۲۰	۹۰	۹۰	۹۰	۶۰	90
Transistors	۶	۶	۴	۶	۶	۳	۵	۶	۶	۶	۴
Peak gain (dB)	۱۷	۱۲	۱۵,۵	۱۷	۲۰,۴	۱۸,۶	۱۵,۸	۲۰	۲۱	۶,۴	۱۲,۲
Noise figure (dB)	۷	۸,۸	۵,۶	۴,۷	۶,۸	۷,۵	۱,۶	۹,۶	۳,۷	۵,۶	4.9
DC supply (mw)	۶۷	۵۴	۸۶	۳۲	۶۵	۱۴	۴۳	۶۷	۱۵	۴۷	22.3
Chip area ( $mm^3$ )	۰,۱۵	۰,۸۲	۰,۵۲	۰,۳۴	۰,۵۲	۰,۲۵	۰,۳	۰,۳۸	۰,۸۶	۰,۱۷	0.53
3dB BW (GHz)	۷	۱۴	۷	۴	۷	۹	۸	۱۱	۴,۵	۹	1.7
Freq. band (GHz)	۷۱-۴۶	۶۵-۵۱	۶۹-۶۲	۷۳-۶۹	۶۲-۵۵	۶۳-۵۴	۶۴-۵۷	۶۵-۵۴	۵۶-۵۱	۳۱-۲۲	34-40
FOM	۹۶	۸	۱۳	۲۴	۵۰	۱۴۴	۸۵	۱۳۱	۱۱۱	۲۴	13.6
References	This work	[۲۳]	[۲۴]	[۲۵]	[۲۶]	[۲۷]	[۲۸]	[۲۹]	[۳۰]	[۲۰]	[۳۱]

Transactions on Circuits and Systems I: Regular Papers, vol. 57, no. 4, pp. 759-772, April 2010.

[5] A. Ghadiri and K. Moez, "Gain-Enhanced Distributed Amplifier Using Negative Capacitance", IEEE Transactions on Circuits and Systems I: Regular Papers, vol. 57, no. 11, pp. 2834-2843, Nov. 2010.

[6] A. Jahani, A. and P. Heydari, "A CMOS Distributed Amplifier With Distributed Active Input Balun Using GBW and Linearity Enhancing Techniques", IEEE Trans. Microw. Theory Tech. , vol. 60, no. 5, pp. 1331- 1341, May 2012.

[7] C. -Y. Hsiao; T. -Y. Su; S. S. H. Hsu, "A CMOS Distributed Amplifiers Using Gate-Drain Transformer Feedback Technique", IEEE Trans. Microw. Theory Tech. , vol. 61, no. 8, pp. 2901-2910, Aug. 2013.

[8] Y. Ayasli, L. D. Reynolds, R. L. Mozzi, L. K. Hanes, "2-20-GHz GaAs Traveling-Wave Power Amplifier", IEEE Trans. Microw. Theory Tech. , vol. MTT-32, no. 3, pp. 290-295, Mar 1984.

[9] E. Hamidi, M. Mohammad-Taheri and G. Moradi, "Improvements in the Noise Theory of the MMIC Distributed Amplifiers", IEEE Trans. Microw. Theory Tech. , vol. MTT-56, no. 8, pp. 1797-1806, Aug. 2008.

[10] J. Y. Liang and C. S. Aitchison, "Gain performance of cascade of single stage distributed amplifiers," Electronics Letters , vol. 31, no. 15, pp. 1260- 1261, 20 Jul 1995.

[11] K. L. Koon, H. Zhirun, P. Langlois. and A. A. Rezazadeh, "Improving baseband performance of four-cascaded single stage distributed amplifiers for high speed optical communication," The 10th IEEE International Symposium on Electron Devices for Microwave and Optoelectronic Applications, pp. 254-258, 18-19 Nov. 2002.

[12] B. Y. Banyamin and M. Berwick, "Analysis of the performance of four-cascaded single-stage distributed amplifiers," IEEE Trans. Microw. Theory and Tech. , vol. MTT-48, no. 12, pp. 2657-2663, Dec 2000.

[13] M. D. Tsai, K. L. Deng, C. H. Chen, C. S. Chang and J. Chern, "A miniature 25-GHz 9-dB CMOS cascaded single-stage distributed amplifier", IEEE

### نتیجه گیری

در این مقاله یک تقویت‌کننده توزیع شده میان‌گذر با جایگزینی مقاومتهای گیت و درین با مدار اتصال کوتاه طراحی و ساخته شده است. از آنجائیکه برای بدست آوردن پاسخ فرکانسی میان‌گذر نیازی به جایگزینی هر اندوکتور سری با ترکیب اندوکتور و خازن سری و جایگزینی هر خازن موازی با ترکیب موازی اندوکتور و خازن نیست، تقویت‌کننده ساخته شده دارای اندازه بسیار کوچک بوده و بعلاوه حذف عناصر غیر فعال دارای تلف پایین و در نتیجه بهره بالا و عدد نویز پایین می‌باشد. با آنالیز مدار تابع تبدیل تقویت‌کننده پیشنهادی، فرکانس مرکزی و پهنای باند تقویت‌کننده بدست آمد. بر اساس توپولوژی پیشنهادی یک تقویت‌کننده ۶ طبقه توزیع شده با پاسخ فرکانسی میان‌گذر در تکنولوژی CMOS طراحی و ساخته شده است. نتایج اندازه گیری نشان دهنده عملکرد بسیار خوب تقویت‌کننده پیشنهادی است.

### مراجع

[1] J. B. Beyer, S. N. Prasad, R. C. Becker, J. E. Nordman and G. K. Hohenwarter, "MESFET Distributed Amplifier Design Guidelines", IEEE Trans. Microw. Theory Tech. , vol. MTT-32, no. 3, pp. 268-275, Mar 1984.

[2] K. Moez and M. Elmasry, "A New Loss Compensation Technique for CMOS Distributed Amplifiers", IEEE Transactions on Circuits and Systems II: Express Briefs, vol. 56, no. 3, pp. 185-189, March 2009.

[3] A. Arbabian and A. M. Niknejad, "Design of a CMOS Tapered Cascaded Multistage Distributed Amplifier", IEEE Trans. Microw. Theory Tech. , vol. 57, no. 4, pp. 938-947, April 2009.

[4] A. Worapishet; I. Rookom and W. Surakamponorn, "Theory and Band-width Enhancement of Cascaded Double-Stage Distributed Amplifiers", IEEE

- Millimeter Wave Technology (ICMMT), pp. 164-167, 8-11 May 2010.
- [28] H. K. Chiou ; K. -Z. Lee and S. -H. Wu, "A high performance V-band low noise amplifier using thin-film microstrip (TFMS) lines in 0.13 $\mu$ m CMOS technology", " 2010 Asia-Pacific Microwave Conference Proceedings (APMC), pp. 1513-1516, 7-10 Dec. 2010.
- [29] W. H. Lin ; Y. -N. Jen ; J. -H. Tsai ; H. -C. Lu and T. -W. Huang, "V-band fully-integrated CMOS LNA and DAT PA for 60 GHz WPAN applications", " 2010 European Microwave Conference (EuMC), pp. 284- 287, 28-30 Sept. 2010.
- [30] C. C. Huang ; H. -C. Kuo ; T. -H. Huang and H. -R. Chuang, "Low- Power, High-Gain V-Band CMOS Low Noise Amplifier for Microwave Radiometer Applications", " IEEE Microwave and Wireless Components Letters, vol. 21, no. 2, pp. 104-106, Feb. 2011.
- [31] Z. Cao, J. He, Y. Peng, H. Hou, H. Wang, S. Chang, et al., "A K-Band High-Gain LNA in 0.13- $\mu$ m RF CMOS," presented at the IEEE International Symposium on RadioFrequency Integration Technology (RFIT), Nanjing, China, China, 2019.
- Microw. Wireless Compon. Lett. , vol. 14, no. 12, pp. 554-556, Dec. 2004
- [14] F. Thompson, "Broad-Band UHF Distributed Amplifiers Using Band- Pass Filter Techniques," IRE Transactions on Circuit Theory , vol. 7, no. 5, pp. 8-17, Aug 1960.
- [15] S. N. Prasad, A. Kajjam and Z. M. Li, "Band-pass Distributed Amplifier Design Guidelines", Microwave and Optical Technology Letters, Vol. 10, no. 4, pp. 215-218, Nov. 1995.
- [16] K. Moez and M. I. Elmasry, "Design of Broadband Band-pass CMOS Amplifiers Based on Modified Distributed Amplification Technique", IEEE Int. Midwest Symp. on Circuits and Systems, pp. 794-797, Aug. 2005.
- [17] F. Y. Ng-Molina, T. M. Martin-Guerrero and C. Camacho-Penalosa, D. Palombini, and E. Limiti, "Band-pass distributed power amplifier in monolithic technology for the LTE band," 2012 Workshop on Integrated Nonlinear Microwave and Millimeter-Wave Circuits (INMMIC) , pp. 1-3, 3-4 Sept. 2012.
- [18] B. J. Minnis, "The traveling wave matching technique for cascaded MMIC amplifiers," IEEE Trans. Microw. Theory Tech. , vol. 42, no. 4, pp. 690-692, Apr 1994.
- [19] M. Yazgi, and A. Toker, "Improving the Gain-Frequency Performance of Cascaded Single-Stage Distributed Amplifiers with Band-pass Filter Structure," Analog Integr. Circuits Signal Process. ,vol. 39, no. 2, pp. 157- 167, May 2004.
- [20] P. Chen, P. -C. Huang; J. -J. Kuo; and H. Wang, "A 22 31 GHz Distributed Amplifier Based on High-Pass Transmission Lines Using 0.18  $\mu$ m CMOS Technology," IEEE Microw. and Wireless Components Letters, vol. 21, no. 3, pp. 160-162, March 2011.
- [21] T. D. Gathman and J. F. Buckwalter, "A ka-band high-pass distributed amplifier in 120 nm sige bimos,," IEEE MTT-S Int. Dig. , Jun. 2010, pp. 952955.
- [22] T. Yao, M. Q. Gordon, K. K W Tang, K. H K Yau, M. -T. Yang, P. Schvan and S. P. Voinigescu, "Algorithmic Design of CMOS LNAs and PAs for 60-GHz Radio," IEEE J. Solid-State Circuits, vol. 42, no. 5, pp. 1044,1057, May 2007.
- [23] C. H. Doan, S. Emami, A. M. Niknejad, R. W. Brodersen, "Millimeter- wave CMOS design," IEEE J. Solid-State Circuits , vol. 40, no. 1, pp. 144-155, Jan. 2005.
- [24] S. Pellerano, Y. Palaskas, K. Soumyanath, "A 64 GHz LNA With 15.5 dB Gain and 6.5 dB NF in 90 nm CMOS," IEEE J. Solid-State Circuits, vol. 43, no. 7, pp. 1542-1552, July 2008.
- [25] J. -J. Kuo , W. -H. Lin , C. -C. Kuo , J. R. Tzeng , Z. -M. Tsai , K. -Y. Lin and H. Wang, "A 71-76 GHz chip set for wireless communication in 65- nm CMOS technology", " IEEE MTT-S Int. Microw. Symp. , pp. 189-192, 2009.
- [26] B. J. Huang , C. -H. Wang , C. -C. Chen , M. -F. Lei , P. -C. Huang , K. -Y. Lin and H. Wang, "Design and Analysis for a 60-GHz Low-Noise Amplifier With RF ESD Protection", " IEEE Trans. Microw. Theory Tech. , vol. 57, no. 2, pp. 298-305, Feb. 2009.
- [27] K. Kang ; J. Brinkhoff and F. Lin, "A 60 GHz LNA with 18.6 dB gain and 5.7 dB NF in 90nm CMOS", " 2010 International Conference on Microwave and