

## دو برابر کننده فرکانسی گسترده با تکنیک تغییر تدریجی امپدانس مشخصه خط انتقال گیت

احسان حمزه<sup>۱</sup>، امیر نیک پیک<sup>۲</sup>

<sup>۱</sup> دانشجوی دکتری، دانشگاه تربیت مدرس،

<sup>۲</sup> استادیار دانشکده برق و کامپیوتر، دانشگاه تربیت مدرس nik@modares.ac.ir

### چکیده

در این مقاله به تحلیل و طراحی یک ضرب کننده فرکانس گسترده موج میلیمتری با استفاده از ۴ طبقه پوش-پوش در تکنولوژی CMOS 65 nm پرداخته شده است. در مدار پیشنهادی، تکنیک "تغییر تدریجی امپدانس مشخصه خط انتقال گیت" برای افزایش توان خروجی و بازدهی دو برابر کننده فرکانسی گسترده معرفی و تحلیل شده است. به کمک شبیه سازی، تاثیر افزایش دامنه ولتاژ ورودی بر روی بهبود بازدهی و توان خروجی هارمونیک دوم هر سلول-واحد دو برابر کننده فرکانس نشان داده شده است. برای افزایش دامنه ولتاژ ورودی سلولها، امپدانس مشخصه خط انتقال گیت به تدریج افزایش یافته است. استفاده از این تکنیک به بهبود توان خروجی به مقدار 6 dB منتج شده است. شبیه سازی یکپارچه الکترومغناطیسی کل مدار، توان خروجی بیش از 5 dBm- در بازه فرکانسی 60 تا 214GHz به ازای توان 12dBm ورودی و توان مصرفی 24mW را بدست می دهد.

### کلیدواژه

ضرب کننده فرکانس گسترده، زوج پوش-پوش، امپدانس مشخصه خط انتقال گیت، بالون مارچاند، فناوری CMOS

### مقدمه

فناوری های دیگر مثل فناوری های ترکیبی III-V شده است. در نهایت با توجه به امکان مجتمع سازی همزمان مدارهای آنالوگ و دیجیتال انتظار می رود که این فناوری بتواند به میزان چشم گیری ابعاد و هزینه های سیستم های کنونی تراهرتز را بهبود بخشد. متأسفانه هر چه به فرکانس های تراهرتز نزدیک می شویم، دو مشکل اساسی پدید می آید: ۱- فرکانس اصلی کاری مدار آن قدر به فرکانس قطع ترانزیستور نزدیک شده است که توان تولید شده توسط ترانزیستور بسیار کم شده است. توجه کنید که در طراحی تراهرتز منظور از فرکانس قطع ترانزیستور، فرکانس بیشینه نوسان،  $f_{max}$  است که شامل همه سازوکار تلفات در افزاره می شود. ۲- به دلیل این که هدف نهایی طراحان مدار کار در نزدیک و یا حتی بالاتر از  $f_{max}$  است باید از هارمونیک های بالاتر استفاده کرد. در واقع یکی از مهم ترین تفاوت های مدارهای تولید توان تراهرتز و مدارهای فرکانس پایین، استفاده از خاصیت غیر خطی افزاره ها در مدارهای تراهرتز برای تولید سیگنال است. وجود چندین هارمونیک در مدار، پیچیدگی طراحی مدارهای تراهرتز را بیش تر می کند. همچنین استفاده از هارمونیک های بالاتر باعث کاهش توان خروجی و در نتیجه کاهش بازدهی خواهد شد.

برای تحقق سیستم هایی با کاربردهای ذکر شده برای این محدوده فرکانسی، اولین گام، طراحی منابع سیگنال پهن باند است. منابع سیگنال در این محدوده فرکانسی به سه دسته

در سال های اخیر محققان توجه ویژه ای به فرکانس های بالاتر از 100 GHz معطوف کرده اند. دلیل این توجه، کاربردهای جدید و بالقوه این فرکانس ها است که عبارتند از: سیستم های پرسرعت مخابراتی فراتر از نسل پنجم، اسپکتروسکوپی پهن باند برای کاربردهای صنعتی و علمی و هم چنین تصویربرداری برای کاربردهای پزشکی و امنیتی. اما سوال اساسی این است که چرا تا کنون از این باند فرکانسی ظاهراً پرکاربرد استفاده زیادی نشده است؟ مهمترین مشکل و محدودیت استفاده از این باند این است که این محدوده فرکانسی در گپ (gap) تراهرتز قرار دارد [1]. این محدوده فرکانسی به دلیل تلفات و محدود بودن سرعت حامل بار، برای افزاره های الکترونیکی بسیار زیاد است. هم چنین این محدوده فرکانسی، برای افزاره های فوتونیک بسیار کم است. در نتیجه، گرچه طراحان الکترونیک و هم چنین اپتیک تلاش های بسیاری در این محدوده فرکانسی کرده اند، اما هم چنان توان تولیدی در آن از باندهای فرکانسی دیگر کم تر است. چنین مشکلی در آشکارسازی این محدوده فرکانسی نیز وجود دارد [2]. پیشرفت های اخیر در فناوری سیلیکون باعث شده تا امکان پیاده سازی مدارها با فرکانس موج میلیمتری و تراهرتز در فناوری CMOS فراهم شود. این در حالی است که در تکنولوژی های قدیمی تر این امکان وجود نداشت. لازم به توضیح است قیمت بسیار پایین فناوری CMOS، باعث رجحان این فناوری به

خاصیت غیر خطی خود، جریان هارمونیک در درین تولید می کند که در خط انتقال درین انتشار می یابد. از آنجایی که این جریان هارمونیک شامل تمام هارمونیکها است برای اینکه این ساختار به شکل یک ضرب کننده فرکانسی با ضریب  $M$  باشد باید:

$$\theta_d = M\theta_g \quad (1)$$

باشد (که  $\theta_d$  و  $\theta_g$  به ترتیب شیفت فاز بین هر دو طبقه متوالی گیت و درین هستند). تحت شرایط رابطه (1) جریانهای درین در هارمونیک شماره  $M$  هم فاز به بار خروجی می رسند و با هم جمع می شوند [3]. به عنوان مثال با  $M=1$  باشد ساختار شکل 1 به تقویت کننده گسترده، با  $M=2$  به دو برابر کننده فرکانس گسترده و با  $M=3$  به سه برابر کننده فرکانس گسترده تبدیل می شود. دو انتهای دیگر خط انتقال گیت و درین، باری برابر با امپدانس مشخصه خط انتقال قرار داده شده است تا موجی از آن انتها بازتاب نکند. به عنوان مثال در حالت  $M=1$  که متناظر با تقویت کننده گسترده است، اگر ترانسانی هر طبقه را برابر با  $g_m$  در نظر بگیریم و چون امپدانس دیده شده در هر درین برابر با  $Z_{0d}/2$  است، بهره ولتاژ تقویت کننده گسترده برابر است با

$$A_v = \frac{1}{2} n G_m Z_{0d} \quad (2)$$

که  $n$  تعداد طبقات و  $Z_{0d}$  امپدانس مشخصه خط انتقال درین است.  $Z_{0d}$  غالباً توسط امپدانس بار مشخص می شود که غالباً 50 اهم است. شایان ذکر است رابطه (2) در حالت ضرب کننده فرکانس نیز با تغییر در مقدار مناسب  $G_m$  هم چنان معتبر است. در نگاه اول ممکن است این گونه به نظر برسد که با افزایش تعداد طبقات، توان خروجی و بهره افزایش می یابد اما باید توجه داشت رابطه (2) با فرض خطوط انتقال بدون تلف نوشته شده است. هر چه تعداد طبقات بیش تر شود طول خطوط انتقال گیت و درین بیش تر می شود و تلفات این دو خط باعث می شود که توان خروجی و بهره کاهش یابند. بنابراین تعداد طبقات بهینه ای وجود دارد که به ازای آن توان خروجی و بهره بیشینه می شوند. هم چنین می توان ساختار گسترده را با خط انتقال مصنوعی متشکل از المانهای فشرده مدل کرد که در شکل 2 نشان داده شده است. با توجه به اینکه اختلاف فاز هر قسمت خط انتقال مصنوعی متناسب با  $\omega(LC)^{0.5}$  است و اینکه فرکانس مورد نظر در خط درین دو برابر خط گیت است و همچنین با استفاده از رابطه (1)، رابطه (3) بدست می آید.

$$L_g C_g = L_d C_d \quad (3)$$

بازنویسی می شود که  $C_d$  و  $C_g$  به ترتیب خازنهای پارازیتی گیت و درین هر ترانزیستور و  $L_d$  و  $L_g$  به ترتیب اندوکتانس هر قسمت از خط انتقال گیت و درین است. در این حالت پهنای باند ساختار گسترده محدود به فرکانس قطع خط انتقال مصنوعی است و فرکانس قطع خط انتقال مصنوعی برابر است با

$$\omega_c = \frac{2}{\sqrt{LC}} \quad (4)$$

تقسیم می شوند: 1- اسیلاتورهای نوسان کننده در فرکانس اصلی، 2- اسیلاتورهای هارمونیک و 3- ضرب کننده های فرکانسی. در مقایسه اسیلاتورهای نوسان کننده در فرکانس اصلی ساختار ساده تر و توان خروجی بیش تری دارند اما مشکل شروع به کار و هم چنین گستره ی تنظیم محدود دارد. با افزایش فرکانس نوسان این مشکلات بدتر خواهند شد زیرا هم بهره ترانزیستور و هم گستره ی تنظیم و رکتورها کمتر می شود. همچنین اگر فرکانس های بالاتر از  $f_{max}$  ترانزیستور مورد نیاز باشد، اصولاً تحقق اسیلاتور فرکانس پایه امکانپذیر نیست چرا که در چنین فرکانس هایی، افزاره به عنصری غیرفعال تبدیل می شود. چون ضرب کننده های فرکانسی از خاصیت غیرخطی افزاره استفاده می کنند، فرکانس کاریشان می تواند بالاتر از  $f_{max}$  افزاره باشد و چون پهنای باند خروجی  $M$  (ضریب ضرب کننده فرکانسی) برابر پهنای باند ورودی است، ضرب کننده های فرکانسی غالباً پهن باند هستند. اگر چه ضرب کننده های فرکانسی به یک منبع تحریک ورودی احتیاج دارند اما به دلیل فرکانس پایین تر، طراحی این تحریک عموماً چالش کمتری دارد. نویز فاز خروجی ضرب کننده های فرکانسی به اندازه  $20 \log(M)$  نسبت به ورودی خراب می شود که  $M$  ضریب ضرب کننده فرکانسی است اما این تخریب نویز فاز هم چنان کم تر از تخریب نویز فاز یک اسیلاتور در همین فرکانس و با توان مصرفی DC یکسان است. در ادامه به طراحی یک ضرب کننده فرکانسی فرا پهن باند می پردازیم که نسبت به طراحی های مرسوم توان خروجی بیش تری دارد. برای فرا پهن باند بودن از ساختار گسترده استفاده شده است. در ادامه، ابتدا ساختار گسترده و روش های موجود طراحی آن بررسی می شود. سپس ضرب کننده فرکانسی گسترده پیشنهادی معرفی شده و عملکرد آن را با ضرب کننده فرکانسی گسترده متداول مقایسه می گردد. در نهایت نتیجه گیری مقاله ارائه خواهد شد.

## آشنایی با ضرب کننده فرکانسی گسترده

ساختار کلی یک ضرب کننده فرکانسی گسترده در شکل 1 نشان داده شده است که ترانزیستورهای مشابه کنار هم قرار گرفته اند و گیت آنها با فاصله  $l_d$  به خط انتقالی با امپدانس مشخصه  $Z_{0g}$  متصل است. هم چنین درین این ترانزیستورها با فاصله  $l_d$  به خط انتقالی با امپدانس مشخصه  $Z_{0d}$  متصل است. ایده اصلی ضرب کننده فرکانسی گسترده این است که این ترانزیستورها به طور متوالی پشت هم قرار گیرند تا توان خروجی افزایش یابد و خازنهای پارازیتی سورس و درین آن جذب خط انتقال شوند تا پهنای باند این ساختار افزایش یابد [3]. با تحریک خط انتقال گیت، موج ولتاژ ورودی در خط انتقال گیت انتقال می یابد و با شیفت فاز به گیت ترانزیستورها می رسد. هر ترانزیستور، به دلیل

وجود دارد که شامل تغییر پهنای خط انتقال درین، تغییر طول خطوط انتقال درین و گیت و استفاده از ترانزیستورهای با ابعاد نابرابر است. ساختار گسترده با تغییر پهنای خط انتقال درین در شکل ۳ نشان داده شده است. در این شکل، امپدانس مشخصه خط درین از  $Z_0$  در اولین طبقه تا  $Z_0/n$  در  $n$ امین طبقه تغییر می‌کند و در این حالت نیازی به مقاومت در انتهای دیگر خط درین نیز نخواهد بود. در ساختار گسترده مرسوم جریان تولید شده توسط درین به طور مساوی بین انتهای بار و انتهای دیگر تقسیم می‌شود زیرا امپدانس دیده شده از دو طرف برابر است. اما در ساختار گسترده شکل ۳ بخش بیش‌تری از جریان به سمت بار خواهد رفت که باعث بهبود بهره خواهد شد. برای توضیح ساز و کار دیگری که در مدار شکل ۳ باعث بهبود بهره و توان خروجی می‌شود شکل ۴ را در نظر بگیرید که موج ولتاژ تغییر سطح امپدانس را می‌بیند. اگر بازتاب از سطح کوچک باشد (یعنی  $Z_0$  و  $Z_1$  تقریباً به هم نزدیک باشند) تقریباً هیچ موجی برنمی‌گردد و بنابراین توان موج ولتاژ در هر دو ناحیه برابر خواهد، بنابراین خواهیم داشت:

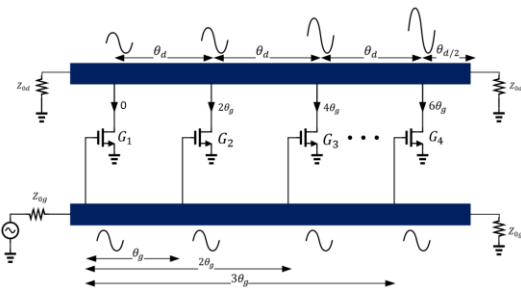
$$\frac{V_1^+}{V_0^+} = \sqrt{\frac{Z_1}{Z_0}} \quad (6)$$

بنابراین اگر  $Z_1 < Z_0$  باشد که در شکل ۳ این گونه است با عبور سیگنال در خط درین باید دامنه آن کاهش یابد اما از آن‌جا طبقات دیگر نیز در حال تولید توان هستند و قرار است این توان‌ها با یکدیگر جمع شوند می‌توان این گونه تعبیر کرد که با تغییر امپدانس مشخصه خط درین دامنه ولتاژ همان‌طور که در شکل ۳ نشان داده شده است ثابت می‌ماند. در ساختار گسترده مرسوم سیگنال‌های تولید شده در خط انتقال درین با یکدیگر جمع می‌شوند و این باعث می‌شود با حرکت به سمت بار خروجی دامنه سوینگ ولتاژ بزرگ‌تر شود. به این ترتیب بیش‌ترین دامنه ولتاژ در طبقه آخر خواهد بود (شکل ۱). با افزایش توان ورودی، با بزرگ شدن دامنه ولتاژ طبقه آخر ترانزیستورها وارد ناحیه تریود می‌شوند در حالی که دامنه ولتاژ درین طبقات قبل بسیار کم‌تر است. در نتیجه امپدانس خروجی طبقات آخر در حالت سیگنال بزرگ کاهش می‌یابد و بنابراین توان تولیدی آن‌ها نیز کاهش می‌یابد در حالی که در شکل ۳ دامنه ولتاژ درین تقریباً ثابت می‌ماند و این ساز و کار کاهش توان و بهره از بین می‌رود. از این روش به کرات برای بهبود توان خروجی در ساختارهای گسترده استفاده شده است. اما این تکنیک مشکلاتی نیز دارد. برای تعداد طبقات بالا، خطوط با امپدانس مشخصه خیلی بالا نیاز است که ممکن است قابل پیاده سازی نباشد. هم‌چنین در غیاب مقاومت انتهای دیگر و بازتاب از آن انتها، تطبیق امپدانس خروجی تخریب خواهد شد. هم‌چنین با کاهش طول قسمت‌های

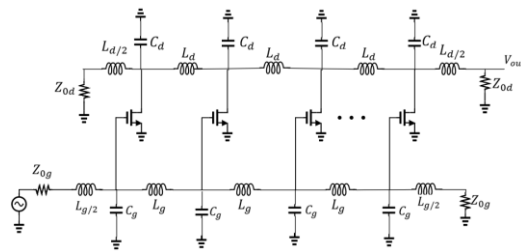
که  $L$  و  $C$  اندوکتانس و خازن خط انتقال مصنوعی است. در فرکانس‌های بالای فرکانس قطع، موج منتشر شده در خط انتقال مصنوعی با تلفات شدیدی مواجه می‌شود. برای افزایش پهنای باند می‌توان ابعاد ترانزیستورها را کاهش داد اما این کار باعث کاهش بهره نیز خواهد شد. هم‌چنین چون امپدانس مشخصه خط از رابطه

$$Z_0 = \sqrt{\frac{L}{C}} \quad (5)$$

به دست می‌آید، این امکان که برای رسیدن به پهنای باندهای بیش‌تر  $L$  را به مقدار دل‌خواه کوچک کنیم وجود ندارد.



شکل ۱. ساختار مرسوم یک تقویت‌کننده گسترده

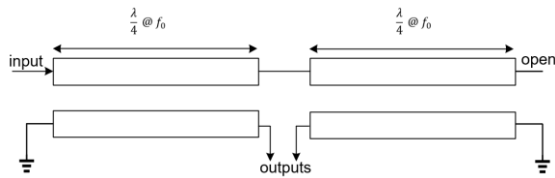


شکل ۲. ساختار گسترده با خط انتقال مصنوعی متشکل از المان‌های فشرده

در ادامه روش‌هایی برای بهبود بهره، پهنای باند و صاف بودن بهره ساختار گسترده پیشنهاد شده است که بین تقویت‌کننده گسترده و ضرب‌کننده فرکانسی گسترده مشترک هستند. روش‌های ارائه شده برای بهبود عموماً به پنج دسته تقسیم می‌شوند: ۱- ساختار گسترده با طبقات بهره بهبود یافته [4] و [5] [6]؛ ۲- ساختار گسترده متوالی شده [7] و ساختار گسترده ماتریسی [8]؛ ۳- ساختار گسترده با کوپلینگ ترانسفورمری [9]؛ ۴- ساختار گسترده ناهمگن [10] و ۵- تغییر دادن ولتاژ تغذیه طبقات مختلف [11]. در ادامه روش ساختار گسترده ناهمگن توضیح داده می‌شود و سپس خواهیم دید که با الهام از این روش می‌توان توان خروجی ضرب‌کننده گسترده فرکانسی را افزایش داد.

### ساختار گسترده ناهمگن

ساختار گسترده ناهمگن عمل کرد بسیار بهتری نسبت به ساختار گسترده همگن دارد. معمولاً چندین روش برای ایجاد ناهمگنی

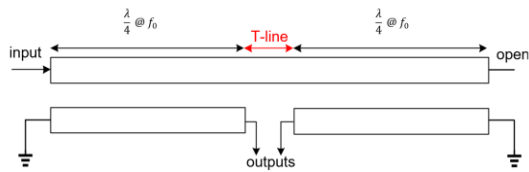


شکل ۵. ساختار ساده شده بالون مارچاند

ساختار واقعی بالون مارچاند در شکل ۶ نشان داده شده است. ناحیه نشان داده با قرمز در ساختار واقعی بالون مارچاند، با هیچ خط انتقالی کوپل ندارد در واقع باعث به هم خوردن بالانس فاز و دامنه می‌شود. بنابراین باید از یک بالون مارچاند با خط انتقال جبران شده استفاده کرد. بالون مارچاند جبران شده در شکل ۷ نشان داده شده است. که طول و ادمیتانس مشخصه خط جبران کننده ( $Y_c$  و  $\theta_c$ ) برابر است با [12]

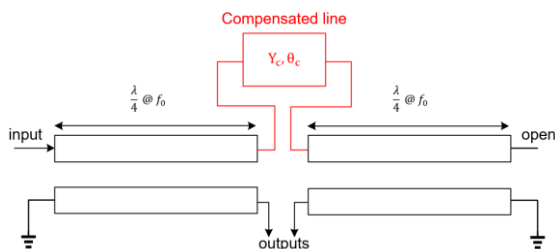
$$Y_c \tan \frac{\theta_c}{2} = \frac{Y_{0e} Y_{0o} (\cot \theta_e \csc \theta_o - \cot \theta_o \csc \theta_e)}{(Y_{0o} \csc \theta_o - Y_{0e} \csc \theta_e)} \quad (7)$$

که  $Y_{0o}$  و  $Y_{0e}$  به ترتیب ادمیتانس مشخصه مد تحریک زوج و فرد خطوط کوپل شده است و  $\theta_o$  و  $\theta_e$  به ترتیب طول الکتریکی خطوط کوپل شده در مد تحریک زوج و فرد است. نتیجه این که باید خط انتقالی به ساختار نهایی بالون اضافه شود تا بالانس دامنه و فاز برقرار شود. شکل نهایی بالون مارچاند در شکل ۶ نشان داده شده است.



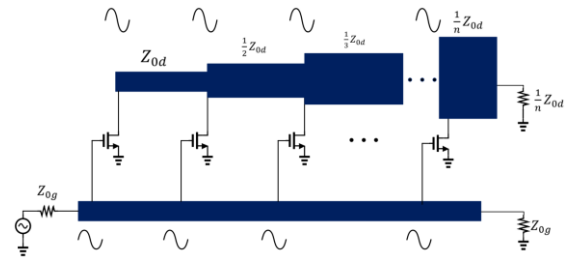
شکل ۶. ساختار واقعی بالون مارچاند

بالون مارچاند پیاده‌سازی شده در فناوری  $65 \text{ nm CMOS}$  به همراه ابعاد آن در شکل ۸ نشان داده است. در شکل ۹ پارامترهای  $S$  و در شکل ۱۰ انحراف اختلاف فاز و دامنه بالون مارچاند شکل ۸ نشان داده شده است.

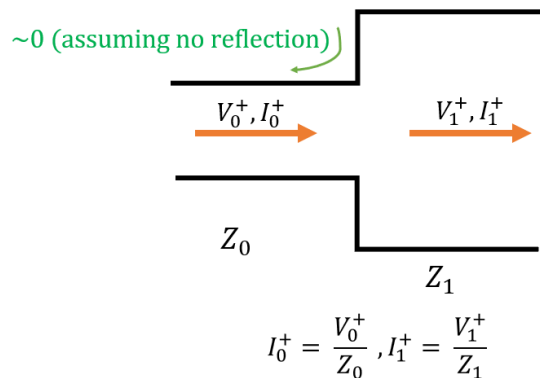


شکل ۷. بالون مارچاند جبران شده

خط انتقال گیت می‌توان تطبیق امپدانس ورودی و ریپل در بهره خروجی را بهبود بخشید.



شکل ۳. ساختار گسترده با تغییر پهنای خط انتقال درین



شکل ۴. اثر تغییر ولتاژ با تغییر سطح امپدانس

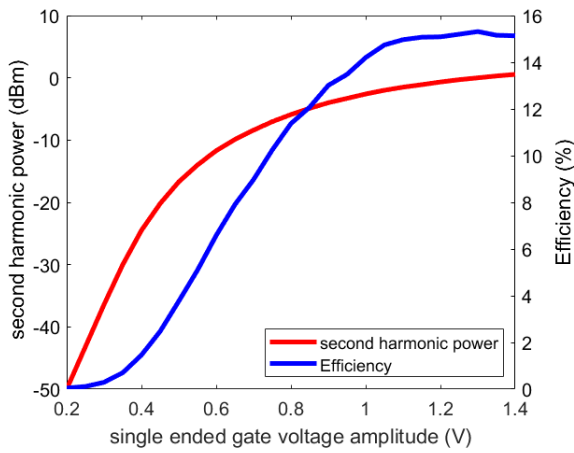
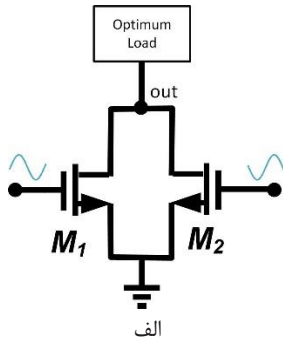
### طراحی ضرب کننده گسترده فرکانسی

از آن جایی که ضرب کننده فرکانسی گسترده پهن باند است ورودی آن نیز پهن باند خواهد بود و چون ورودی ضرب کننده فرکانسی گسترده به صورت تفاضلی است پس در ورودی به بالونی احتیاج است که سیگنال ورودی را به صورت پهن باند تفاضلی کند. در واقع به بالون تفاضلی پهن باند احتیاج است. از بین تمامی ساختارهای موجود برای بالون، بالون مارچاند می‌تواند به صورت پهن باند ورودی را تفاضلی کند. ساختار بالون مارچاند در شکل ۵ نشان داده شده است که از یک خط نیم طول موج و دو خط ربع طول موج تشکیل شده است. در واقع خط نیم طول موج حاصل سری شدن دو خط ربع طول موج است که با دو خط ربع طول موج دیگر تزویج دارد و خط انتقال کوپل شده‌ای را به وجود آورده است. یک انتهای خط انتقال نیم طول موج به ورودی و انتهای دیگر آن مدار باز خواهد بود. هم چنین در خطوط ربع طول موج یک انتها زمین شده و انتهای دیگر خروجی تفاضلی خواهد بود.

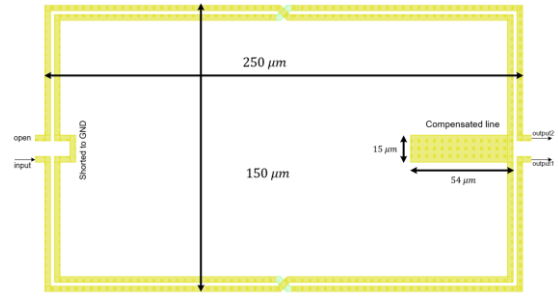
انجام شده است. با افزایش عرض ترانزیستورها تا جایی هم توان مصرفی و هم توان خروجی افزایش می‌یابد اما از جایی به بعد به دلیل کاهش امپدانس خروجی زوج پوش-پوش با افزایش عرض ترانزیستورها توان خروجی افزایش نمی‌یابد یا به مقدار کمتری نسبت به توان مصرفی DC افزایش می‌یابد. در واقع نقطه بهینه از نظر بازدهی برای عرض ترانزیستورها وجود دارد که تقریباً برابر با  $14 \mu\text{m}$  است. نکته دیگر در طراحی زوج پوش-پوش دامنه تحریک آن‌هاست. از آنجایی که برای تولید هارمونیک دوم غیرخطسانی زوج‌های پوش-پوش-پوش حایز اهمیت است، هرچه دامنه ولتاژ اعمال شده به گیت‌ها بزرگ‌تر باشد زوج پوش-پوش غیرخطی‌تر خواهد شد و در نتیجه توان هارمونیک دوم خروجی و بازدهی بیشتر خواهد شد. در شکل ۱۱ ب. توان خروجی هارمونیک دوم و بازدهی بر حسب دامنه رسم شده است. این شبیه‌سازی با استفاده از کشش بار و با قراردادن بار بهینه برای توان خروجی انجام شده است. در این شکل ۱۱ بازدهی از رابطه

$$\eta = \frac{P_{out}(2f)}{P_{in}(f) + P_{DC}} \quad (8)$$

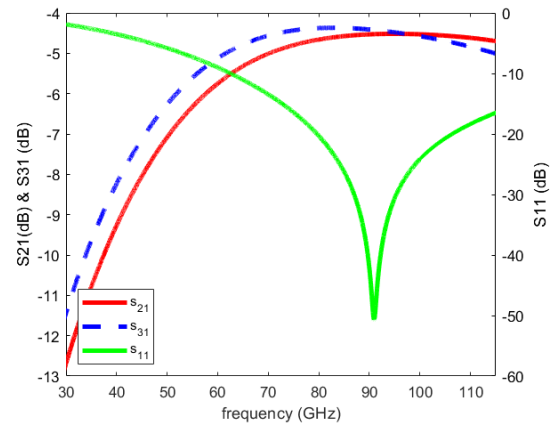
به دست آمده است. حال که اهمیت دامنه تحریک گیت‌ها مشخص شد، در ادامه روشی معرفی خواهد شد که با به‌کارگیری آن دامنه ولتاژ گیت افزایش می‌یابد و در نتیجه توان هارمونیک دوم تولید شده نیز افزایش خواهد یافت.



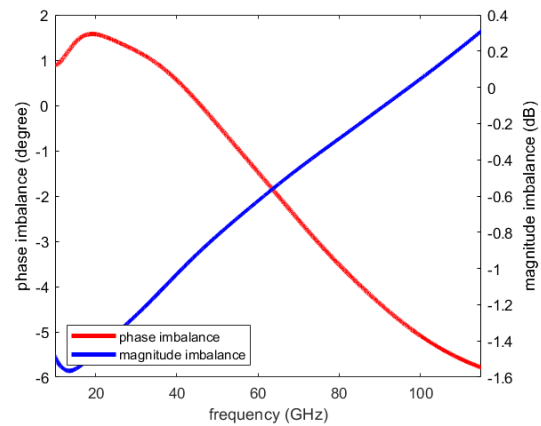
شکل ۱۱. الف) زوج ترانزیستورهای پوش-پوش ب) توان خروجی هارمونیک دوم و بازدهی زوج پوش-پوش بر حسب دامنه تحریک پس از شبیه‌سازی کشش بار



شکل ۸. بالون مارچاند پیاده سازی شده در فناوری 65nm CMOS



شکل ۹. پارامترهای S بالون مارچاند شکل ۸

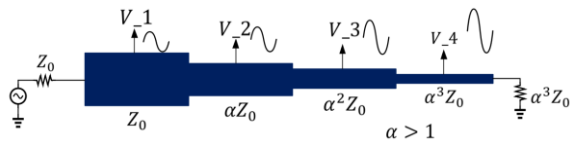


شکل ۱۰. انحراف اختلاف فاز و دامنه در بالون مارچاند شکل ۸

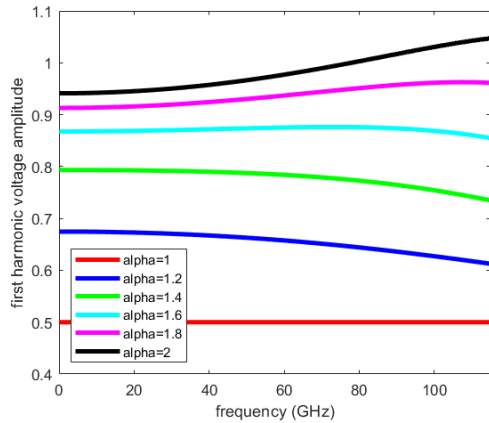
### طراحی ضرب کننده فرکانس گسترده

در این بخش به طراحی ضرب کننده فرکانس گسترده می‌پردازیم. به دلیل افزایش توان هارمونیک دوم تولید شده و از بین رفتن هارمونیک‌های فرد از زوج ترانزیستورهای پوش-پوش در هر طبقه استفاده شده است (شکل ۱۱. الف). عرض ترانزیستورهای پوش-پوش با استفاده از شبیه‌سازی کشش بار (Load Pull) انتخاب شده است. شبیه‌سازی کشش بار در هارمونیک دوم

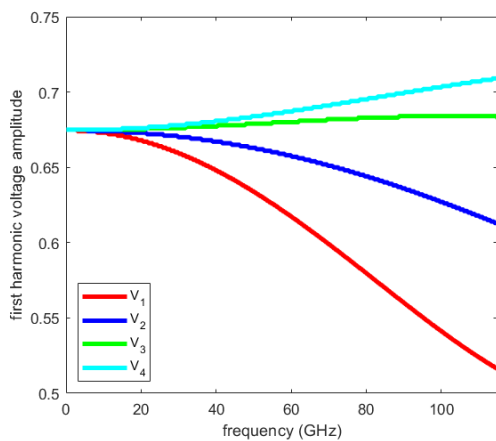
### تغییر امپدانس مشخصه خط انتقال گیت



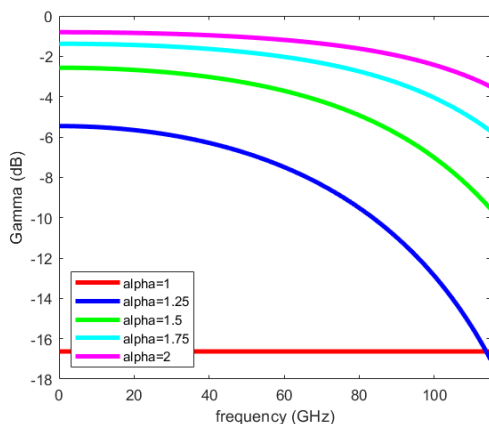
شکل ۱۲. خط انتقال با افزایش تدریجی امپدانس مشخصه



شکل ۱۳. نتایج شبیه سازی ولتاژ  $V_2$  در شکل ۱۲



شکل ۱۴. دامنه ولتاژ هر خط انتقال با  $\alpha = 1.2$  در شکل ۱۲

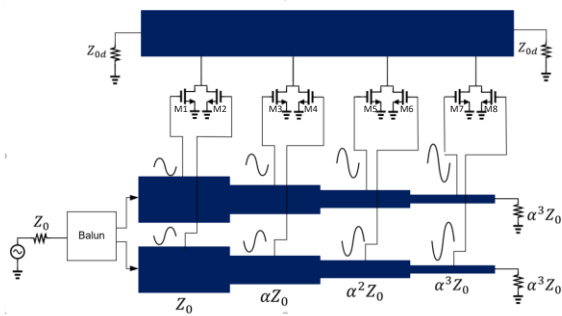


شکل ۱۵. اثر تغییرات  $\alpha$  بر  $S_{11}$  در شکل ۱۲

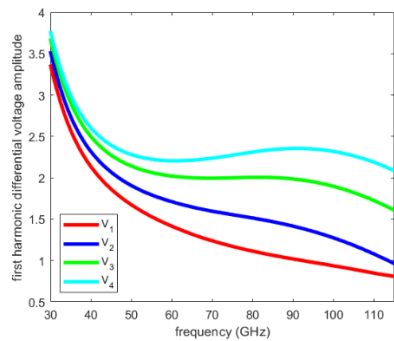
برای غیرخطی کردن زوج‌های پوش-پوش دوباره به شکل ۴ و رابطه (۶) برمی‌گردیم. در این حالت اگر  $Z_1 > Z_0$  باشد با حرکت در خط انتقال گیت گویی یک بهره ولتاژ غیرفعال وجود دارد که باعث افزایش دامنه ولتاژ گیت خواهد شد. این افزایش دامنه ولتاژ روی گیت باعث بهبود خاصیت غیرخطسانی ترانزیستور خواهد شد و باعث بهبود توان خروجی در هارمونیک دوم خواهد شد. هم‌چنین در ساختار مرسوم شکل ۱ به دلیل تلفات خط انتقال گیت دامنه ولتاژ خط انتقال گیت کاهش خواهد یافت اما در این حال علاوه بر جبران کردن این اثر، زوج‌های پوش-پوش طبقات بعدی بهره ولتاژ غیرفعال نیز تجربه می‌کنند که باعث بهبود توان خروجی خواهد شد. شکل ۱۲ خط انتقال با افزایش تدریجی امپدانس مشخصه را نشان می‌دهد. شکل ۱۳ نتایج شبیه‌سازی طبقه دوم شکل ۱۲ را با ضرایب مختلف تغییر در امپدانس مشخصه نشان می‌دهد که با افزایش  $\alpha$  دامنه ولتاژ افزایش می‌یابد. هم‌چنین شکل ۱۴ افزایش ولتاژ هر طبقه نسبت به طبقه قبل با ضریب تغییر امپدانس  $\alpha = 1.2$  را نشان می‌دهد. در شکل ۱۴ این نکته حائز اهمیت است که با وجود تلفات در طول خطوط انتقال گیت که در فرکانس‌های زیر تراهرتز قابل چشم‌پوشی نیز نیست، با وجود تلفات توان، تقویت ولتاژ با بهره غیرفعال حاصل شده است که به غیرخطی‌تر شدن ضرب‌کننده کمک می‌کند. اکنون با توجه به رابطه (۶) و شکل ۱۱ این سوال مطرح می‌شود از آن جایی که بهره ولتاژ برابر ریشه دوم نسبت امپدانس‌های مشخصه است تا کجا می‌توان این بهره ولتاژ را افزایش داد؟ برای پاسخ باید دو نکته را مد نظر قرار داد. نکته اول این‌که باید توجه داشت که رابطه (۶) با فرض عدم بازتاب بین دو سطح امپدانس به دست آمده است و در غیر این صورت این پیچیده‌تر خواهد شد. نکته دوم این‌که اگر این نسبت بهره شدید شود تطبیق امپدانس یا همان  $S_{11}$  به شدت تحت تاثیر قرار خواهد گرفت. شکل ۱۵ اثر تغییرات  $\alpha$  بر  $S_{11}$  را نشان می‌دهد. خراب شدن  $S_{11}$  به این معناست که سیگنال تحریک ورودی اصلاً به مدار نمی‌رسد که این باعث تخریب توان خروجی خواهد شد. در نتیجه به نظر می‌رسد باید مقدار بهینه‌ای برای ضریب  $\alpha$  وجود داشته باشد. برای نشان دادن این موضوع به نظریه بازتاب‌های کوچک رجوع می‌کنیم.

## نظریه بازتاب‌های کوچک

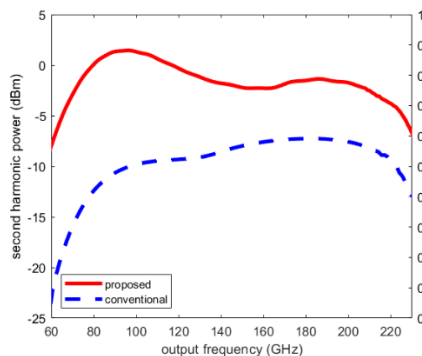
امپدانس مشخصه برابر ۱،۲ به دست می‌آید. شکل ۱۹ دامنه ولتاژ در گیت ترانزیستورها را نشان می‌دهد که به دلیل افزایش تدریجی امپدانس مشخصه و با وجود تلفات، شاهد افزایش دامنه هستیم. ابعاد ترانزیستورها را برابر با  $14 \mu m$  در نظر گرفته شده است. در شکل ۲۰ توان خروجی هارمونیک دوم با افزایش تدریجی امپدانس مشخصه و توان خروجی هارمونیک دوم در ساختار ضرب‌کننده فرکانس مرسوم را نشان می‌دهد. مشخص است که توان خروجی به اندازه 6 dB بهبود داشته است. همچنین شکل ۲۱  $S_{11}$  مدار شکل ۱۸ نشان داده شده است که بیان‌گر این است که مقدار ۱،۲ برای  $\alpha$  مقدار خوبی است. در نهایت جانمایی مدار طراحی شده در شکل ۱۷ نشان داده شده است. ابعاد این جانمایی ۲۱۱ میکرومتر در ۵۸۷ میکرومتر است.



شکل ۱۸. مدار پیش‌نهادی



شکل ۱۹. دامنه ولتاژ در گیت ترانزیستورها



شکل ۲۰. توان خروجی هارمونیک دوم با افزایش تدریجی امپدانس مشخصه

مدل خط انتقال گیت در شکل ۱۶ نشان داده شده است که از قسمت‌هایی با طول مشابه و امپدانس مشخصه متفاوت تشکیل شده است [13]. برای این شکل خواهیم داشت:

$$Z_1 = \alpha Z_0 \quad (9)$$

$$Z_2 = \alpha Z_1 = \alpha^2 Z_0 \quad (10)$$

$$Z_3 = \alpha Z_2 = \alpha^3 Z_0 \quad (11)$$

...

$$Z_n = \alpha^n Z_0 \quad (10)$$

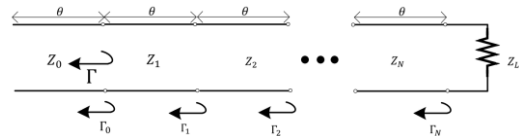
که  $|\alpha| > 1$  است. برای بازتاب‌های بین طبقات داریم:

$$\Gamma_0 = \frac{Z_1 - Z_0}{Z_1 + Z_0} = \frac{\alpha Z_0 - Z_0}{\alpha Z_0 + Z_0} \quad (12)$$

$$\Gamma_1 = \frac{Z_2 - Z_1}{Z_2 + Z_1} = \frac{\alpha^2 Z_0 - \alpha Z_0}{\alpha^2 Z_0 + \alpha Z_0} = \frac{\alpha(\alpha Z_0 - Z_0)}{\alpha(\alpha Z_0 + Z_0)} = \Gamma_0 \quad (13)$$

...

$$\Gamma_n = \frac{Z_{n+1} - Z_n}{Z_{n+1} + Z_n} = \frac{\alpha^{n+1} Z_0 - \alpha^n Z_0}{\alpha^{n+1} Z_0 + \alpha^n Z_0} = \frac{\alpha^n (\alpha Z_0 - Z_0)}{\alpha^n (\alpha Z_0 + Z_0)} = \Gamma_0 \quad (14)$$



شکل ۱۶. مدل خط انتقال گیت

طبق نظریه بازتاب‌های کوچک،  $S_{11}$  کل برابر است با:

$$\Gamma(\theta) = \Gamma_0 + \Gamma_1 e^{-j2\theta} + \Gamma_2 e^{-j4\theta} + \Gamma_3 e^{-j6\theta} + \dots + \Gamma_N e^{-j2N\theta} \quad (16)$$

در این طراحی چون  $\Gamma_n = \Gamma_0$  خواهیم داشت:

$$\Gamma(\theta) = \Gamma_0 + \Gamma_0 e^{-j2\theta} + \Gamma_0 e^{-j4\theta} + \Gamma_0 e^{-j6\theta} + \dots + \Gamma_0 e^{-j2N\theta} \quad (17)$$

سپس

$$\Gamma(\theta) = \Gamma_0 (1 + e^{-j2\theta} + e^{-j4\theta} + e^{-j6\theta} + \dots + e^{-j2N\theta}) \quad (18)$$

خواهیم داشت:

$$\Gamma(\theta) = \Gamma_0 \left( \frac{e^{-j2\theta(N+1)} - 1}{e^{-j2\theta} - 1} \right) \quad (19)$$

با ساده‌سازی خواهیم داشت:

$$\Gamma(\theta) = \Gamma_0 e^{-j\theta(N+1)} \frac{\sin(N\theta)}{\sin(\theta)} \quad (20)$$

که

$$\Gamma_0 = \frac{\alpha - 1}{\alpha + 1} \quad (21)$$

بدیهی است که با افزایش  $\alpha$ ،  $\Gamma_0$  افزایش می‌یابد که باعث تخریب  $S_{11}$  می‌شود. همچنین افزایش تعداد طبقات،  $N$  نیز باعث تخریب  $S_{11}$  می‌شود بنابراین مقدار بهینه  $\alpha$  به تعداد طبقات نیز وابسته است.

## مدار پیش‌نهادی

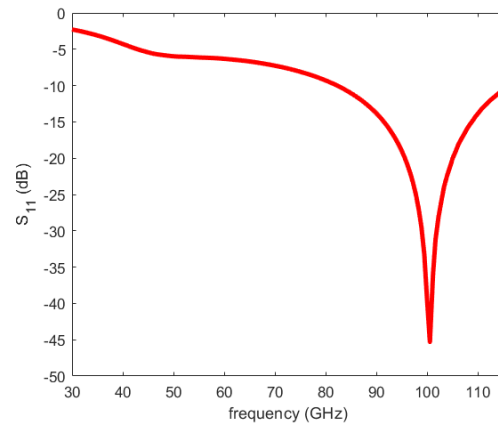
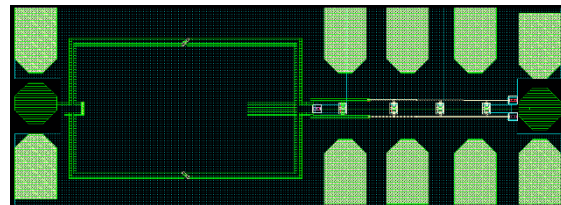
مدار پیش‌نهادی در شکل ۱۸ نشان داده شده است. با استفاده از شبیه‌سازی (در نرم افزار ADS) و بالون شکل ۱۸ ضریب تغییر

جدول ۱. مقایسه عملکرد چند برابر کننده فرکانس

مراجع	فرکانس خروجی (GHz)	ضریب	نسبت پهنای باند	توان خروجی (dBm)	توان ورودی (dBm)	توان مصرفی (W)	تکنولوژی
[14]	108-316	2	0.98	3.5	23.5-8.5	88 mW	250-nm InP HBT
[14]	220-290	2	0.26	5.5	19.5-8.5	84 mW	250-nm InP HBT
[15]	90-310	4	1.1	-9	21-38	65 mW	45-nm CMOS
[16]	255-330	3	0.26	0.6	-	64.8 mW	35-nm Hemt
[17]	235-285	3	0.2	-6	2-10	14 mW	35-nm Hemt
This work conventional	60-214	2	1.12	-11	12	20 mW	65-nm CMOS
This work proposed	60-214	2	1.12	-4	12	24 mW	65-nm CMOS

### نتیجه گیری

با پیشرفت فناوری CMOS شاهد افزایش فرکانس کاری مدارهای به حوزه ترهترتز هستیم. بنابراین به منابع سیگنال با مصرف توان کم، نویزفاز مناسب و پهنای باند بالا نیاز است. ساختارهای گسترده این امکان را می دهند که تقویت کننده/ضرب کننده پهن باند طراحی کرد. با افزایش فرکانس تلفات خطوط انتقال افزایش یافته و با توجه به نزدیک شدن به  $f_{max}$  ترانزیستور، بهره ترانزیستور نیز کاهش می یابد. هر دو دلیل باعث کاهش فرکانس نوسان و توان خروجی نوسان می شود. با استفاده از ضرب کننده فرکانس می توان به فرکانس های بالاتر از  $f_{max}$  دست یافت. برای این که توان خروجی هارمونیک دوم کاهش نیابد می توان از افزایش تدریجی امپدانس مشخصه خط انتقال گیت استفاده کرد تا دامنه ولتاژ در گیت ترانزیستورهای پوش-پوش افزایش یابد. این کار غیرخطسانی زوج های پوش-پوش را افزایش داده و باعث می شود تا توان خروجی هارمونیک دوم بهبود یابد.

شکل ۲۱.  $S_{11}$  مدارپیش نهادی شکل ۱۸

شکل ۲۲. تصویر جانمایی مدار پیشنهادی

- Techniques, vol.35, no.3, pp. 296 - 306, 1987 .
- [۹] K. Entesari, A. R. Tavakoli و A. Helmy, "CMOS Distributed Amplifiers With Extended Flat Bandwidth and Improved Input Matching Using Gate Line With Coupled Inductors ",IEEE Transactions on Microwave Theory and Techniques vol.57, no.12 ,pp. 2862 - 2871, 2009 .
- [۱۰] J. Chen و A. M. Niknejad, "Design and Analysis of a Stage-Scaled Distributed Power Amplifier , IEEE Transactions on Microwave Theory and Technique, vol.59, no.5 ,pp. 1274 - 1283, 2011 .
- [۱۱] K. Fang, C. S. Levy و J. F. Buckwalter, "Supply-Scaling for Efficiency Enhancement in Distributed Power Amplifiers ",IEEE Journal of Solid-State Circuits vol.51, no.9 , pp. 1994 - 2005, 2016 .
- [۱۲] Ping-Han Tsai, Yu-Hsuan Lin, Jing-Lin Kuo, Zuo-Min Tsai and Huei Wang, "Broadband Balanced Frequency Doublers With Fundamental Rejection Enhancement Using a Novel Compensated Marchand Balun ", Ieee Transactions On Microwave Theory And Techniques, vol.62, no.5, pp. 1913-1923, 2013 .
- [۱۳] D. M. Pozar, Microwave Engineering, Fourth Edition, John Wiley & Sons, Inc., 2012 .
- [۱۴] Iljin Lee, Younghwan Kim, Sanggeun Jeon, "108–316- and 220–290-GHz Ultrabroadband Distributed Frequency Doublers ",IEEE Transactions on Microwave Theory and Techniques , vol.68, no.3 ,pp. 1000 - 1011, March 2020 .
- [۱۵] Taiyun Chi, Min-Yu Huang, Sensen Li, Hua Wang, "A packaged 90-to-300GHz transmitter and 115-to-325GHz coherent receiver in CMOS for full-band continuous-wave mm-wave hyperspectral imaging در ", 2017IEEE International Solid-State Circuits Conference (ISSCC) ,San Francisco, CA, USA , 2017 .
- [1] W. L. B. D. W. P. J. L. H. a. R. M. W. T. W. Crowe, "Opening the terahertz window with integrated," IEEE J. Solid-State Circuits, pp. vol. 40, no. 10, pp. 2104–2110, Oct. 2005.
- [۲] S. H. Naghavi, M. T. Taba, R. Han, M. A. Aseeri, A. Cathelin و E. Afshari, "Filling the Gap With Sand: When CMOS Reaches THz ", IEEE Solid-State Circuits Magazine , vol 11, no. 3, pp. 33-42, August 2019 .
- [۳] Gholamreza Nikandish; Robert Bogdan Staszewski; Anding Zhu, "The (R)evolution of Distributed Amplifiers: From Vacuum Tubes to Modern CMOS and GaN ICs ", IEEE Microwave Magazine , vol. 19, no. 4, pp. 66-83, 2018 .
- [4] Y. Ayasli, S. Miller, R. Mozzi and L. Hanes, "Capacitively Coupled Traveling-Wave Power Amplifier," IEEE Transactions on Microwave Theory and Techniques , vol. 32, no. 12, pp. 1704 - 1709, 1984.
- [۵] G. Nikandish و A. Medi, "Design and Analysis of Broadband Darlington Amplifiers With Bandwidth Enhancement in GaAs pHEMT Technology ",IEEE Transactions on Microwave Theory and Techniques, vol.62, no. 8, pp. 1705 - 1715, 2014 .
- [۶] A. Ghadiri و K. Moez, "Gain-Enhanced Distributed Amplifier Using Negative Capacitance ",IEEE Transactions on Circuits and Systems I: Regular Papers, vol.57, no. 11, pp. 2834 - 2843, 2010 .
- [۷] B. Banyamin و M. Berwick, "Analysis of the performance of four-cascaded single-stage distributed amplifiers ",IEEE Transactions on Microwave Theory and Techniques , vol. 48, no.12, pp. 2657 - 2663, 2000 .
- [۸] K. Niclas و R. Pereira, "The Matrix Amplifier: A High-Gain Module for Multioctave Frequency Bands ",IEEE Transactions on Microwave Theory and

Kallfass, “Ultra-Broadband Frequency Multiplier MMICs for Communication and Radar Applications”, European Microwave Integrated Circuits Conference (EuMIC), Madrid, Spain , 2018 .

[۱۶] U. J. Lewark; A. Tessmann; S. Wagner; A. Leuther; T. Zwick; I. Kallfass, “255 to 330 GHz active frequency tripler MMIC در ”, 2012 Workshop on Integrated Nonlinear Microwave and Millimetre-wave Circuits, Dublin, Ireland , 2012 .

[۱۷] Christopher M. Grötsch; Sandrine Wagner; Arnulf Leuther; Dominik Meier; Ingmar

## Distributed Frequency Doubler with Gate Transmission-Line Characteristic Impedance Tapering Technique

Ehsan Hamzeh, Amir Nikpaik

### Abstract

In this paper, analysis and design of a mm-wave distributed frequency doubler utilizing four push-push pairs in 65 nm CMOS is studied. In the proposed circuit, “gate transmission-line characteristic-impedance tapering technique” is introduced and analyzed to increase output power and efficiency of the frequency doubler. Using simulation, the impact of increasing the input voltage amplitude on improving the second harmonic power and efficiency for each frequency doubler unit cell is shown. In order to increasing the input voltage amplitude of the unit-cells, the characteristic impedance of the gate transmission-line is gradually increased. Utilizing this technique improves the output power by 6 dB. Holistic Electromagnetic simulation of the circuit, gives output power greater than -5 dBm in 60 GHz to 214 GHz band for an input power of 12 dBm and 24 mW power consumption.

### Keywords:

Distributed frequency multiplier, Characteristic impedance of the gate transmission line, push-push pair, Marchand balun, CMOS Technology