

طراحی و شبیه‌سازی تقویت‌کننده RGC با پهنای باند ۹GHz و بهره ۶۰dB.Ω

در تکنولوژی ۰/۱۸μm برای سیستم‌های مخابرات نوری

محمود صیفوری^۱، پرویز امیری^۲، مجید رکیده^۳

چکیده

ساختار RGC به خاطر امپدانس ورودی بسیار کمی که ایجاد می‌کند در لینک‌های نوری برای خنثی کردن اثر ظرفیت پارازیتی حسگرهای نوری در ورودی تقویت‌کننده امپدانس انتقالی باند پهن مورد استفاده قرار می‌گیرد. در این مقاله پس از مطالعه و تحلیل ساختار RGC، یک ساختار بهبود یافته از آن ارائه می‌شود. این ساختار در تکنولوژی CMOS ۰/۱۸μm طراحی و با نرم افزار ADS شبیه‌سازی شده است. نتایج شبیه‌سازی‌ها نشان می‌دهند که این ساختار بهره ۶۰dB.Ω را در پهنای باند ۹GHz ایجاد می‌کند. با چنین پهنای باندی می‌توان از این ساختار در سیستم‌های مخابرات نوری که براساس پروتکل SONET OC-192 کار می‌کنند استفاده کرد. همین‌طور این نتایج نشان می‌دهند که در مقایسه با طراحی‌های مشابه، این ساختار حاصل ضرب بهره در پهنای باند بالاتری را فراهم می‌کند. به طوری که نیازی به طبقات بهره اضافه که معمولاً در طراحی تقویت‌کننده‌های امپدانس انتقالی به دنبال ساختار RGC به کار گرفته می‌شوند نخواهد بود. بنابراین هم توان مصرفی و هم چگالی طیفی نوبه ارجاع شده به ورودی تقویت‌کننده کاهش خواهد یافت.

کلیدواژه

تقویت‌کننده امپدانس انتقالی، ساختار RGC، حاصل ضرب بهره در پهنای باند، تقویت‌کننده بازخورد، صافی‌های نردبانی LC.

مقدمه

گیت مشترک به خاطر امپدانس ورودی نسبتاً پایین و مقاومت خروجی بالایی که دارد ذاتاً یک تقویت‌کننده امپدانس انتقالی می‌باشد و در حالت ایدال نسبت به ساختار سورس مشترک با بازخورد موازی دارای پهنای باند بیشتری نیز می‌باشد اما در عمل، به خاطر هدایت انتقالی پایین ترانزیستورهای MOS و تشدید شدن آن در ساختار گیت مشترک به خاطر وجود مقاومت سورس، مقاومت ورودی در این ساختار افزایش خواهد یافت که همراه با خازن دیود نوری و همین‌طور خازن‌های پارازیتی مدار، قطب بزرگی را در ورودی تشکیل خواهد داد و موجب محدود شدن پهنای باند در این ساختار می‌شود. همچنین از آنجایی که نوبه هر کدام از قطعات در ساختار گیت مشترک مستقیماً در ورودی ظاهر می‌شود این ساختار دارای عدد نوبه نسبتاً بالایی نیز می‌باشد که منجر به کاهش حساسیت سیستم گیرنده خواهد شد. برای افزایش حساسیت ساختار گیت مشترک و خصوصاً کم کردن اثر قطب در گره ورودی بر روی پهنای باند، ساختار RGC^۴ در مرجع [۱] پیشنهاد شده که به خاطر امپدانس ورودی کمی که ایجاد می‌کند علاوه بر جبران محدودیت پهنای باند ناشی از خازن دیود نوری در

اولین بلوک در مسیر دریافت سیگنال در سیستم‌های مخابرات نوری تقویت‌کننده امپدانس انتقالی می‌باشد که نقش اساسی در تعیین کارایی سیستم گیرنده دارد. در واقع به خاطر دامنه بسیار پایین سیگنال‌های دریافت شده از دیود نوری، این تقویت‌کننده باید طوری طراحی شود که علاوه بر تقویت سیگنال در پهنای باند نسبتاً زیاد و رساندن دامنه آن به یک سطح مطلوب، حساسیت بالایی نیز داشته باشد. از طرف دیگر عمده‌ترین چالش در طراحی این تقویت‌کننده با ادوات CMOS، تضادی است که میان سه پارامتر بهره، پهنای باند و نوبه وجود دارد. بنابراین طراحی این تقویت‌کننده‌ها یعنی مصالحه میان سه پارامتر مذکور. در طراحی تقویت‌کننده‌های امپدانس انتقالی اغلب از ساختار گیت مشترک و یا سورس مشترک با بازخورد ولتاژ به جریان استفاده می‌شود. ساختار

^۱ استادیار دانشکده مهندسی برق و کامپیوتر، دانشگاه تربیت دبیر شهید رجایی، mahmood.seifouri@srutu.edu

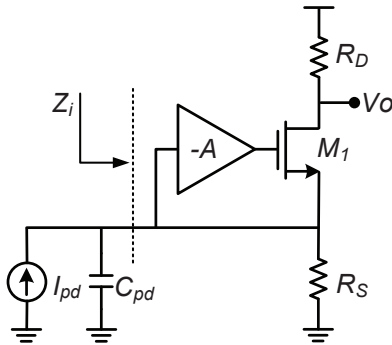
^۲ استادیار دانشکده مهندسی برق و کامپیوتر، دانشگاه تربیت دبیر شهید رجایی

^۳ دانشجوی کارشناسی ارشد برق، دانشگاه تربیت دبیر شهید رجایی

^۴ Regulated Cascode

ترانزیستور به ناحیه مقاومتی نزدیک تر می‌شود. برای جلوگیری از بروز چنین حالتی باید R_D را کاهش داد. اما کاهش مقاومت R_D هم باعث کاهش بهره تقویت‌کننده می‌شود و هم برطبق رابطه (۲) چگالی نوفه ناشی از مقاومت R_D را در ورودی افزایش می‌دهد.

تشریح ساختار RGC



شکل ۲. تقویت‌کننده امپدانس انتقالی گیت مشترک با بازخورد محلی

راه حل دیگر برای افزایش هدایت انتقالی در تقویت‌کننده گیت مشترک، استفاده از یک بازخورد محلی در این ساختار است. با توجه به شکل ۲ با بکارگیری این بازخورد محلی دامنه نوسانات ولتاژ گیت-سورس با ضریب $(1+A_0)$ برابر افزایش می‌یابد و بنابراین هدایت انتقالی ترانزیستور M_1 نیز با همین ضریب افزایش خواهد یافت. به این ترتیب امپدانس ورودی در مدار شکل ۲ برابر است با:

$$Z_{i,CG} \approx \frac{1}{(1+A)} \left(\frac{1}{g_{m1}} \parallel \frac{1}{sC_{gs1}} \right) \quad (3)$$

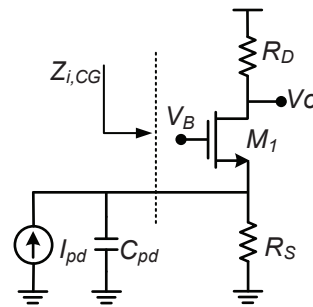
چنین امپدانس کمی ثابت زمانی کوچکی را در ورودی این مدار ایجاد خواهد کرد به طوری که از اثر قطبی که خازن‌های پارازیتی در ورودی بر روی پهنای باند تقویت‌کننده ایجاد می‌کنند می‌توان صرف نظر کرد. بنابراین تنها عامل تعیین‌کننده پهنای باند در این حالت، قطب ایجاد شده در گره خروجی می‌باشد که برابر است با: $\omega_L = 1/R_D C_O$. کل ظرفیت پارازیتی در درین M_1 می‌باشد. بنابراین بهره امپدانس انتقالی در شکل ۲ برابر است با:

$$Z_T(s) = \frac{R_D}{1+sR_D C_O} \quad (4)$$

می‌توان از یک تقویت‌کننده سورس مشترک برای پیاده‌سازی مداری تقویت‌کننده بازخورد در مدار شکل ۲ استفاده کرد. ساختاری که در این حالت ایجاد خواهد شد مدار RGC نام دارد [۱]. این مدار در شکل ۳ نشان داده شده است. برای کم کردن چگالی طیفی نوفه در ورودی مدار RGC و داشتن پاسخ

ورودی، دارای عدد نوفه کمتری نسبت به ساختار گیت مشترک می‌باشد [۱]. در این مقاله یک ساختار RGC بهبود یافته معرفی خواهد شد که نسبت به ساختار معمول دارای حاصل ضرب بهره در پهنای باند بالاتری است و عدد نوفه پایین تری را در پهنای باند نوفه ۳dB نسبت به ساختار معمول داراست. برای مقایسه ساختار RGC با تقویت‌کننده گیت مشترک، در بخش دوم و سوم این مقاله این دو ساختار به طور اجمالی شرح داده می‌شوند. در بخش چهارم رفتار فرکانسی ساختار RGC به طور تحلیلی مورد بررسی قرار می‌گیرد و در بخش پنجم مدار پیشنهادی معرفی خواهد شد. نتایج مربوط به شبیه‌سازی نیز در بخش ششم ارائه خواهد شد.

تقویت‌کننده گیت مشترک



شکل ۱. تقویت‌کننده امپدانس انتقالی گیت مشترک

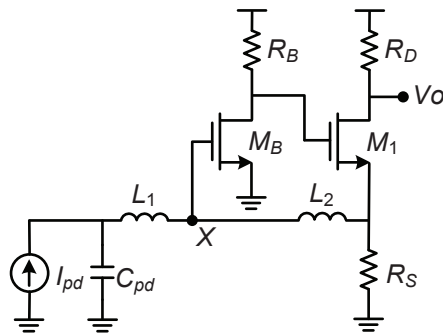
مدار تقویت‌کننده گیت مشترک در شکل ۱ نشان داده شده است. امپدانس ورودی در این مدار برابر است با:

$$Z_{i,CG} = R_S \parallel \frac{1}{g_{m1}} \parallel \frac{1}{sC_{gs1}} \quad (1)$$

جهت از دست رفتن پهنای باند تقویت‌کننده، این امپدانس باید همراه با خازن دیود نوری و دیگر خازن‌های پارازیتی در ورودی، ثابت زمانی کوچکی را در این گره ایجاد کند. ظرفیت خازنی که دیود نوری به همراه کل خازن‌های پارازیتی در گره ورودی ایجاد می‌کند می‌تواند به بزرگی 70 fF باشد. به خاطر رابطه رادیکالی که میان جریان بایاس و هدایت انتقالی در ترانزیستورهای MOS وجود دارد، خنثی کردن چنین ظرفیت پارازیتی بزرگی در ورودی مستلزم بایاس کردن ترانزیستور با یک جریان بالا است. چگالی طیفی نوفه ارجاع شده در ورودی تقویت‌کننده امپدانس انتقالی گیت مشترک برابر است با:

$$I_{n,m}^2 = \frac{4kT}{R_S} + \frac{4kT}{R_D} + 4kT \left(\frac{\gamma g_{m1} + 1/R_D}{g_{m1}^2} \right) \left(\omega^2 C_{in}^2 + \frac{1}{R_S^2} \right) \quad (2)$$

که در این رابطه k ثابت بولتزمن، γ ضریب نوفه کانال و T دمای مطلق بر حسب کلوین می‌باشد. از آنجایی که اثر افزایش جریان بایاس، ولتاژ در دو سر مقاومت R_D نیز افزایش می‌یابد، نقطه کار



شکل ۴. مدار RGC با شبکه هماهنگ نردبانی در ورودی

در تقویت کننده های امپدانس انتقالی که از ساختار RGC در آنها به عنوان طبقه ورودی استفاده می شود همواره از یک طبقه تقویت کننده ولتاژ نیز به دنبال این ساختار استفاده می شود. این کار علاوه بر افزایش توان مصرفی، نوفه ارجاع شده در ورودی را نیز افزایش خواهد داد. برای جلوگیری از بروز این مشکلات باید بهره تقویت کننده RGC را افزایش داد تا نیازی به اضافه کردن طبقه بهره نباشد. اما به علت کافی نبودن حاصل ضرب بهره در پهنای باند در تقویت کننده RGC، طراحی این تقویت کننده با بهره بالا، کاهش سریع پهنای باند را به دنبال خواهد داشت. اگرچه اثر خازن های پارازیتی در ورودی ساختار RGC که یکی از عوامل مهم در محدود شدن حاصل ضرب بهره در پهنای باند در این ساختار است را می توان با بکارگیری صافی نردبانی به طور چشمگیری کاهش داد، اما همان طور که در بخش بعد مشخص خواهد شد مقدار حاصل ضرب بهره در پهنای باند تقویت کننده بازخورد نیز یکی دیگر از عوامل محدود کننده است که تشکیل شبکه نردبانی LC در ورودی برای جبران آن چندان موثر نخواهد بود.

تحلیل ساختار RGC با مدار هماهنگ در ورودی

جهت بررسی دقیق رفتار فرکانسی ساختار RGC نشان داده شده در شکل ۴، مدار شکل ۵الف را در نظر می گیریم که در آن تقویت کننده سورس مشترک بصورت یک طبقه تقویت کننده مرتبه اول با بهره $A(s)$ در نظر گرفته شده است و رابطه بهره در آن برابر است با:

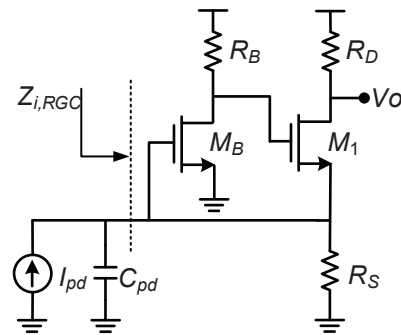
$$A(s) = \frac{-A_0}{1 + s/\omega_0} \quad (5)$$

همچنین امپدانس دیده شده در نقطه X برابر است با:

$$Z_i(s) \approx \frac{1}{1 - A(s)} (sL_2 + \frac{1}{sC_{gs1}} \parallel \frac{1}{g_{m1}}) \quad (6)$$

به علت کوچک بودن ابعاد ترانزیستور M_1 ظرفیت خازنی C_{gs1} پایین است و می توان در رابطه (۶) از آن صرف نظر کرد.

فرکانسی یکنواخت، مقدار R_B باید کوچک انتخاب شود [۱] و برای اینکه بهره ولتاژ طبقه سورس مشترک در این حالت همچنان بالا باقی بماند باید سطح ترانزیستور M_B را بزرگ انتخاب کرد که در این صورت خازن پارازیتی گیت-سورس (C_{gsB}) در ورودی تقویت کننده بازخورد زیاد می شود که می تواند منجر به افزایش ثابت زمانی در گره ورودی مدار RGC شود.



شکل ۵. ساختار RGC

همچنین برای کاهش نوفه تولید شده توسط ترانزیستور M_1 ، ابعاد این ترانزیستور کوچک انتخاب می شود. بنابراین خازن پارازیتی گیت-سورس این ترانزیستور (C_{gs1}) مقداری کوچک خواهد بود اما با اعمال بازخورد محلی همان طور که از رابطه (۳) نیز پیداست مقدار این خازن نیز درست با همان ضریبی که هدایت انتقالی (g_{m1}) یافته است افزایش خواهد یافت که این هم عاملی برای افزایش ثابت زمانی در ورودی ساختار RGC خواهد بود. بنابراین ظرفیت های پارازیتی که در طراحی یک تقویت کننده RGC در گره ورودی ایجاد می شود خود عامل مهمی برای محدود شدن پهنای باند در این ساختار خواهد بود. یک راه برای خنثی کردن اثر این خازن های پارازیتی بر روی پهنای باند استفاده از شبکه هماهنگ غیر فعال است [۲،۴]. در این روش خازن های پارازیتی به عنوان جزیی از ساختار شبکه هماهنگ در مدار به کار گرفته می شوند. به عنوان مثال در مرجع [۳] از خازن های پارازیتی در ورودی RGC برای تشکیل یک شبکه نردبانی LC^۵ استفاده شده است. این ساختار در شکل ۴ نشان داده شده است. در این حالت C_{gsB} ، C_{pd} و همین طور C_{gs1} که با اعمال بازخورد محلی حدوداً برابر افزایش یافته است، توسط القاگرهای L_1 و L_2 از یکدیگر جدا می شوند. در واقع این شبکه نردبانی سبب می شود تا خازن های پارازیتی به طور جداگانه در زمان های متفاوتی توسط جریان دیود نوری شارژ شوند. این عامل سبب کاهش چشمگیر ثابت زمانی در سورس ترانزیستور M_1 می شود و در نهایت افزایش پهنای باند تقویت کننده را به دنبال خواهد داشت.

حاصل ضرب بهره در پهنای باند در تقویت کننده بازخورد شکل ۵- (الف) مقداری معین است و به تکنولوژی ساخت وابسته می باشد. از آنجایی که مقدار این پارامتر بزرگتر از پهنای باند تقویت کننده امپدانس انتقالی می باشد. بنابراین با توجه به رابطه (۱۰)، قطب موجود در روابط (۷) و (۸) دامنه بزرگی دارد و می توان از آن صرف نظر کرد و این روابط را به صورت ساده تری نوشت:

$$Z_1 = \frac{sL_2}{(1+A_0)} \left(1 + \frac{s}{\omega_0}\right) \quad (11)$$

$$Z_2 = \frac{1}{g_{m1}(1+A_0)} \left(1 + \frac{s}{\omega_0}\right) \quad (12)$$

با توجه به مدل سیگنال کوچک نمایش داده شده در شکل ۵- (ب) تابع انتقال برابر است با:

$$\frac{V_O}{I_{pd}} = Z_T(s) \times \frac{1}{a_3s^3 + a_2s^2 + a_1s + 1} \quad (13)$$

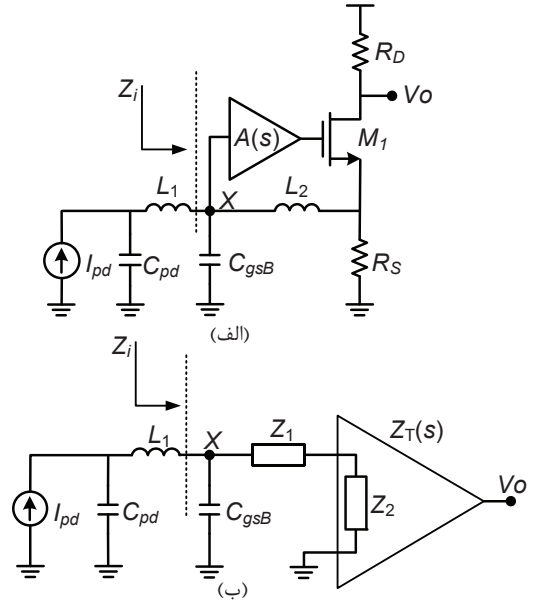
که در این رابطه

$$a_1 = (C_{pd} + C_{gsB})(Z_1 + Z_2) \quad (14)$$

$$a_3 = L_1C_{pd}C_{gsB}(Z_1 + Z_2) \quad , \quad a_2 = L_1C_{pd} \quad (15) \text{ و } (16)$$

رابطه نهایی بهره امپدانس انتقالی در شکل ۵- (الف) با قرار دادن روابط (۴)، (۱۱) و (۱۲) در (۱۳)، بدست خواهد آمد. رابطه بدست آمده نشان می دهد که می توان این ساختار را بصورت شبکه هماهنگ مرتبه ۶ در نظر گرفت. برای رسیدن به یک تقویت کننده امپدانس انتقالی با پاسخ فرکانسی یکنواخت باید این شبکه هماهنگ بصورت یک صافی پایین گذر با پاسخ باترورت طراحی شود. در این حالت می توان مقادیر المانها را با توجه پاسخ فرکانسی و پهنای باند مطلوب از طریق جداول ضرائب ثابت^۶ که برای طراحی صافیها در دسترس است [۶] و یا به روش تحلیلی [۲] محاسبه کرد. به دلیل وابستگی مقادیر Z_1 و Z_2 به فرکانس قطع تقویت کننده بازخورد، ω_0 ، این پارامتر نیز یکی از عوامل تعیین کننده در طراحی تقویت کننده با مشخصات بهره و پهنای باند مورد نظر خواهد بود. برای درک عمیق تر این موضوع مقادیر المانهای مدار شکل ۵- (الف) با استفاده از ضرائب جداول ضرائب ثابت برای دستیابی به تقویت کننده ای با پهنای باند ۹GHz و بهره امپدانس انتقالی ۶۰dB محاسبه شده است. تقویت کننده ای با این مشخصات برای سیستمهای مخابرات نوری که براساس پروتکل ۱۹۲-

بنابراین کل ساختار نشان داده شده در شکل ۵- (الف) را می توان به صورت مدار نشان داده شده در شکل ۵- (ب) در نظر گرفت که در آن بهره امپدانس انتقالی ساختار نشان داده شده در شکل ۲ می باشد و با رابطه (۴) بیان می شود.



شکل ۵. الف: تقویت کننده امپدانس انتقالی گیت مشترک با بازخورد محلی و مدار هماهنگ نردبانی در ورودی. ب: مدار معادل

مقادیر Z_1 و Z_2 نیز در این مدار با توجه به روابط (۵) و (۶) برابرند با:

$$Z_1 = \frac{sL_1}{(1+A_0)} \frac{1+s/\omega_0}{(1+s/\omega_0)(1+A_0)} \quad (7)$$

$$Z_2 = \frac{1}{g_{m1}(1+A_0)} \frac{1+s/\omega_0}{(1+s/\omega_0)(1+A_0)} \quad (8)$$

همان طور که از رابطه (۵) نیز پیش بینی می شد روابط فوق به وضوح نشان می دهند که مقادیر Z_1 و Z_2 هم تابعی از بهره تقویت کننده بازخورد هستند و هم تابعی از فرکانس قطع این تقویت کننده می باشند و مشترکاً صفر و قطبی به ترتیب در فرکانسهای $\omega_0(1+A_0)$ و ω_0 دارند. توجه شود که Z_2 ، امپدانس دیده شده از سورس ترانزیستور M_1 می باشد. حاصل ضرب بهره در پهنای باند تقویت کننده بازخورد برابر است با:

$$GBW = A_0 \times \omega_0 \quad (9)$$

که با توجه به این رابطه قطب موجود در روابط (۷) و (۸) برابر است با:

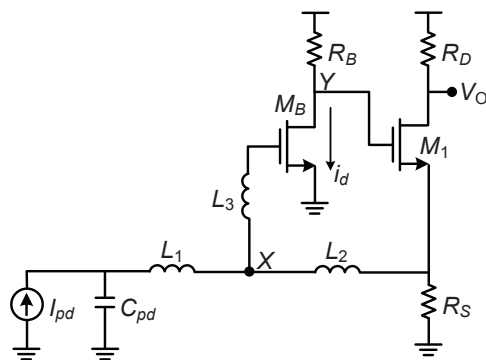
$$\omega_0(1+A_0) = \omega_0 + GBW \quad (10)$$

مدار پیشنهادی

خنثی کردن اثر خازن‌های پارازیتی در ورودی تقویت‌کننده نشان داده شده در شکل ۲ مستلزم ایجاد مقاومت ورودی بسیار پایین است که باید در گستره باند عبور تقویت‌کننده نیز ثابت باشد. براساس تحلیل انجام شده در بخش قبل، احراز چنین شرایطی لازم می‌دارد تا حاصل ضرب بهره در پهنای باند تقویت‌کننده بازخورد به اندازه کافی بزرگ باشد. اگرچه بازخوردی که توسط تقویت‌کننده سورس مشترک در ساختار RGC ایجاد می‌شود مقاومت ورودی بسیار پایینی را در این ساختار ایجاد می‌کند اما این امیدانس کم به خاطر محدود بودن حاصل ضرب بهره در پهنای باند تقویت‌کننده سورس مشترک ثابت نیست و با افزایش فرکانس افزایش می‌یابد. در بخش سوم مقاله نیز تشریح شد که اگرچه بکارگیری شبکه نردبانی در ورودی ساختار RGC سبب بهبود پهنای باند در این ساختار می‌شود اما محدودیت پهنای باند تقویت‌کننده بازخورد که از اثرات میلی‌ری در این تقویت‌کننده ناشی می‌شود همچنان وجود دارد. برای افزایش پهنای باند تقویت‌کننده بازخورد ساختار RGC نشان داده شده در شکل ۴ یک سلف مطابق شکل ۷ میان گره X و گیت M_B قرار می‌دهیم. به طور شهودی این عمل موجب می‌شود تا جریان درین ترانزیستور M_B با افزایش فرکانس به طور تدریجی افزایش یابد. در واقع در این حالت رابطه بین i_d و ولتاژ در گره X برابر است با:

$$G_{mB} = \frac{i_{d,M_B}}{V_X} = \frac{g_{mB}}{1 - \omega^2 L_3 C_{i,CS}} \quad (17)$$

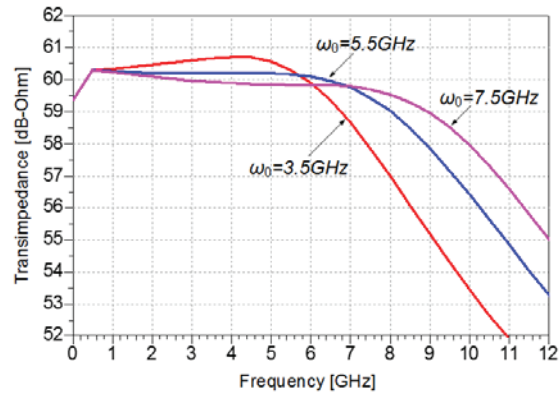
که در این رابطه $C_{i,CS} = C_{gsB} + (1 + g_{mB} R_B) C_{gdB}$ کل ظرفیت پارازیتی دیده شده از گیت ترانزیستور M_B می‌باشد.



شکل ۷. استفاده از یک شاخه رزونانسی جهت افزایش پهنای باند تقویت‌کننده بازخورد

از رابطه (۱۷) به روشنی پیداست که با افزایش فرکانس جریان درین ترانزیستور M_B نسبت به ولتاژ در گره X افزایش می‌یابد. با انتخاب مناسب مقدار L_3 می‌توان از این روند برای جبران

SONET OC کار می‌کنند مناسب است. مقدار R_D با توجه به بهره مورد نظر انتخاب شده است و خازن دیود نوری $C_{pd} = 0.3 pF$ در نظر گرفته شده است و نقطه کار M_1 نیز با توجه به مقداری که برای هدایت انتقالی g_{m1} بدست آمده، تنظیم شده است. توجه شود که مدار بایاس M_1 در شکل ۵-الف نشان داده نشده است. شکل ۶ پاسخ فرکانسی مربوط به این مثال طراحی را به ازای مقادیر مختلف فرکانس قطع تقویت‌کننده بازخورد، ω_0 ، نشان می‌دهد.



شکل ۶. نمودار پاسخ فرکانسی تقویت‌کننده امیدانس انتقالی در شکل ۵-الف به ازای مقادیر مختلف فرکانس قطع تقویت‌کننده بازخورد، ω_0 .

با توجه به این نمودار تغییرات پهنای باند تقویت‌کننده RGC نسبت مستقیم با تغییرات پهنای باند تقویت‌کننده بازخورد دارد و پهنای باند مطلوب به ازای $\omega_0 \geq 5/\Delta GHz$ حاصل خواهد شد. با توجه به اینکه مقدار بهره DC تقویت‌کننده بازخورد $A_0 = 6V/V$ بدست آمده است، بنابراین برای دستیابی به یک تقویت‌کننده امیدانس انتقالی با مشخصات $BW = 9GHz$ و $Z_T = 60dB$ نیاز به یک تقویت‌کننده بازخورد با حاصل ضرب بهره در پهنای باند $GBW \geq 33GHz$ می‌باشد. طراحی یک تقویت‌کننده سورس مشترک در ساختار RGC که بتواند چنین حاصل ضرب بهره در پهنای باندی را ایجاد کند در تکنولوژی $0.18\mu m$ که فرکانس حد قطعه فعال در آن $48GHz$ است در عمل مشکلاتی را به دنبال دارد. همان طور که در بخش قبل شرح داده شد ابعاد ترانزیستور بکار رفته در تقویت‌کننده بازخورد بزرگ انتخاب می‌شود. این امر افزایش ظرفیت‌های پارازیتی در این تقویت‌کننده را به دنبال خواهد داشت و پهنای باند آن را محدود خواهد کرد. اگرچه بکار بردن شبکه هماهنگ پیشنهاد شده در [۳]، اثر ظرفیت پارازیتی ورودی این تقویت‌کننده را خنثی خواهد کرد اما استفاده از این شبکه هماهنگ در بهبود پهنای باند تقویت‌کننده بازخورد موثر نخواهد بود.

$$\frac{V_O}{I_{pd}} = \frac{R_D}{a_5 s^5 + a_4 s^4 + a_3 s^3 + a_2 s^2 + a_1 s + 1} \quad (23)$$

که ضرائب مخرج در رابطه فوق برابرند با:

$$a_5 = \frac{(L_1 + L_3) \cdot L_2 \cdot R_D \cdot C_{pd} \cdot C_{i,CS} \cdot C_O}{(1 + A_0)} \quad (24)$$

$$a_4 = \frac{(L_1 + L_3) \cdot C_{pd} \cdot C_{i,CS} \left(L_2 + \frac{R_D C_O}{g_{m1}} \right)}{1 + A_0} \quad (25)$$

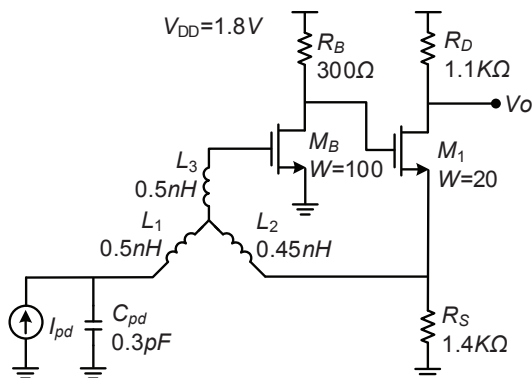
$$a_3 = \frac{(L_1 + L_3) \cdot C_{pd} \cdot C_{i,CS}}{(1 + A_0) g_{m1}} + \left(L_1 C_{pd} + L_2 \frac{C_{pd} + C_{i,CS}}{1 + A_0} \right) \cdot R_D \cdot C_O \quad (26)$$

$$a_2 = L_1 \cdot C_{pd} + \frac{C_{pd} + C_{i,CS}}{1 + A_0} \left(L_2 + \frac{R_D C_O}{g_m} \right) \quad (27)$$

$$a_1 = \frac{C_{pd} + C_{i,CS}}{g_m (1 + A_0)} + R_D \cdot C_O \quad (28)$$

رابطه (23) نشان می‌دهد که کل تقویت‌کننده امپدانس انتقالی پیشنهادی را می‌توان به صورت یک مدار هماهنگ مرتبه پنجم در نظر گرفت. برای داشتن پاسخ فرکانسی معین می‌توان مقادیر المان‌های تشکیل دهنده این مدار را از طریق انطباق دادن ضرائب عنوان شده در روابط (24) تا (28) با ضرائب داده شده در جدول ضرائب ثابت محاسبه کرد.

نتایج شبیه‌سازی



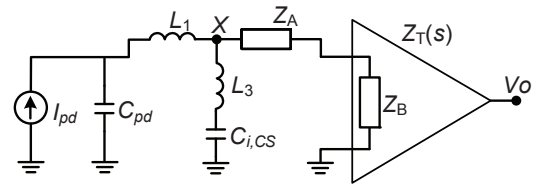
شکل ۹. تقویت‌کننده امپدانس انتقالی پیشنهادی

شکل ۹ مدار کامل تقویت‌کننده پیشنهاد شده در این مقاله را نشان می‌دهد در تکنولوژی \$0.18\mu\text{m}\$ طراحی شده است. وجود

کاهش بهره تقویت‌کننده بازخورد در فرکانس‌های بالا بهره گرفت. روند افزایشی جریان گیت تا فرکانس \$\omega = \omega_1\$ ادامه خواهد داشت که \$\omega_1\$ برابر است با:

$$\omega_1 = 1/\sqrt{L_3 C_{i,CS}} \quad (18)$$

در فرکانس \$\omega = \omega_1\$ تمامی جریان وارد شده به گره \$X\$ از گیت \$M_B\$ می‌گذرد و بنابراین جریان وارد شده به سورس \$M_1\$ صفر خواهد شد. در واقع در این فرکانس ساختار نشان داده شده در شکل ۷ به صورت دو تقویت‌کننده سورس مشترک متوالی عمل می‌کند. شکل ۸، مدار معادل این تقویت‌کننده امپدانس انتقالی را نشان می‌دهد که در آن \$Z_T(s)\$، بهره امپدانس انتقالی یک تقویت‌کننده گیت مشترک می‌باشد که دارای قطب غالبی در گره خروجی می‌باشد و بهره امپدانس انتقالی آن با رابطه (۴) بیان می‌شود.



شکل ۸. مدار معادل تقویت‌کننده امپدانس انتقالی پیشنهادی

با توجه به رابطه (۱۷) مقادیر \$Z_A\$ و \$Z_B\$ در مدار معادل فوق برابرند با:

$$Z_A = \frac{sL_2}{(1 + A_0)} \frac{1 + s^2 L_3 C_{i,CS}}{1 + s^2 (L_3 C_{i,CS} / (1 + A_0))} \quad (19)$$

$$Z_B = \frac{1}{(1 + A_0) g_{m1}} \frac{1 + s^2 L_3 C_{i,CS}}{1 + s^2 (L_3 C_{i,CS} / (1 + A_0))} \quad (20)$$

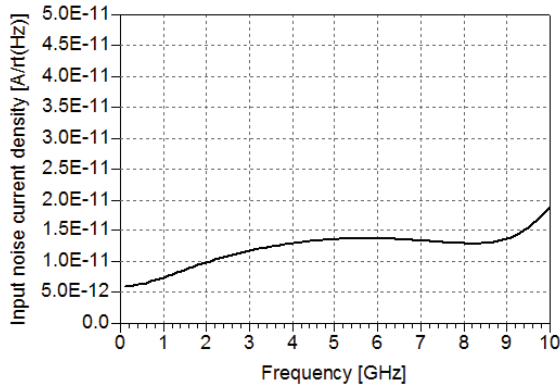
که در این روابط \$A_0 = g_{mB} R_B\$ بهره DC تقویت‌کننده بازخورد می‌باشد. از آنجایی که قطب‌های موهومی در این روابط با ضریب \$(1 + A_0)\$ برابر در فرکانس‌های بالاتری نسبت صفرهای موهومی قرار دارند - جهت سهولت در تحلیل - می‌توان از اثر این قطب‌ها صرف نظر کرد:

$$Z_A = \frac{sL_2}{(1 + A_0)} (1 + s^2 L_3 C_{i,CS}) \quad (21)$$

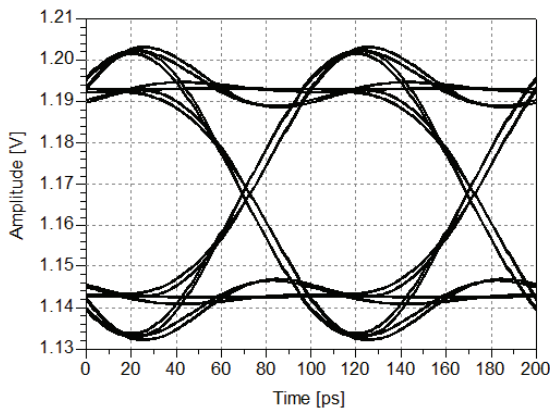
$$Z_B = \frac{1}{(1 + A_0) g_{m1}} (1 + s^2 L_3 C_{i,CS}) \quad (22)$$

بنابراین با توجه به مدار معادل نشان داده شده در شکل ۸ می‌توان نشان داد که تابع انتقال تقویت‌کننده امپدانس انتقالی پیشنهاد شده در شکل ۵-الف برابر است با:

است. در جدول ۱، عملکرد تقویت کننده طراحی شده در این مقاله با تقویت کننده های پیشنهاد شده در مراجع مقایسه شده است. این نتایج نشان می دهند که در مقایسه با دیگر طراحی ها تقویت کننده پیشنهاد شده در این مقاله حاصل ضرب بهره در پهنای باند بیشتر و نطفه جریان ورودی کمتری را در ازای توان مصرفی کمتر ایجاد می کند.

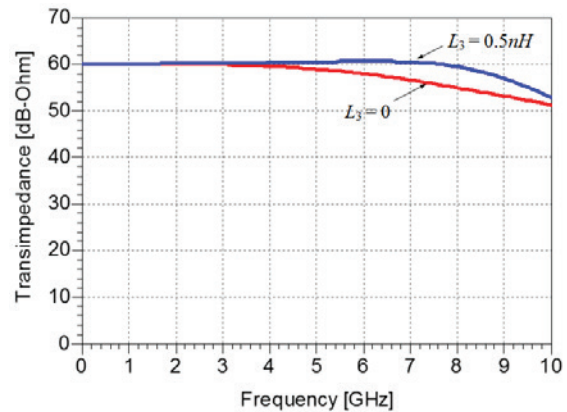


شکل ۱۱. نمودار جریان نویز ارجاع شده به ورودی تقویت کننده امیدانس انتقالی پیشنهادی



شکل ۱۲. دیاگرام چشمی سیگنال در خروجی تقویت کننده امیدانس انتقالی پیشنهادی به ازای دنباله باینری با نرخ بیت ۱۰Gb/s و دامنه جریان ۵۰μA در ورودی

ظرفیت های پارازیتی در بارهای فعال و بارهای دیودی می تواند باعث افزایش ثابت زمانی در گره ها شود. به همین خاطر در این طراحی ترجیحا از مقاومت ها جهت بایاس کردن مدار استفاده شده است. مقادیر المان ها با توجه به روش طراحی که در بخش ۵ شرح داده شد برای دستیابی به تقویت کننده امیدانس انتقالی با پاسخ باترورت محاسبه شده است. طول کانال هر کدام از ترانزیستورها ۰/۱۸μm می باشد.



شکل ۱۰. نمودار پاسخ فرکانسی تقویت کننده RGC به ازای شبکه همبند نردبانی (L3 = 0) و شبکه همبند پیشنهادی در ورودی

این مدار با نرم افزار ADS به ازای $C_{pd} = 0/3 pF$ شبیه سازی شده است. نمودار پاسخ فرکانسی در شکل ۱۰ نشان می دهد که تقویت کننده RGC به ازای شبکه همبند نردبانی در ورودی ($L_3 = 0$) بهره ۶۰dB را در پهنای باند ۶/۷GHz ایجاد می کند. با بکارگیری مدار همبند پیشنهاد شده در این مقاله به جای شبکه همبند نردبانی ($L_3 = 0/5 nH$)، پهنای باند تا ۹GHz افزایش می یابد. شکل ۱۱ نمودار نطفه ارجاع شده در ورودی مدار پیشنهادی نشان می دهد که دامنه نطفه جریان ورودی در گستره باند عبور تقویت کننده از ۱۵pA نیز تجاوز نمی کند. متوسط چگالی نطفه ارجاع شده به ورودی حدودا ۱۳pA اندازه گیری شده است. دیاگرام چشمی هم به ازای دنباله باینری با نرخ بیت ۱۰Gb/s و دامنه ۵۰μA در شکل ۱۲ نشان داده شده

جدول ۱. مقایسه عملکرد تقویت کننده امیدانس انتقالی پیشنهادی با طراحی های قبلی

پارامترها	مراجع			
	[2]	[3]	[4]	در این مقاله
تکنولوژی	۰/۱۸ μm CMOS	۰/۱۸ μm CMOS	۰/۱۸ μm CMOS	۰/۱۸ μm CMOS
ظرفیت فوتودیود [pF]	۰/۵	۰/۲۵	۰/۴۵	۰/۳
پهنای باند [GHz]	۹/۲	۸	۷/۲	۹
بهره [dBΩ]	۵۴	۵۳	۵۱	۶۰
نویز ارجاع شده به ورودی [pA/rt(Hz)]	۱۷	۱۸	-	۱۳
ولتاژ تغذیه [v]	۲/۵	۱/۸	۱/۸	۱/۸
توان مصرفی [mW]	۱۳۰	۱۳/۵	۷۵	۴

مراجع

- [1] S. M. Park and H.-J. Yoo, "1.25-Gb/s regulated cascode CMOS transimpedance amplifier for gigabit Ethernet applications," *IEEE J. Solid-State Circuits*, vol. 39, no. 1, pp. 112–121.
- [2] B. Analui and A. Hajimiri, "Bandwidth enhancement for transimpedance amplifiers," *IEEE J. Solid-State Circuits*, 2004, vol. 39, no. 8, pp. 1263–1270.
- [3] Z. Lu, K. S. Yeo, J. G. Ma, M. A. Do, W. M. Lim, and X. Chen, "Broadband design techniques for transimpedance amplifiers," *IEEE Transaction Circuits System*, 2007, vol. 54, no. 3, pp. 590–600.
- [4] J.-D. Jin, S. S. H. Hsu, "A 75-dB.Ω 10-Gb/s transimpedance amplifier in 0.18-μm CMOS technology," *IEEE Journal of Photonics Technology Letters*, vol. 20, no. 24, 2008, pp. 2177-2179.
- [5] B. Razavi, *Design of Integrated Circuits for Optical Communications*, McGraw-Hill, 2002, New York, pp. 62-77.
- [6] W.K. Chen, *Theory and Design of Broadband Matching Networks*, Pergamon, 1976, New York, pp. 61-63.
- [7] E. Sackinger, *Broadband Circuits for Optical Fiber Communication*. Wiley, 2005, New York, pp. 121-131.
- [8] S. Galal and B. Razavi "40Gb/s Amplifier and ESD Protection Circuit in 0.18-μm CMOS Technology," *IEEE J. Solid-State Circuits*, 2004, vol. 39, no. 12, pp. 2389–239.

نتیجه گیری

در این مقاله اثر محدودیت پهنای باند تقویت‌کننده بازخورد بکار رفته در ساختار RGC روی حاصل ضرب بهره در پهنای باند این ساختار مورد بررسی قرار گرفت. نتایج حاصل از این مطالعه نشان داد که پهنای باند تقویت‌کننده بازخورد اثر مستقیمی روی پهنای باند ساختار RGC دارد. در ادامه برای افزایش حاصل ضرب بهره در پهنای باند مدار RGC، یک ساختار بهبود یافته از این ساختار معرفی شد که در آن از یک مدار رزونانس سری برای افزایش پهنای باند تقویت‌کننده بازخورد استفاده شد. این ساختار بهبود یافته با تکنولوژی $0.18\mu\text{m CMOS}$ طراحی و با ADS شبیه‌سازی شد و نتایج شبیه‌سازی نشان داد که این ساختار حاصل ضرب بهره در پهنای باند بالاتری را به ازای توان مصرفی کمتر در مقایسه با طراحی‌های قبلی ایجاد می‌کند.