

اعوجاج دهنده دیجیتال

رضا صادقیپور^۱، عبدالرضا نبوی^۲

^۱دکتری برق الکترونیک، دانشگاه تربیت مدرس، r.sadeghpour@modares.ac.ir

^۲استاد دانشکده برق و کامپیوتر، دانشگاه تربیت مدرس

تاریخ دریافت: ۹۳/۱۱/۱۴ تاریخ پذیرش: ۹۴/۱/۳۱

چکیده:

این مقاله به ارائه تکنیک های شکل دهی پوش و خطی سازی برای تقویت کننده توان حذف و بازیابی پوش (EER)، جهت استفاده در کاربردهای پهن باند می پردازد. اگرچه سیستم EER راندمان تقویت کننده توان را بالا می برد، استفاده از آن در سیستم های مخابراتی نسل جدید که دارای پهنای باند وسیع هستند و به خطی سازی بسیار بالا نیازمندند، به ملاحظات بیشتری نیاز دارد. برای برآورده کردن خطی سازی مورد نیاز این سیستم ها برای اولین بار دو روش خطی سازی پیش اعوجاج دهنده دیجیتال پیاده سازی و جهت خطی سازی تقویت کننده مقایسه شده اند. برای افزایش راندمان تقویت کننده از تکنیک نوین شکل دهی پوش که در سیستم EER سابقه نداشته است استفاده شده است. غیرخطی سازی تحمیل شده از شکل دهی پوش توسط پیش-اعوجاج دهنده دیجیتال جبران شده است. همچنین اثر تاخیر دامنه و فاز بر خلاف روش های قدیمی که با استفاده از تست دو تون صورت می پذیرد، با استفاده از سیگنال مدوله شده واقعی بررسی شده و راه حلی برای کاهش آن پیشنهاد شده است. جهت داشتن نتایج دقیق و واقعی، تمام این تکنیک ها تحت شبیه سازی همزمان قسمت های آنالوگ، دیجیتال و RF سیستم EER برای استاندارد WIMAX پیاده شده است. نتایج شبیه سازی همزمان نشان می دهد که این تکنیک ها می توانند راندمان و توان خروجی تقویت کننده را بهبود داده و خطی سازی مورد نیاز را برآورده نمایند.

کلیدواژه:

تقویت کننده توان، حذف و بازیابی دامنه، پیش اعوجاج دهنده دیجیتال، برش دامنه، عدم تطبیق زمانی دامنه و فاز.

مقدمه

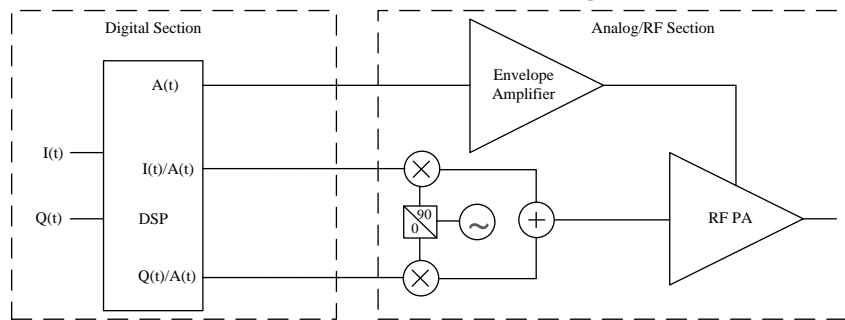
علاوه بر مشخصات دامنه-دامنه و دامنه-فاز غیرخطی، انواع دیگری از غیرخطی سازی در سیستم EER دیده می شود. مهمترین منابع غیرخطی سازی در این سیستم ناشی از ورودی به خروجی در سطوح پایین توان، عدم تطابق زمانی بین دامنه و فاز و اثرات حافظه است. تاثیر عدم تطابق زمانی بین دامنه و فاز توسط تست دو تون بررسی شده است [۲۱-۲۲]. اما، برای سیگنال های با مدولاسیون مختلط و استانداردهای جدید رابطه بین تست دو تون و ملزومات خطی سازی شامل EVM و ماسک واضح نیست و می بایست عملکرد مدار را تحت سیگنال واقعی آزمود. برای سیگنال های پهن باند اثر حافظه اهمیت بالایی پیدا می کند. بنابراین لازم است که این اثر کاهش یابد.

یکی از مشکلات سیگنال های با PAPR بالا در سیستم حذف و بازیابی پوش، کاهش راندمان متوسط و توان خروجی است که ناشی از عملکرد غالب مدار در سطوح پایین دامنه ورودی است.

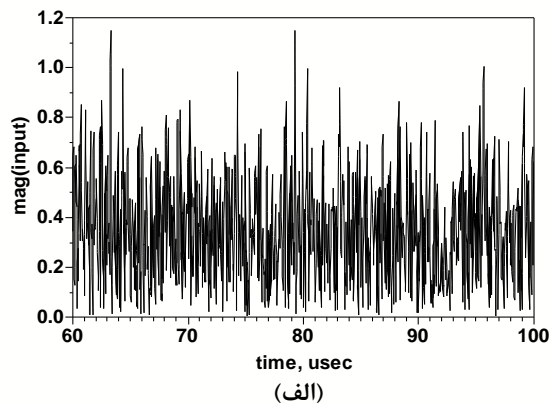
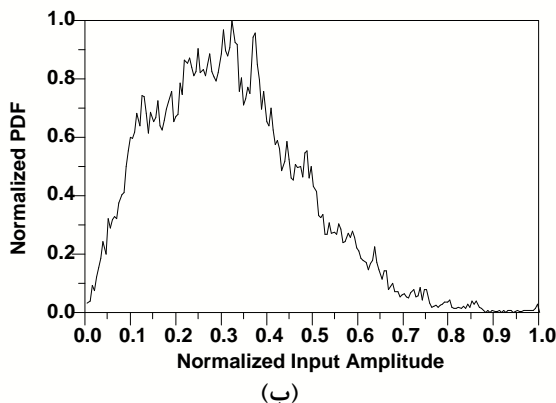
در سیستم های مخابراتی بی سیم مدرن، مدولاسیون های پیچیده با نسبت پیک به میانگین بالای توان (PAPR) برای رسیدن به نرخ داده بالا مورد استفاده قرار می گیرند. استفاده از تقویت کننده های خطی مرسوم در این سیستم ها منتج به راندمان بسیار پایینی می گردد، زیرا تقویت کننده توان می بایست در ناحیه پایینی تری نسبت به پیک توان کار کند. برای افزایش راندمان تقویت کننده توان، تکنیک های مختلفی ارائه شده است [۱]. در میان این تکنیک ها، تکنیک های حذف و بازیابی پوش و دنبال کردن پوش مورد توجه بسیاری از محققان قرار گرفته اند [۲-۲۰]. تکنیک حذف و بازیابی پوش نسبت به تکنیک دنبال کردن راندمان بالاتری را ارائه می دهد، اما برای سیگنال های با پهنای باند وسیع این تکنیک دچار مشکلات خطی سازی شده به نحوی که بسیاری از محققان، روش دنبال کردن دامنه را به آن ترجیح داده اند [۴، ۸].

سیستم غیرخطی در نظر گرفته شده است و برای خطی سازی آن سیستم پیش‌اعوجاج‌دهنده مجدداً تحت آموزش قرار می‌گیرد. بنابراین در روش پیشنهادی طراحی، راندمان و توان خروجی توسط تکنیک شکل‌دهی دامنه بهبود یافته و اثرات غیرخطی ناشی از این تکنیک به علاوه اثرات حافظه و عدم تطبیق زمانی بین دامنه و فاز توسط روش پیش‌اعوجاج‌دهنده کاهش می‌یابد. این مقاله به ترتیبی که در ادامه می‌آید، ارائه می‌شود. در بخش دوم، طراحی فرستنده EER مرور می‌شود. در بخش سوم، الگوریتم‌های پیش‌اعوجاج‌دهنده دیجیتال و ملاحظات پیاده‌سازی آن‌ها برای سیستم EER مطرح می‌شوند. در بخش چهارم تکنیک شکل‌دهی پوش برای افزایش راندمان و توان خروجی سیستم EER مورد بحث قرار می‌گیرد. مشکل عدم تطابق زمانی بین دامنه و فاز و راه‌حل پیشنهادی برای کاهش آن در بخش پنجم بررسی می‌شود و مقاله با نتیجه‌گیری در بخش ششم به اتمام می‌رسد.

استفاده از تکنیک شکل‌دهی دامنه در سیستم دنبال‌کردن پوش برای افزایش راندمان پیشنهاد شده است [۷، ۱۳، ۱۴، ۱۸، ۱۹]. اما این تکنیک برای سیستم EER به دلیل مشکلات خطی‌نگی تا کنون بررسی نشده است. در صورتیکه غیر خطی‌نگی تحمیل شده بر اثر شکل‌دهی دامنه کاهش یابد، می‌توان به راندمان و توان خروجی بالاتری دست پیدا کرد. در این مقاله شکل‌دهی پوش و خطی‌سازی تقویت‌کننده توان سیستم EER بررسی می‌شود. برای برآورده کردن خطی‌نگی مورد نیاز دو روش مختلف خطی‌سازی از نوع پیش‌اعوجاج‌دهنده دیجیتال [۲۳-۲۴] تحت شبیه‌سازی همزمان قسمت‌های آنالوگ، دیجیتال و RF سیستم EER با یکدیگر مقایسه می‌شوند. با استفاده از روش پیش‌اعوجاج‌دهنده می‌توان تکنیک برش دامنه را برای افزایش راندمان و توان خروجی سیستم EER به کار برد و خطی‌نگی موردنیاز را به دست آورد. به علاوه عدم تطبیق زمانی بین دامنه و فاز سیستم EER با استفاده از سیگنال واقعی به جای روش قدیمی دو تون مورد بررسی قرار گرفته است. برای کاهش این اثر، کل سیستم EER (دارای عدم تطبیق زمانی) به عنوان یک



شکل ۱. ساختار فرستنده حذف و بازیابی پوش



شکل ۲. (الف) شکل حوزه زمان سیگنال ورودی استاندارد 802.16e WiMAX (ب) تابع چگالی احتمال سیگنال (الف)

میکسر و نوسان‌ساز است. بر خلاف سیستم EER قدیمی که دامنه و فاز توسط بخش‌های آنالوگ ساخته می‌شدند، در این جا سیگنال پوش A(t) در بخش دیجیتال (DSP) تولید می‌شود:

$$A(t) = \sqrt{I(t)^2 + Q(t)^2} \quad (1)$$

طراحی فرستنده EER

شکل ۱ نشان‌دهنده دیگرام بلوکی فرستنده EER است [۲، ۳، ۹]. فرستنده شامل بخش‌های دیجیتال، آنالوگ و RF است. قسمت‌های آنالوگ و RF شامل تقویت‌کننده توان، تقویت‌کننده پوش،

سیگنال ورودی وابسته است. برای مثال راندمان متوسط تقویت کننده RF برابر است با:

$$\eta_{RFPA_avg} = \frac{\int P_{out}(A_{in})f(A_{in})dA_{in}}{\int P_{DC}(A_{in})f(A_{in})dA_{in}} \quad (۴)$$

که در آن A_{in} دامنه سیگنال ورودی و $f(.)$ تابع چگالی احتمال است. شکل ۲ دامنه و تابع چگالی احتمال آن را برای سیگنال WiMAX استفاده شده در این کار نشان می دهد. PAPR سیگنال برابر با ۹/۸۵ dB است و بیشتر انرژی سیگنال در سطوح پایین سیگنال ورودی متمرکز شده است. شکل ۳ نشان دهنده طیف های سیگنال ورودی، سیگنال فاز و سیگنال دامنه است. به دلیل خاصیت غیرخطی معادلات (۱) و (۲)، پهنای باند سیگنال های دامنه و فاز بسیار بیشتر از سیگنال ورودی مدوله شده است و همین امر طراحی فرستنده EER را به یک چالش مخصوصا برای سیگنال های پهن باند تبدیل می کند.

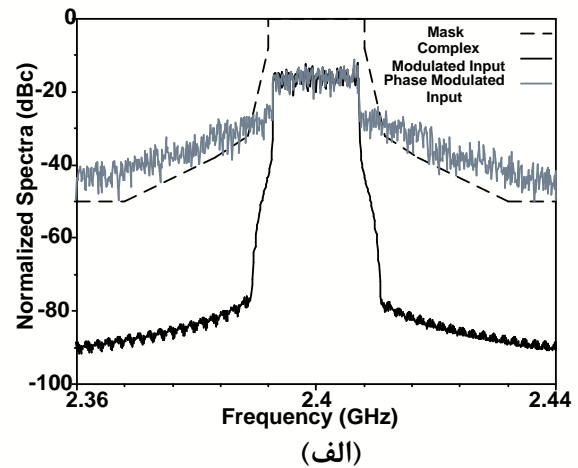
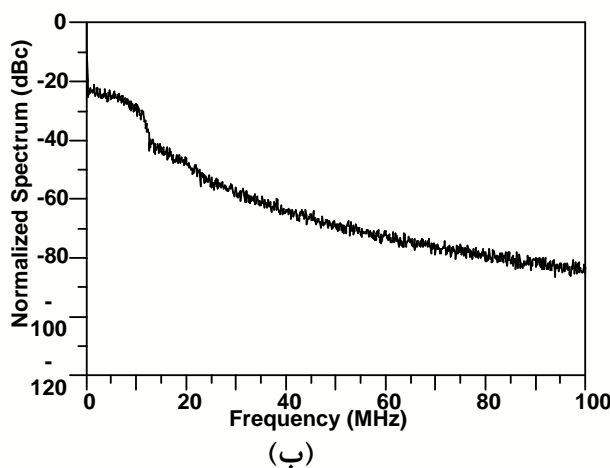
سپس با استفاده از مبدل دیجیتال به آنالوگ، سیگنال های دیجیتال به آنالوگ تبدیل می شوند. سیگنال مدوله شده RF ورودی توسط سیگنال های $I(t)/A(t)$ و $Q(t)/A(t)$ تولید می شود:

$$v_{RF}(t) = \frac{I(t)}{A(t)} \sin(\omega t) + \frac{Q(t)}{A(t)} \cos(\omega t) \\ = \sin(\omega t + \tan^{-1}(\frac{Q(t)}{I(t)})) = \sin(\omega t + \varphi(t)) \quad (۲)$$

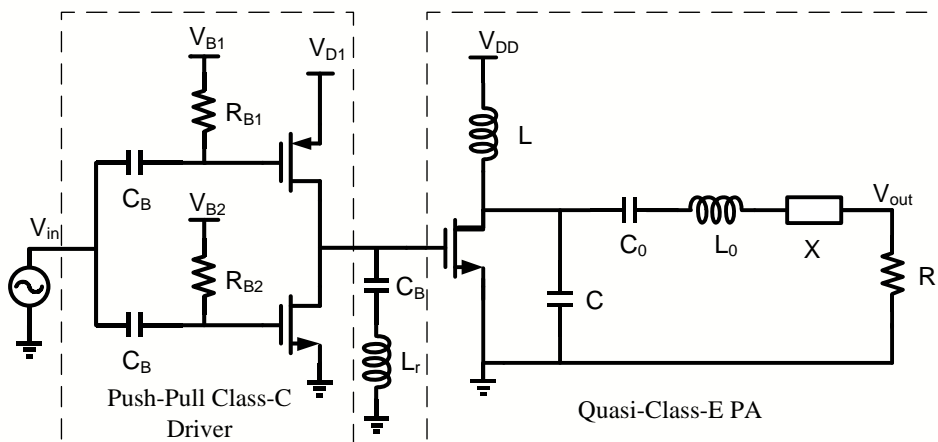
سیگنال RF ورودی که تنها فاز آن مدوله شده است توسط یک تقویت کننده سوئیچینگ و سیگنال پوش توسط یک تقویت کننده پوش که خروجی آن به ورودی منبع تغذیه تقویت کننده RF متصل شده است، تقویت می شود. راندمان کلی تقویت کننده EER برابر است با ضرب راندمان تقویت کننده پوش و تقویت کننده RF (بدون در نظر گرفتن تلفات راه انداز):

$$\eta_{EER} = \eta_{EA} \eta_{RFPA} \quad (۳)$$

برای سیگنال های با پوش غیر ثابت راندمان متوسط جهت ارزیابی عملکرد مدار مهم است. راندمان متوسط به تابع چگالی احتمال



شکل ۳. الف) طیف سیگنال ورودی و سیگنال فاز (ب) طیف سیگنال دامنه برای استاندارد 802.16e WiMAX



شکل ۴. تقویت کننده شبه کلاس E و درایور پوش پول کلاس C

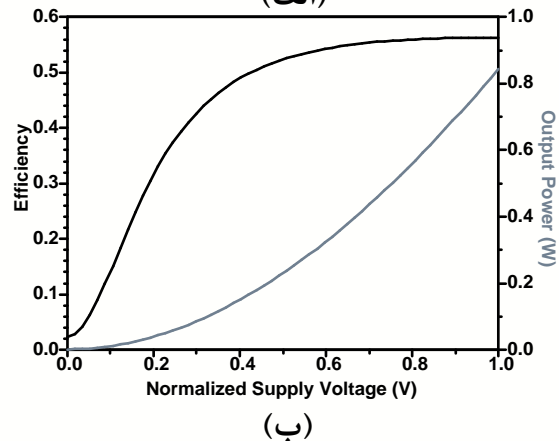
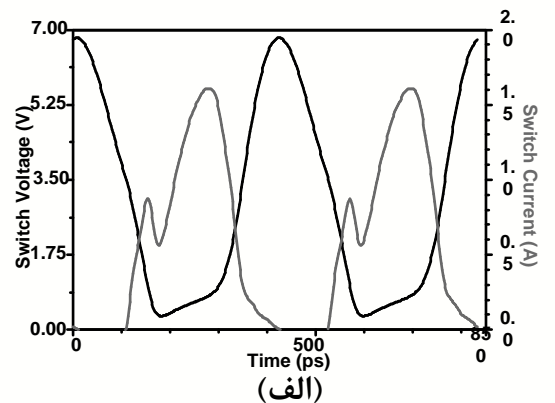
طراحی تقویت کننده RF

مناسب در پالس خروجی راه انداز به دست می آید. در این مدار از یک سلف برای خنثی کردن خازن ورودی تقویت کننده شبه کلاس E استفاده شده است تا راه اندازی تقویت کننده سوئیچینگ ساده تر شود. شکل ۵ نشان دهنده شکل موج های ولتاژ و جریان تقویت کننده شبه کلاس E به همراه توان خروجی و راندمان به عنوان تابعی از ولتاژ منبع تغذیه است. برای محاسبه راندمان، تلفات سوئیچ و سلف ها و همچنین تلف توان در راه انداز در نظر گرفته شده است. نسبت پیک ولتاژ سوئیچ به ماکزیمم ولتاژ تغذیه در تقویت کننده شبه کلاس E نسبت به طراحی کلاس E کاهش می یابد و این امر استفاده از منبع تغذیه با ولتاژ بالاتر را ممکن می سازد.

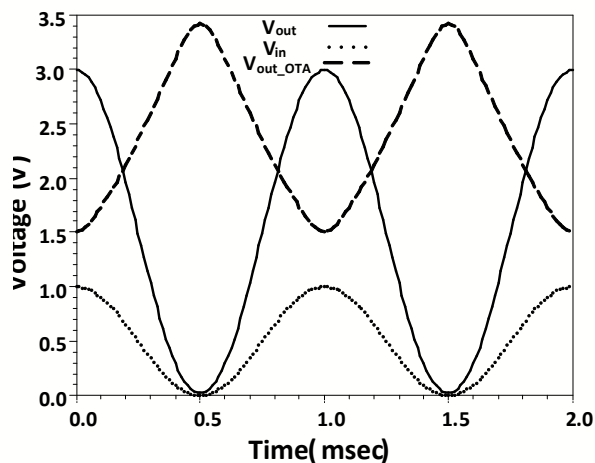
طراحی تقویت کننده پوش

مدارهای تقویت کننده پوش را می توان به سه دسته عمده تقسیم کرد: تقویت کننده های پوش خطی [۳]، تقویت کننده های پوش سوئیچینگ [۲۶] و تقویت کننده های پوش ترکیبی [۴، ۲۷-۳۱]. تقویت کننده های پوش سوئیچینگ معمولاً برای سیگنال های پهنای باند کم مورد استفاده قرار می گیرند، زیرا در سیگنال های پهن باند تلفات سوئیچینگ بسیار زیاد می شوند. تقویت کننده های خطی پهنای باند وسیعتری را پوشش می دهند اما راندمان کمتری را ارائه می کنند. تقویت کننده های ترکیبی که شامل ترکیب تقویت کننده های سوئیچینگ و خطی می شوند می توانند از هر دو مزیت پهنای باند وسیع و راندمان بالا بهره گیرند. اما، مشکل این تقویت کننده ها در استفاده از سلف خارج تراشه است که از پیاده سازی یکپارچه آن جلوگیری می کند. در این مقاله، ما از یک تقویت کننده خطی به عنوان تقویت کننده پوش استفاده می کنیم تا اثرات شکل دهی دامنه را بر راندمان آن بررسی کنیم. قابل ذکر است که این تکنیک قابل تعمیم به تقویت کننده ترکیبی نیز می باشد. شکل ۶ نشان دهنده تقویت کننده خطی طراحی شده در این کار است که شامل OTA، ترانزیستور PMOS خروجی و شبکه فیدبک منفی است.

همانطور که مطرح شد، در سیستم EER، یک تقویت کننده سوئیچینگ به عنوان تقویت کننده RF مورد نیاز است. در فرکانس های مایکروویو، تقویت کننده کلاس E در حجم وسیعی مورد استفاده قرار گرفته است [۳]، [۹-۱۰]. در این تحقیق، ما از تقویت کننده شبه کلاس E [۲۵] که برای سوئیچ غیرایده آل و ادوات پسیو دارای تلف، دارای راندمان بهتری نسبت به تقویت کننده کلاس E است، استفاده می کنیم. همانگونه که در [۲۵] توضیح داده شده است، منبع تغذیه تقویت کننده شبه کلاس E به نحوی انتخاب می شود که پیک ولتاژ سوئیچ برابر با ولتاژ شکست سوئیچ شود. عملکرد بهینه تقویت کننده شبه کلاس E در دوره وظیفه سوئیچ کمتر از ۵۰٪ محقق می شود. بنابراین برای تولید پالس مناسب ورودی این تقویت کننده، یک تقویت کننده پوش پول کلاس C که توانایی تولید پالس هایی با دوره وظیفه دلخواه را دارد، برای این ساختار طراحی شد. تقویت کننده RF شامل راه-انداز در شکل ۴ نشان داده شده است. با انتخاب مناسب ولتاژهای بایاس V_{B1} و V_{B2} ، دوره وظیفه

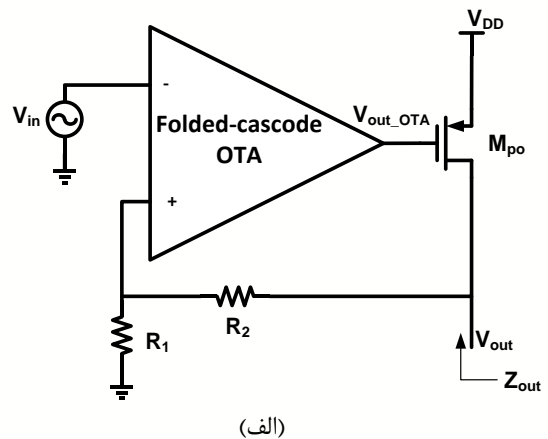


شکل ۵. تقویت کننده شبه کلاس E (الف) شکل موج های ولتاژ و جریان سوئیچ (ب) راندمان و توان خروجی بر حسب ولتاژ تغذیه (نرمالیز شده نسبت به ماکزیمم مقدار خود)

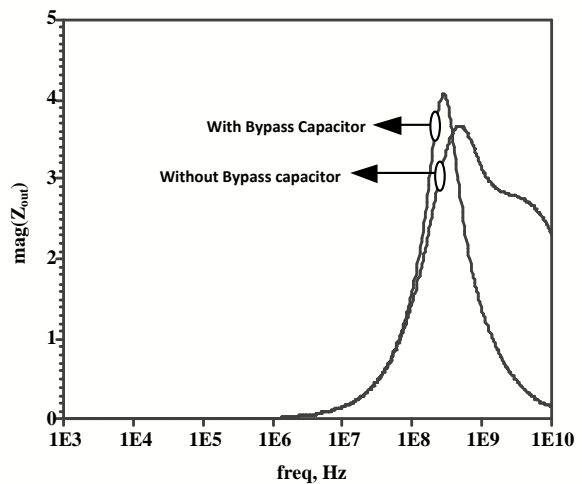


شکل ۸. سوئیچینگ خروجی OTA به همراه سوئیچینگ ورودی و خروجی تقویت کننده پوش

جهت امکان استفاده از ولتاژ منبع تغذیه بالاتر، ترانزیستور خروجی در تکنولوژی اکسید ضخیم طراحی می شود. مقاومت حلقه باز تقویت کننده پوش برابر با مقاومت درین-سورس ترانزیستور PMOS خروجی است. استفاده از فیدبک می تواند به کاهش مقاومت خروجی تقویت کننده پوش با فاکتور بهره حلقه در فرکانس های پایین تر از فرکانس بهره واحد OTA منجر شود. در فرکانس های بالاتر، مقاومت خروجی تقویت کننده پوش برابر با مقاومت درین-سورس ترانزیستور خروجی PMOS می شود که باعث افت عملکرد RF سیستم می شود. برای کاهش این اثر، ترانزیستور خروجی باید به اندازه کافی بزرگ باشد (در این جا عرض ترانزیستور برابر با ۵ mm طراحی شده است). همچنین از یک خازن بایپس برای کاهش اثر بارگذاری در فرکانس RF مورد نظر استفاده می کنیم (شکل ۶ ب). برای پیاده سازی OTA، بهره ساختار کسکود تا شده استفاده شده است (شکل ۷). بهره OTA برابر با ۵۳ dB و فرکانس بهره واحد برابر با ۳۱۶ MHz است. حاشیه فاز سیستم فیدبک شکل ۶ برابر با ۵۸ درجه است که نشان دهنده پایداری سیستم می باشد. ولتاژ خروجی OTA در ولتاژ ماکزیمم خروجی تقویت کننده پوش به مینیمم مقدار خود می رسد و در مینیمم ولتاژ خروجی به ماکزیمم خود می رسد. بنابراین سوئیچینگ خروجی OTA باید طوری باشد تا مینیمم و ماکزیمم ولتاژ خروجی مورد نیاز حاصل شود. شکل ۸ نشان دهنده سوئیچینگ خروجی OTA در مدار تقویت کننده پوش طراحی شده است.

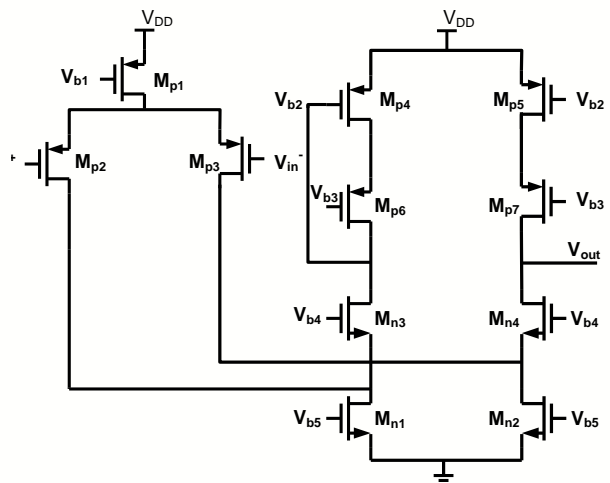


(الف)



(ب)

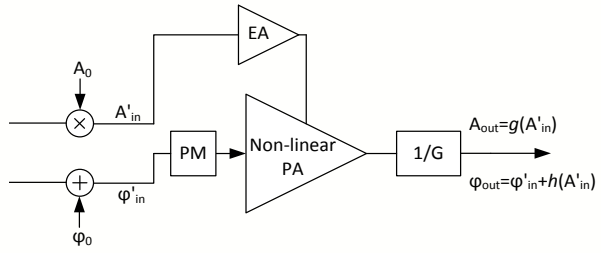
شکل ۶. الف) تقویت کننده پوش خطی (ب) امپدانس خروجی تقویت کننده خطی



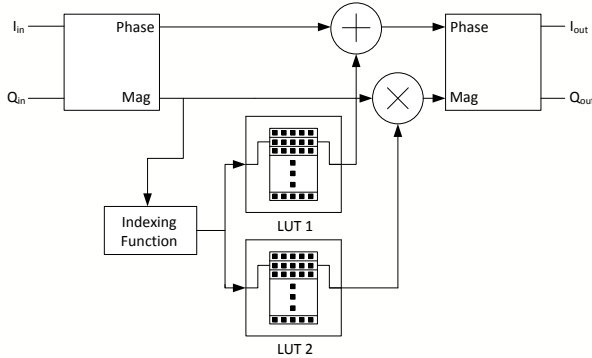
شکل ۷. تقویت کننده هدایت انتقالی کسکود تا شده

روش خطی سازی قطبی

شکل ۹ نشان دهنده ساختار خطی سازی قطبی است که در آن دامنه و فاز سیگنال ورودی توسط ماتریس های A_0 و Φ_0 دچار اعوجاج می شوند.



شکل ۹. ساختار پیش اعوجاج دهنده قطبی



شکل ۱۰. پیاده سازی ساختار پیش اعوجاج دهنده قطبی در محیط ADS

برای یافتن ماتریس های فوق دو تابع $g(\cdot)$ و $h(\cdot)$ که ماتریس های دامنه و فاز نرمالیزه خروجی را به ماتریس های ورودی دامنه و فاز مربوط می کنند به صورت زیر تعریف می شود:

$$A_{out} = g(A_{in}') = g(A_{in} \cdot A_0) \quad (5)$$

$$\varphi_{out} = \varphi_{in}' + h(A_{in}') = \varphi_{in} + \varphi_0 + h(A_{in} \cdot A_0) \quad (6)$$

برای عملکرد صحیح سیستم EER می بایست دو شرط زیر برقرار باشند:

$$A_{out} = A_{in} \quad (7)$$

$$\varphi_{out} = \varphi_{in} + K_0 \quad (8)$$

در رابطه (۸)، مقدار میانگین ماتریس اختلاف فاز بین ورودی و خروجی حاصل شده از شبیه سازی سیستم EER است. از روابط (۵) تا (۸)، A_0 و φ_0 مطابق زیر محاسبه می شوند:

$$A_0 = \frac{g^{-1}(A_{in}')}{A_{in}} \quad (9)$$

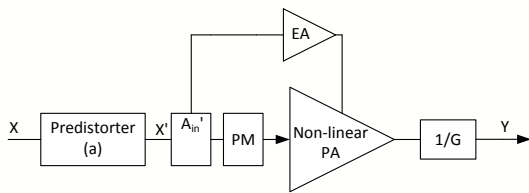
$$\varphi_0 = K_0 - h(A_{in} \cdot A_0) \quad (10)$$

برای محاسبه ماتریس های A_0 و Φ_0 ، ماتریس های $g(\cdot)$ و $h(\cdot)$ حاصل شده از شبیه سازی همزمان در نرم افزار ADS برای سیگنال ورودی WiMAX، وارد متلب می شوند. از آنجایی که $g(\cdot)$ و $h(\cdot)$ به دلیل وجود اثر حافظه ماتریس های یک به یک نیستند، خط میانگین آن ها برای محاسبه ماتریس های A_0 و Φ_0 در روابط (۹) و (۱۰) استفاده می شوند. پیش اعوجاج دهنده قطبی با استفاده از ماتریس های به دست آمده A_0 و Φ_0 مطابق شکل ۱۰ در نرم افزار ADS پیاده سازی می شود. برای سیگنال WiMAX با پهنای باند 14 MHz مشخصه های AM-AM و AM-PM به همراه طیف و EVM سیگنال، قبل و بعد از پیش اعوجاج دهنده، در شکل ۱۱ رسم شده اند. همانگونه که مشاهده می شود خطوط میانگین AM-AM و AM-PM خطی شده اند اما اثر حافظه مانند قبل باقی مانده

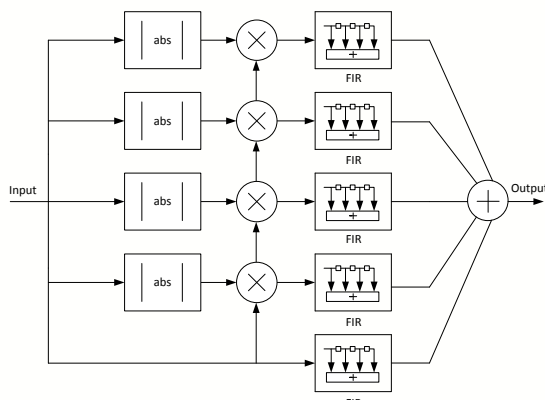
پیش اعوجاج دهنده دیجیتال

همانطور که در بخش ۱ توضیح داده شد، در سیستم EER، نشتی سیگنال از ورودی به خروجی، عدم تطابق زمانی بین دامنه و فاز و اثرات حافظه می توانند مشکلات جدی در خطی سازی به خصوص برای سیگنال های با پهنای باند وسیع ایجاد کنند. برای برآورده کردن ملزومات خطی سازی استانداردهای جدید می توان از پیش اعوجاج دهنده دیجیتال استفاده کرد. در این جا، برای نشان دادن اهمیت اثر حافظه، دو روش خطی سازی پیش اعوجاج دهنده دیجیتال بررسی و عملکرد آن ها برای سیستم EER با یکدیگر مقایسه شده اند. روش اول، روش پیش اعوجاج دهنده قطبی است که بر مبنای طرح ارائه شده در [۲۳] که برای سیستم H-EER پیشنهاد شده بود، کار می کند. ورودی تقویت کننده RF در [۲۳] یک سیگنال مدوله شده I/Q است و اثر حافظه در این سیستم نادیده گرفته شده است. در این جا ما عملکرد این روش را برای خطی سازی سیستم EER حافظه دار بررسی می کنیم. ملاحظه می شود که خطوط میانگین منحنی های AM-AM و AM-PM خطی می شوند، اما اثرات حافظه باعث ایجاد گسترش طیفی شده و در نهایت ملزومات ماسک برآورده نمی شود. در روش دوم، روش چندجمله ای حافظه دار [۲۴] برای خطی سازی تقویت کننده EER بررسی می شود. برای استفاده از این روش، کل سیستم EER را به عنوان یک سیستم غیرخطی در نظر می گیریم و آموزش خطی ساز را به صورت غیرمستقیم با استفاده از ورودی و خروجی مختلط سیستم EER که از شبیه سازی همزمان قسمت های دیجیتال، آنالوگ و RF حاصل شده اند، انجام می دهیم. این شبیه سازی در محیط ADS Ptolemy صورت می پذیرد. بدین صورت که در محیط دیجیتال سیگنال مدوله شده مورد نظر ساخته می شود. سیگنال تولید شده وارد زیر مدارهای آنالوگ و RF می شوند و در محیط آنالوگ تحت شبیه ساز پوش قرار گرفته و حاصل مجدداً وارد محیط دیجیتال شده و طیف و EVM سیگنال خروجی اندازه گیری می شوند. در ادامه به توضیح دو روش خطی سازی اشاره شده می پردازیم.

که در آن X و X' سیگنال‌های مختلط ورودی و خروجی هستند. پارامترهای K و Q توسط طراح با توجه به درجه غیرخطینگی و حافظه سیستم انتخاب می‌شوند. در این روش بردار u_{kq} به صورت زیر تعریف می‌شود:



شکل ۱۲. ساختار پیش‌اوجاج‌دهنده چندجمله‌ای حافظه‌دار



شکل ۱۳. پیاده‌سازی پیش‌اوجاج‌دهنده چندجمله‌ای حافظه‌دار در محیط ADS

$$u_{kq} = [u_{kq}(1) \dots u_{kq}(N)]^T \quad (12)$$

اگر Y خروجی نرمال شده سیستم EER باشد، u_{kq} در (۱۲) برابر خواهد بود با:

$$u_{kq}(n) = Y(n-q) |Y(n-q)|^{k-1} \quad (13)$$

در نقطه همگرایی رابطه زیر برقرار است:

$$X' = Ua \quad (14)$$

که در آن a و U به صورت زیر تعریف می‌شوند:

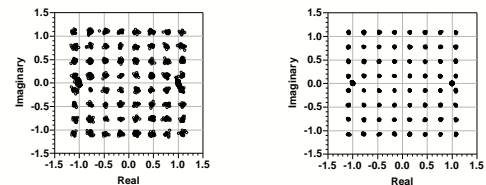
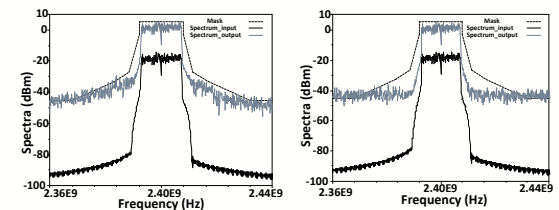
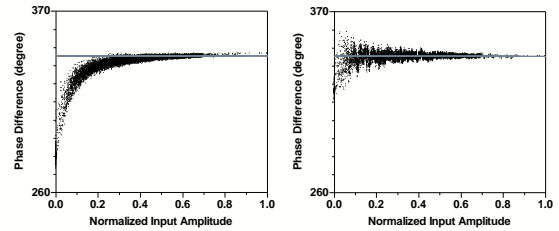
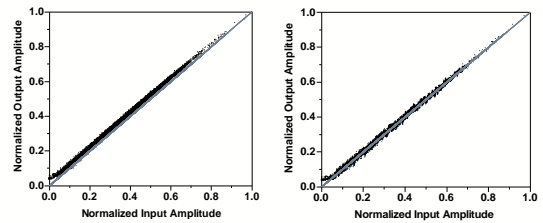
$$a = [a_{10}, \dots, a_{K0}, \dots, a_{1Q}, \dots, a_{KQ}]^T \quad (15)$$

$$U = [u_{10}, \dots, u_{k0}, \dots, u_{kQ}] \quad (16)$$

با استفاده از روش حداقل مربعات برای معادله (۱۴)، ماتریس a در (۱۵) به صورت زیر به دست می‌آید:

$$a = (U^H U)^{-1} U^H X' \quad (17)$$

است. مقدار EVM از $3/8$ (-۲۸/۴ dB) به $1/9$ (-۳۴/۴ dB) برای مدولاسیون 64-QAM بهبود یافته است.



شکل ۱۱. عملکرد سیستم قبل (چپ) و بعد (راست) از اعمال پیش‌اوجاج‌دهنده قطبی

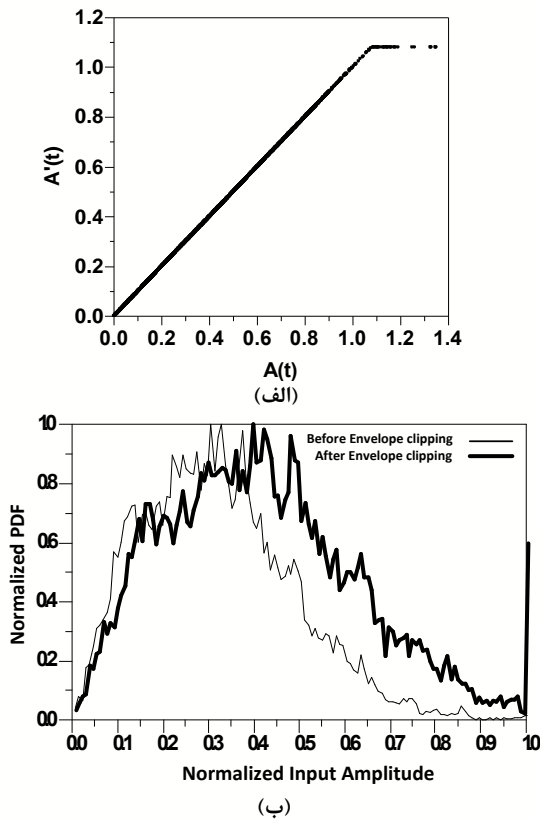
نتایج EVM نشان می‌دهد که خطینگی داخل باند بهبود یافته است اما خطینگی خارج باند همانطور که در طیف سیگنال مشاهده می‌شود کاهش یافته که نشان‌دهنده اثر حافظه بر خطینگی کل سیستم است.

پیش‌اوجاج‌دهنده چندجمله‌ای حافظه‌دار

برای برآورده خطینگی مورد نیاز سیگنال‌های OFDM پهن‌بند، اثر حافظه را می‌بایست کاهش داد. در این‌جا، ما روشی را برای سیستم EER معرفی می‌کنیم که قابلیت حذف اثرات حافظه را دارد. این روش که چندجمله‌ای حافظه‌دار نامیده می‌شود، در شکل ۱۲ نشان داده شده است. تابع پیش‌اوجاج‌دهنده به صورت زیر قابل تعریف است:

$$X' = \sum_{k=1}^K \sum_{q=0}^Q a_{kq} \cdot X(n-q) |X(n-q)|^{k-1} \quad (11)$$

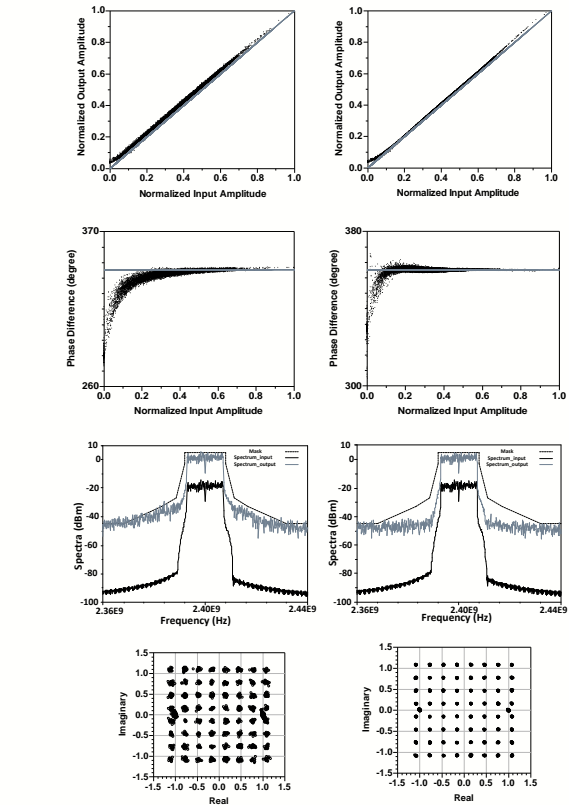
برای سیستم EER، ماتریس های X' و Y از شبیه سازی همزمان در محیط ADS برای سیگنال WiMAX به دست می آید. برای تست عملکرد، پیش اوجاج دهنده می بایست در محیط ADS پیاده سازی شود. بدین منظور، معادله (۱۱) را می توان به صورت معادله (۱۸) مرتب کرد. در این صورت پیش اوجاج دهنده را می توان توسط فیلترهای FIR با ضرایب مختلط پیاده سازی کرد.



شکل ۱۵. (الف) تابع برش دامنه (ب) تابع چگالی احتمال نرمال تقویت کننده پوش قبل و بعد از برش دامنه

برش دامنه

برای افزایش عملکرد تقویت کننده های توانی که از تکنیک مدولاسیون منبع تغذیه استفاده می کنند، تکنیک های شکل دهی دامنه برای ساختار دنیال کردن دامنه پیشنهاد شده است [۷]، [۱۶]، [۱۸]. در ساختار ET، شکل دهی دامنه در سطوح پایین منبع تغذیه به دلیل کاهش اعوجاج اثر زانویی می تواند باعث افزایش خطی سازی سیستم شود [۷]. این تکنیک باعث ایجاد اعوجاج زیادی در تکنیک EER می شود، زیرا تقویت کننده RF در مد سوئیچینگ کار می کند و با این کار اطلاعات دامنه در سطوح پایین سیگنال از بین می رود. اما چنانکه در شکل ۲ ب مشخص است، مقادیر تابع چگالی احتمال در سطوح بالای دامنه بسیار کم هستند. بنابراین، برش دامنه از بالا تاثیر کمتری بر غیرخطی سازی سیستم خواهد داشت. با استفاده از برش دامنه می توان تابع چگالی احتمال دامنه را به سمت سطوح بالاتر سیگنال شکل دهی کرد و در نتیجه توان خروجی و راندمان سیستم EER را بهبود بخشید. شکل ۱۵ تابع برش دامنه را به همراه PDF ولتاژ خروجی تقویت-



شکل ۱۴. عملکرد سیستم قبل (چپ) و بعد (راست) از اعمال پیش اوجاج دهنده چندجمله ای حافظه دار

شکل ۱۳ پیاده سازی پیش اوجاج دهنده چندجمله ای حافظه دار را در محیط ADS با فرض $K=Q=5$ نشان می دهد.

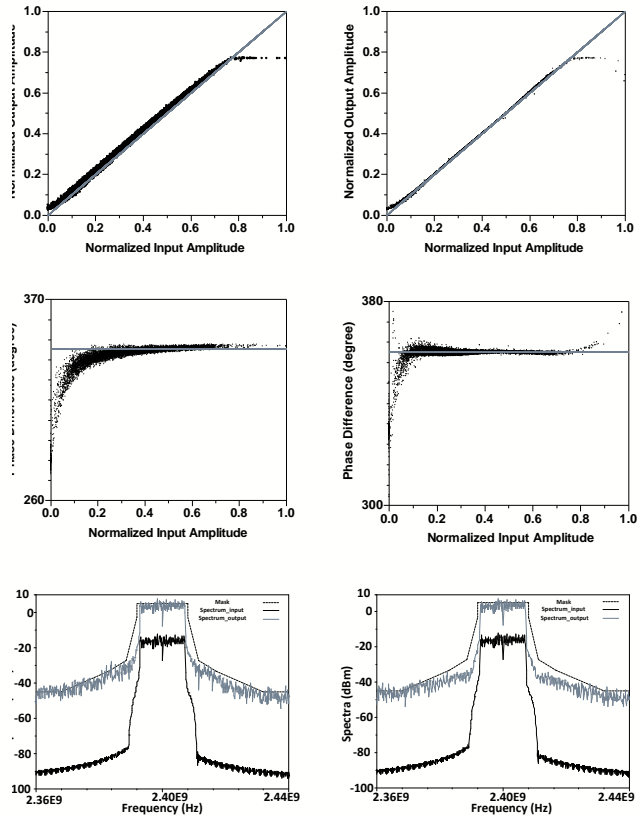
$$\begin{aligned}
 X' &= \sum_{k=1}^K \sum_{q=0}^Q a_{kq} \cdot X(n-q) |X(n-q)|^{k-1} \\
 &= \sum_{q=0}^Q \sum_{k=1}^K a_{kq} \cdot X(n-q) |X(n-q)|^{k-1} \\
 &= \sum_{q=0}^Q a_{1q} \cdot X(n-q) + \sum_{q=0}^Q a_{2q} \cdot X(n-q) |X(n-q)| \\
 &\quad + \dots + \sum_{q=0}^Q a_{Kq} \cdot X(n-q) |X(n-q)|^{K-1}.
 \end{aligned} \tag{18}$$

کل سیستم EER شامل پیش اوجاج دهنده برای سیگنال WiMAX تحت شبیه سازی همزمان قرار گرفت. شکل ۱۴ نشان دهنده مشخصه های AM-AM و AM-PM به همراه طیف و خروجی پیش و پس از اعمال پیش اوجاج دهنده است. همانگونه که انتظار داشتیم اثر حافظه کاهش یافته و ملزومات خطی سازی

کننده پوش قبل و بعد از برش دامنه نشان می‌دهد. ضریب برش دامنه به صورت زیر تعریف می‌شود:

$$CF = \frac{V_{envelope, max}}{V_{clipped}} \quad (19)$$

که در آن $V_{envelope, max}$ ماکزیمم ولتاژ تقویت‌کننده پوش بدون برش و $V_{clipped}$ ولتاژ برش داده شده است. توجه شود که برای هر مقدار از CF، ورودی تقویت‌کننده تا جایی افزایش داده می‌شود تا پیک ولتاژ سوئیچ تقویت‌کننده شبه کلاس E برابر با ولتاژ شکست سوئیچ شود. خطینگی مورد نیاز توسط پیش‌اعوجاج‌دهنده دیجیتال قابل دستیابی است. پیاده سازی بلوک برش دامنه در محیط دیجیتال انجام می‌شود. در نتیجه پیچیدگی چندانی به سیستم تحمیل نمی‌کند. شکل ۱۶ مشخصه‌های AM-AM و AM-PM به همراه طیف سیگنال و EVM را قبل و بعد از پیش‌اعوجاج‌دهنده نشان می‌دهد. مقدار EVM از ۳/۹۶٪ (۲۸/۰۵ dB-) به ۳/۱۲٪ (۳۰/۱ dB-) کاهش یافته و ملزومات ماسک برآورده شده است. جدول ۱ عملکرد سیستم EER را با و بدون استفاده از تکنیک برش دامنه در تکنولوژی CMOS 0.18 μm نشان می‌دهد. برای برش دامنه برابر با ۳۰٪ (CF=1.3)، راندمان تقویت‌کننده پوش و تقویت‌کننده RF (با در نظر گرفتن تلفات راه انداز) به ترتیب ۷٪ و ۴٪ افزایش یافته است. در نتیجه برای کل سیستم EER، توان خروجی متوسط و راندمان به ترتیب ۲/۱۶ dB و ۵٪ افزایش می‌یابند.



شکل ۱۶. تاثیر برش دامنه بر عملکرد سیستم قبل (چپ) و بعد (راست) از اعمال پیش‌اعوجاج‌دهنده چندجمله‌ای حافظه‌دار

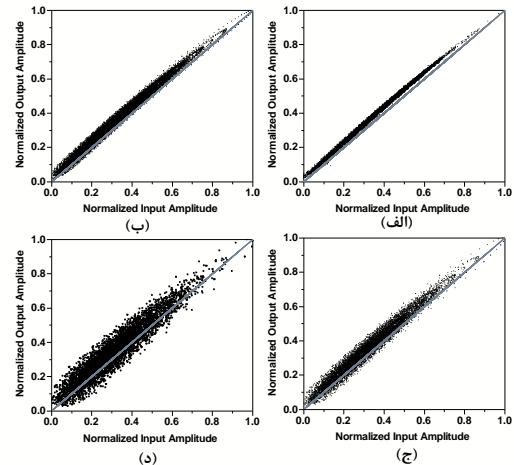
جدول ۱. تاثیر تکنیک برش دامنه بر توان خروجی و راندمان سیستم EER

توان ورودی (dBm)	راندمان متوسط سیستم EER (%)	راندمان متوسط تقویت‌کننده پوش (%)	راندمان متوسط تقویت‌کننده RF (%)	توان خروجی متوسط (dBm)	
۰/۹۷	۱۴	۲۴	۴۸	۲۱/۲۶	سیستم EER
۳/۲۵	۱۹	۳۳	۵۲	۲۳/۴۲	سیستم EER با تکنیک برش دامنه

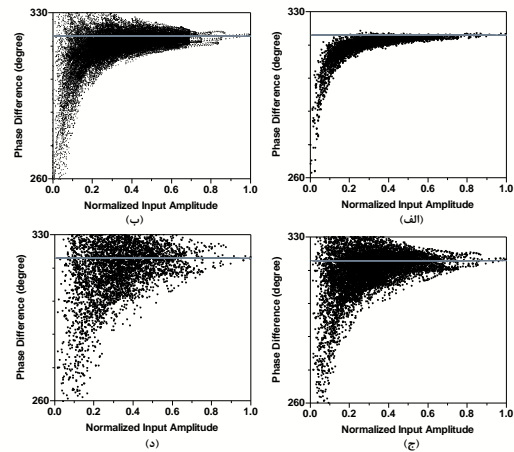
همانگونه که مشخص است برای مدولاسیون 64-QAM ملزومات ماسک برآورده شده و EVM نیز از $0.4/2$ (به $27/5$ dB) به $0.3/3$ ($29/6$ dB) کاهش می‌یابد. به طور مشابه، برای تاخیر مسیر فاز نیز این روش می‌تواند مورد استفاده قرار گیرد. این روش به چگونگی ایجاد تاخیر وابسته نیست زیرا تنها ورودی و خروجی را دریافت و با استفاده از آن سیستم را خطی می‌کند. بنابراین روش پیشنهادی چندجمله‌ای حافظه دار گزینه مناسبی برای خطی سازی سیستم EER در کاربردهای پهن باند است. جدول ۲ خلاصه‌ای از نتایج خطی سازی سیستم قبل و بعد از اعمال روش خطی سازی پیش‌اعوجاج‌دهنده دیجیتال را نشان می‌دهد.

نتیجه‌گیری

شکل‌دهی دامنه و خطی‌سازی سیستم EER برای کاربردهای پهن‌بند مورد بررسی قرار گرفت. به طور خلاصه نوآوری‌های مقاله عبارتند از: (۱) پیاده‌سازی دو روش خطی‌سازی پیش‌اعوجاج‌دهنده دیجیتال و مقایسه عملکرد آن‌ها در سیستم EER (۲) حذف اثر حافظه در سیستم EER برای سیگنال‌های پهن‌بند با استفاده از روش چندجمله‌ای حافظه‌دار (۳) افزایش راندمان و توان خروجی سیستم EER با استفاده از تکنیک برش دامنه (۴) کاهش اثر تاخیر بین دامنه و فاز در سیستم EER با استفاده از پیش‌اعوجاج‌دهنده چندجمله‌ای حافظه‌دار. در این مقاله نشان داده شد که برای سیگنال‌های OFDM پهن‌بند سیستم EER نمی‌تواند ملزومات خطی‌سازی مورد نظر را برآورده کند. دو روش خطی‌سازی پیش-اعوجاج‌دهنده دیجیتال پیاده‌سازی و عملکرد آن‌ها برای سیستم EER با یکدیگر مقایسه شد. مشاهده شد که برای سیگنال‌های پهن‌بند حافظه می‌تواند سیستم را تحت تاثیر قرار داده و عملکرد آن را غیرخطی کند. در این حالت، روش بدون حافظه کارایی نخواهد داشت؛ اما، روش چند جمله‌ای حافظه دار به خوبی سیستم را خطی می‌کند. برای افزایش راندمان و توان خروجی سیستم EER روش شکل‌دهی پوش پیشنهاد شد. اثرات غیرخطی ناشی از این روش توسط پیش‌اعوجاج‌دهنده کاهش و ملزومات خطی‌سازی برآورده شد. همچنین اثر عدم تطابق زمانی بین دامنه و فاز به جای روش قدیمی دو تون، تحت شبیه‌سازی همزمان قسمت‌های آنالوگ، دیجیتال و RF سیستم EER بررسی شد. نشان داده شد که با در نظر گرفتن کل سیستم EER دارای عدم تطابق زمانی دامنه و فاز به عنوان یک سیستم غیرخطی، می‌توان با آموزش مجدد پیش‌اعوجاج‌دهنده اثرات عدم تطابق زمانی را کاهش داد. نتایج شبیه‌سازی همزمان نشان می‌دهد که تکنیک‌های ارائه شده راندمان و توان خروجی تقویت‌کننده توان EER را افزایش داده و در عین حال خطی‌سازی مورد نیاز را برآورده می‌کند.



شکل ۱۷. تاثیر تاخیر مسیر دامنه بر عملکرد سیستم EER (الف) بدون تاخیر (ب) تاخیر ۲ ns (ج) تاخیر ۴ ns (د) تاخیر ۸ ns



شکل ۱۸. تاثیر تاخیر مسیر فاز بر عملکرد سیستم EER (الف) بدون تاخیر (ب) تاخیر ۲ ns (ج) تاخیر ۴ ns (د) تاخیر ۸ ns

کاهش اثر عدم تطابق زمانی بین دامنه و فاز

یکی از مهمترین مسائل در ساختار EER عدم تطابق زمانی بین دامنه و فاز می‌باشد. تاخیر بین مسیرهای دامنه و فاز باعث ایجاد اعوجاج شده و در نتیجه خطی‌سازی سیستم را کاهش می‌دهد. در این‌جا، ما تاثیر اختلاف زمانی بین دامنه و فاز را بررسی می‌کنیم. برای مشاهده این اثر، کل سیستم EER برای مقادیر مختلف تاخیر زمانی بین دامنه و فاز تحت شبیه‌سازی همزمان قسمت‌های آنالوگ، دیجیتال و RF قرار می‌گیرد. شکل‌های ۱۷ و ۱۸ تاثیر تاخیر دامنه و فاز را بر منحنی‌های AM-AM و AM-PM نشان می‌دهند. برای تاخیر مسیر فاز تغییرات AM-PM غالب است. برای کاهش این اثر روش پیشنهادی ما بدین صورت است که کل سیستم EER دارای تاخیر را به عنوان یک سیستم غیرخطی در نظر گرفته و پیش‌اعوجاج‌دهنده دیجیتال را مجدداً آموزش می‌دهیم. برای تاخیر دامنه برابر با ۲ نانوثانیه، عملکرد سیستم قبل و بعد از اعمال پیش‌اعوجاج‌دهنده در شکل ۱۹ نشان داده شده است.

[4] F. Wang, D. F. Kimball, J. D. Popp, A. H. Yang, D. Y. Lie, P. M. Asbeck, and L. E. Larson, "An improved power-added efficiency 19-dBm hybrid envelope elimination and restoration power amplifier for 802.11 g WLAN applications," *IEEE Trans. Microwave Theory Tech.*, vol. 54, no. 12, pp. 4086-4099, Dec. 2006.

[5] F. Wang, D. F. Kimball, D. Y. Lie, P. M. Asbeck, and L. E. Larson, "A monolithic high-efficiency 2.4-GHz 20-dBm SiGe BiCMOS envelope-tracking OFDM power amplifier," *IEEE J. Solid-State Circuits*, vol. 42, no. 6, pp. 1271-1281, Jun. 2007.

[6] I. Kim, Y. Y. Woo, J. Kim, J. Moon, J. Kim, and B. Kim, "High-efficiency hybrid EER transmitter using optimized power amplifier," *IEEE Trans. Microwave Theory Tech.*, vol. 56, no. 11, pp. 2582-2593, Nov. 2008.

[7] J. Choi, D. Kim, D. Kang, and B. Kim, "A polar transmitter with CMOS programmable hysteretic-controlled hybrid switching supply modulator for multistandard applications," *IEEE Trans. Microwave Theory Tech.*, vol. 57, no. 7, pp. 1675-1686, Jul. 2009.

[8] J. Lopez, Y. Li, J. D. Popp, D. Y. Lie, C.-C. Chuang, K. Chen, S. Wu, T.-Y. Yang, and G.-K. Ma, "Design of highly efficient wideband RF polar transmitters using the envelope-tracking technique," *IEEE J. Solid-State Circuits*, vol. 44, no. 9, pp. 2276-2294, Sep. 2009.

[9] R. Shrestha, R. van der Zee, A. de Graauw, and B. Nauta, "A wideband supply modulator for 20 MHz RF bandwidth polar PAs in 65 nm CMOS," *IEEE J. Solid-State Circuits*, vol. 44, no. 4, pp. 1272-1280, Apr. 2009.

[10] J. S. Walling, S. S. Taylor, and D. J. Allstot, "A class-G supply modulator and class-E PA in 130 nm CMOS," *IEEE J. Solid-State Circuits*, vol. 44, no. 9, pp. 2339-2347, Sep. 2009.

[11] Y. Li, J. Lopez, D. Y. Lie, K. Chen, S. Wu, T.-Y. Yang, and G.-K. Ma, "Circuits and system design of RF polar transmitters using envelope-tracking and SiGe power amplifiers for mobile WiMAX," *IEEE Trans. Circuits Syst.*, vol. 58, no. 5, pp. 893-901, May 2011.

[12] Y. Li, J. Lopez, P.-H. Wu, W. Hu, R. Wu, and D. Y. Lie, "A SiGe envelope-tracking power amplifier with an integrated CMOS envelope modulator for mobile WiMAX/3GPP LTE transmitters," *IEEE Trans. Microwave Theory Tech.*, vol. 59, no. 10, pp. 2525-2536, Oct. 2011.

[13] D. Kim, D. Kang, J. Choi, J. Kim, Y. Cho, and B. Kim, "Optimization for envelope shaped operation of envelope tracking power amplifier," *IEEE Trans. Microwave Theory Tech.*, vol. 59, no. 7, pp. 1787-1795, Jul. 2011.

[14] M. Hassan, L. E. Larson, V. W. Leung, D. F. Kimball, and P. M. Asbeck, "A wideband CMOS/GaAs HBT envelope tracking power amplifier for 4G LTE mobile terminal applications," *IEEE Trans. Microwave Theory Tech.*, vol. 60, no. 5, pp. 1321-1330, May 2012.

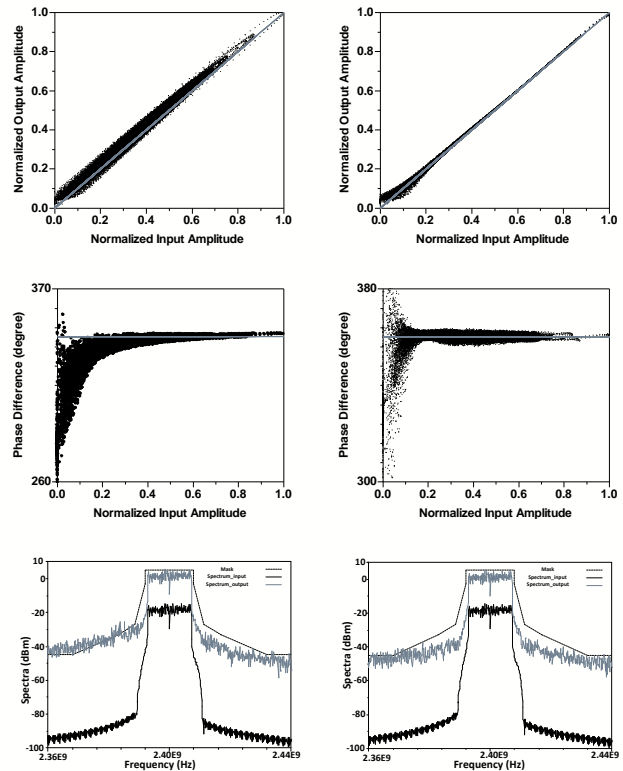
[15] J. Hoversten, S. Schafer, M. Roberg, M. Norris, D. Maksimovic, and Z. Popovic, "Codesign of PA, Supply, and Signal Processing for Linear Supply-Modulated RF Transmitters," *IEEE Trans. Microwave Theory Tech.*, vol. 60, no. 6, pp. 2010-2020, Jun. 2012.

[16] Y. Li, J. Lopez, C. Schecht, R. Wu, and D. Y. Lie, "Design of high efficiency monolithic power amplifier with envelope-tracking and transistor resizing for broadband wireless applications," *IEEE J. Solid-State Circuits*, vol. 47, no. 9, pp. 2007-2018, Sep. 2012.

[17] C.-T. Chen, T.-S. Horng, K.-C. Peng, and C.-J. Li, "High-Gain and High-Efficiency EER/Polar Transmitters Using Injection-Locked Oscillators," *IEEE Trans. Microwave Theory Tech.*, vol. 60, no. 12, pp. 4117-4128, Dec. 2012.

[18] R. Wu, Y.-T. Liu, J. Lopez, C. Schecht, Y. Li, and D. Y. Lie, "High-Efficiency Silicon-Based Envelope-Tracking Power Amplifier Design With Envelope Shaping for Broadband Wireless Applications," *IEEE J. Solid-State Circuits*, vol. 48, no. 9, pp. 2030-2040, Sept. 2013.

[19] J. Kim, J. Son, S. Jee, S. Kim, and B. Kim, "Optimization of Envelope Tracking Power Amplifier for Base-Station



شکل ۱۹. جبران سازی عدم تطابق زمانی بین مسیرهای دامنه و فاز توسط پیش-اعوجاج دهنده دیجیتال: عملکرد سیستم قبل (چپ) و بعد (راست) از اعمال پیش-اعوجاج دهنده

جدول ۲. تاثیر روش خطی سازی پیش-اعوجاج دهنده دیجیتال در سیستم EER

برآورده کردن ماسک	EVM
خیر	-۲۷/۵
بله	-۲۹/۶

سیستم EER بدون خطی سازی
سیستم EER با خطی سازی پیش-اعوجاج-دهنده دیجیتال

تشکر

این کار تحت حمایت مرکز تحقیقات مخابرات ایران انجام شده است و بدینوسیله از آن مرکز تشکر می شود.

مراجع

[1] F. H. Raab *et al.*, "Power amplifiers and transmitters for RF and microwave," *IEEE Trans. Microwave Theory Tech.*, vol. 50, no. 3, pp. 814-826, Mar. 2002.

[2] D. K. Su and W. J. McFarland, "An IC for linearizing RF power amplifiers using envelope elimination and restoration," *IEEE J. Solid-State Circuits*, vol. 33, no. 12, pp. 2252-2258, Dec. 1998.

[3] P. Reynaert and M. S. J. Steyaert, "A 1.75-GHz polar modulated CMOS RF power amplifier for GSM-EDGE," *IEEE J. Solid-State Circuits*, vol. 40, no. 12, pp. 2598-2608, Dec. 2005.

- [26] V. Pinon, F. Hasbani, A. Giry, D. Pache, and C. Gamier, "A Single-Chip WCDMA Envelope Reconstruction LDMOS PA with 130MHz Switched-Mode Power Supply," *IEEE International Solid-State Circuits Conference (ISSCC)*, 564-636, 2008.
- [27] T.-W. Kwak, M.-C. Lee, and G.-H. Cho, "A 2 W CMOS hybrid switching amplitude modulator for EDGE polar transmitters," *IEEE J. Solid-State Circuits*, vol. 42, no. 12, pp. 2666-2676, Dec. 2007.
- [28] C. Wing-Yee, B. Bakkaloglu, and S. Kiaei, "A 10 MHz Bandwidth, 2 mV Ripple PA Regulator for CDMA Transmitters," *IEEE J. Solid-State Circuits*, vol. 43, no. 12, pp. 2809-2819, Dec. 2008.
- [29] P. Y. Wu and P. K. Mok, "A two-phase switching hybrid supply modulator for RF power amplifiers with 9% efficiency improvement," *IEEE J. Solid-State Circuits*, vol. 45, no. 12, pp. 2543-2556, Oct. 2010.
- [30] J. N. Kitchen, C. Chu, S. Kiaei, and B. Bakkaloglu, "Combined Linear and delta-Modulated Switch-Mode PA Supply Modulator for Polar Transmitters," *IEEE J. Solid-State Circuits*, vol. 44, no. 2, pp. 404-413, Feb. 2009.
- [31] M. Hassan, L. E. Larson, V. W. Leung, and P. M. Asbeck, "A combined series-parallel hybrid envelope amplifier for envelope tracking mobile terminal RF power amplifier applications," *IEEE J. Solid-State Circuits*, vol. 47, no. 5, pp. 1185-1198, May 2012.
- Applications," *IEEE Trans. Microwave Theory Tech.*, vol. 61, no. 4, pp. 1620-1627, Apr. 2013.
- [20] Y. Cho, D. Kang, J. Kim, D. Kim, B. Park, and B. Kim, "A Dual Power-Mode Multi-Band Power Amplifier With Envelope Tracking for Handset Applications," *IEEE Trans. Microwave Theory Tech.*, vol. 61, no. 4, pp. 1608-1619, Apr. 2013.
- [21] F. H. Raab, "Intermodulation distortion in Kahn-technique transmitters," *IEEE Trans. Microwave Theory Tech.*, vol. 44, no. 12, pp. 2273-2278, Dec. 1996.
- [22] J. C. Pedro, J. A. Garcia, and P. M. Cabral, "Nonlinear distortion analysis of polar transmitters," *IEEE Trans. Microwave Theory Tech.*, vol. 55, no. 12, pp. 2757-2765, Dec. 2007.
- [23] C.-T. Chen, C.-J. Li, T.-S. Horng, J.-K. Jau, and J.-Y. Li, "Design and linearization of class-E power amplifier for nonconstant envelope modulation," *IEEE Trans. Microwave Theory Tech.*, vol. 57, no. 4, pp. 957-964, Apr. 2009.
- [24] L. Ding, G. T. Zhou, D. R. Morgan, Z. Ma, J. S. Kenney, J. Kim, and C. R. Giardina, "A robust digital baseband predistorter constructed using memory polynomials," *IEEE Trans. Commun.*, vol. 52, no. 1, pp. 159-165, Jan. 2004.
- [25] R. Sadeghpour, A. Nabavi, "Design Procedure of Quasi-Class-E Power Amplifier for Low-Breakdown-Voltage Devices," *IEEE Trans. Circuits Syst.*, vol. 61, no. 5, pp. 1416-1428, May 2014.