

## ارائه یک اینورتر فتوولتاییک تک فاز بدون ترانسفورماتور نوین به منظور حذف جریان نشتی Common Mode

مهرداد محمودیان<sup>۱</sup>، محسن گیتی زاده<sup>۲</sup>، امیرحسین رجایی<sup>۳</sup>

<sup>۱</sup>دانشجوی دکتری، دانشگاه صنعتی شیراز، m.mahmoudian@sutech.ac.ir

<sup>۲</sup>دانشیار، دانشگاه صنعتی شیراز

<sup>۳</sup>دانشیار، دانشگاه صنعتی شیراز

### چکیده

این مقاله یک توپولوژی نوین را برای حذف جریان نشتی حالت مشترک در اینورترهای متصل به شبکه ارائه می‌کند. به منظور حذف جریان نشتی در اینورترهای فتوولتاییک متصل به شبکه، تاکنون توپولوژی‌های بسیاری معرفی شده‌اند. اما هیچ کدام دارای بازده بالای ۹۸ درصد نبوده‌اند. در این مقاله یک اینورتر نوین ارائه می‌گردد که ضمن حذف جریان نشتی، بازدهی را بالا می‌برد و از لحاظ اقتصادی مقرون به صرفه می‌باشد. زیرا این ساختار از ۶ کلید و دو دیود تشکیل شده که در مقایسه با موارد مشابه، از تعداد المان‌های کمتری برخوردار است. در این اینورتر تلفات توان نسبت به توپولوژی‌های معروف مانند H5، H6 و HERIC کمتر بوده و استرس ولتاژ سوئیچ‌ها کاهش می‌یابد. این ویژگی‌ها به دلیل ترکیب‌بندی منحصر به فرد ساق‌های اینورتر و مکان قرارگیری کلیدها و دیودها و تشکیل مسیر هرزگرد مناسب پدید می‌آیند. مسیر هرزگرد، قسمت AC را از سمت DC دکوپل می‌کند و باعث قطع شارش جریان نشتی از آرایه فتوولتاییک به شبکه AC می‌گردد. این موضوع باعث بهبود شاخص‌های قابلیت اطمینان شبکه و حفظ استانداردهای حفاظتی خواهد شد. در انتها با مقایسه اینورتر پیشنهادی با گونه‌های موجود، صحت این مطالب اعتبار سنجی می‌گردد.

### کلیدواژه

اینورترهای متصل به شبکه، جریان نشتی حالت مشترک، فتوولتاییک.

### مقدمه

تقسیم‌بندی می‌شوند. بیشتر اینورترهای PV که کاربرد تجاری دارند، ترانسفورماتور دارند و از ایزولاسیون گالوانی بین شبکه AC و آرایه PV بهره در ساختار خود بهره می‌برند. این دسته اینورترها می‌توانند از ترانسفورماتور حجم کم فرکانس بالا در یا ترانسفورماتور سبک بزرگ فرکانس خط استفاده کنند. ترانسفورماتورهای فرکانس پایین معمولاً سنگین‌وزن هستند و کل سیستم را حجیم می‌سازند که موجب سختی در نصب و راه‌اندازی اینورترها می‌شود. این در حالی است که ترانسفورماتورهای فرکانس پایین بسیار کوچک‌تر هستند ولی از رابط‌های الکترونیک<sup>۴</sup> قدرت بیشتری در کنترل این دسته اینورترها استفاده می‌شود [۲-۴].

با توجه به افزایش نگرانی‌ها در رابطه با آلودگی محیط‌زیست و هزینه‌های گزاف انرژی، تحقیقات بسیاری در زمینه استفاده از سیستم‌های فتوولتاییک<sup>۱</sup> (PV) به‌عنوان یکی از منابع انرژی تجدید پذیر صورت گرفته است. به‌علاوه، نقش سیستم‌های PV در شبکه قدرت نیز به دلیل رشد انرژی‌های پایدار و کاهش هزینه‌های بهره‌برداری، بالابرده قابلیت اطمینان سیستم، افزایش بهره‌وری و زمان بازگشت سرمایه مناسب، افزایش یافته است [۱]. در حالت کلی، اینورترهای مورد استفاده در شبکه به دو دسته مجهز به ترانسفورماتور<sup>۲</sup> و بدون ترانسفورماتور<sup>۳</sup>

<sup>1</sup> Photovoltaic

<sup>2</sup> Transformer-equipped

<sup>3</sup> Transformer-less

<sup>4</sup> Power electronic interface

می‌باشد که مسیر هرزگرد<sup>۹</sup> جریان نشتی را در یکی از نیم سیکل‌ها فراهم می‌کند. مراجع معتبر، توپولوژی‌هایی را برای کاهش جریان نشتی ارائه کرده‌اند که از آن‌ها می‌توان به باک دوگانه موازی<sup>۱۰</sup> نام برد [۱۳-۱۵]. توپولوژی‌هایی که دکوپله سازی را در قسمت AC انجام می‌دهند، عموماً بازده بالاتری خواهند داشت که HERIC و HBZVR نمونه‌هایی از این قبیل ساختارها می‌باشند [۱۶]، اما از آنجایی که کلیدهای موازی‌ساز<sup>۱۱</sup> مسیر هرزگرد فرکانس بالای دوجبهته در HBZVR تلفات سوئیچینگ بالاتری دارند، راندمان HERIC بالاتر خواهد بود. توپولوژی H6 به‌منظور افزایش راندمان خود نسبت به H5 از کلیدهای MOSFET نسبت به IGBT استفاده می‌کند. در واقع این توپولوژی با تبدیل کلید سری با منبع در مبدل H5 به دو کلید و قرار دادن آن‌ها در ساق‌های موازی بالا و پایین، به وجود آمده است. این توپولوژی نیز مسیر هرزگرد مناسبی برای شارش جریان نشتی در مدار فراهم می‌کند که باعث افزایش ایمنی خواهد شد [۱۷].

در مقاله پیش رو پس از تحلیل مبدل‌های پایه، ابتدا نحوه پدید آمدن جریان MCI مورد بررسی قرار می‌گیرد و فرمول‌بندی آن طبق نظریه اینورترهای مبتنی بر سلف متقارن ارائه خواهد شد. سپس با ارائه مبدل بهبود یافته مبتنی بر H6، به بررسی آن پرداخته می‌شود که در مقایسه با موارد موجود و مشابه، قابلیت حذف CMI بالاتری را خواهد داشت. در نهایت تلفات و تعداد المان‌های مبدل‌های مورد بحث، ارزیابی خواهند شد.

### مبدل‌های پایه

عموماً مبدل‌های مبتنی بر سلف متقارن همگی بر پایه عملکرد اینورتر تمام پل استوار هستند. این گروه اینورترها به‌سادگی، طراحی می‌شوند و مورد استفاده قرار می‌گیرند. اما به دلیل اینکه در مدولاسیون SPWM جریان نشتی بالایی را تولید می‌کند، معمولاً در کاربردهای حساس مورد استفاده قرار نمی‌گیرد. در ضمن تلفات زیادی نیز تولید می‌کند که این معایب باعث می‌شود که معمولاً از آن در صنایع حساس استفاده نگردد. نمونه بارز آن، مبدل تمام پل است که در تصویر (۱) نشان داده شده است.

توپولوژی مبدل H5 از ساختار اصلی اینورتر تمام پل گرفته شده است، اما یک کلید اضافی سری با منبع ولتاژ DC به کار رفته است. در این مبدل ۳ کلید بالایی در فرکانس بالا و کلیدهای پایینی در فرکانس خط کار می‌کنند. ویژگی مهم این مبدل در

اخیراً استفاده از اینورترهای بدون ترانسفورماتور تک فاز به‌منظور اتصال آرایه‌های PV به شبکه، به دلیل بالا بودن چگالی توان، راندمان بالا، وزن کم، هزینه پایین و پیچیدگی کمتر نسبت به ترانسفورماتور افزایش یافته است. اگرچه کاربرد آن‌ها بیشتر در اتصال PV به شبکه AC می‌باشد، اما اتصال گالوانی در حضور این منابع خورشیدی، می‌تواند مشکلات حفاظتی مختلفی را به وجود آورد. خازن نشتی بین آرایه‌های PV و زمین مدار می‌تواند جریان نشتی حالت مشترک<sup>۵</sup> (CMI) را تولید و مسیر عبور آن از قسمت DC به سمت AC را هموارتر کند. اگر جریان CMI در شبکه حضور داشته باشد، پدید آمدن تداخل الکترومغناطیسی (EMI)<sup>۶</sup>، نویزهای هارمونیک جریان، مشکلات ایمنی و کاهش بازده نیز دور از ذهن نخواهد بود [۵-۶]. ظرفیت و مقدار خازن نشتی پدید آمده در این دسته سیستم‌ها که باعث به وجود آمدن جریان نشتی می‌شود که عوامل زیر وابسته می‌باشد:

- ساختار پنل‌های PV و اتصالات آن‌ها
  - نوع سلول‌های خورشیدی و میزان دریافت توان تابشی
  - فاصله بین سلول‌های خورشیدی و سطح تماس آن‌ها
  - شرایط آب و هوایی
  - نوع فیلتر EMC مورد استفاده و یا عدم وجود آن
- به‌منظور افزایش بازده و کاهش CMI در اینورترهای بدون ترانسفورماتور، توپولوژی‌های تجاری شده‌ای مانند H5، H6، oH5 و HERIC ارائه شده‌اند. این ساختارها جریان CMI را با استفاده از فتاوری دکوپله سازی<sup>۷</sup> (مجزا سازی) قسمت DC از قسمت AC در برخی سیکل‌های کلید زنی، محدود می‌کنند و به صفر می‌رسانند. معمولاً سه راهکار اساسی برای محدودسازی CMI ارائه می‌شود [۷-۱۰]:

- (۱) مجزا سازی قسمت AC از پنل‌های PV در زمانه‌ای هرزگرد
  - (۲) اتصال نقطه وسط خازن‌های لینک DC به نقطه نول سیستم زمین AC
  - (۳) اتصال پتانسیل منفی پنل‌های PV به نقطه نول سیستم زمین AC به‌طور مستقیم
- حال اگرچه اینورترهای H5 و HERIC بر مبنای ایزولاسیون گالوانی طراحی شده‌اند، اما می‌توانند بر ولتاژ حالت مشترک<sup>۸</sup> (CMV) نیز تأثیرات محدود کننده‌ای بگذارند که مطلوب می‌باشد [۱۱-۱۲]. از این رو به‌منظور کاهش تأثیر CMV، توپولوژی‌های مبتنی بر کلمپ مانند oH5 عرضه شده‌اند. شاخه کلمپ در اینورترها شامل یک دیود یا یک کلید متصل به خازن

<sup>5</sup> Common mode current intensity

<sup>6</sup> Electromagnetic interference

<sup>7</sup> Decoupling

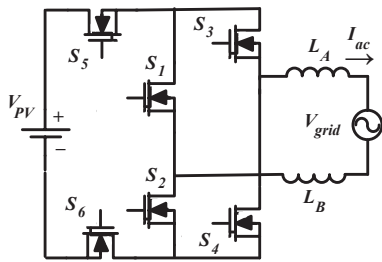
<sup>8</sup> Common mode voltage

<sup>9</sup> Freewheel path

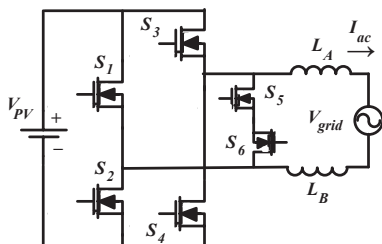
<sup>10</sup> Parallel dual back

<sup>11</sup> By-pass

S6 است تا موجب به وجود آمدن پیک‌های جریان و برش موج ولتاژ در خروجی نشوند.



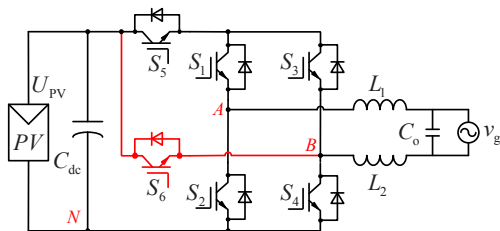
شکل ۳. توپولوژی H6



شکل ۴. توپولوژی HERIC

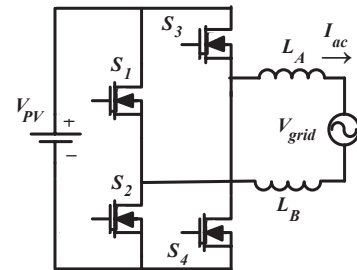
### جریان نشتی Common Mode

اینورترهای تک فاز فتوولتائیک بدون ترانسفورماتور متصل به شبکه، با دو تکنولوژی مبتنی بر سلف متقارن و یا نامتقارن تولید و بهره‌برداری می‌شوند [۱۸-۲۲]. از این رو به‌منظور پایداری بیشتر در حذف جریان نشتی، در این مقاله از اینورتر مبتنی بر سلف متقارن استفاده می‌شود تا جریان CMI محدود و حذف گردد. ساختار پیشنهادی نشان داده‌شده در شکل (۵)، در واقع تغییری در مکان قرارگیری کلیدها در اینورتر H6 را نشان می‌دهد که نسبت به آن، دیودها حذف شده‌اند. این توپولوژی را می‌توان H5 بهبود یافته شده نیز نام‌گذاری نمود. الگوریتم کلید زنی این ساختار در شکل (۶) آورده شده است و همان‌گونه که ملاحظه می‌گردد، چهار مود سوئیچینگ در این اینورتر پدید می‌آید. کلیدهای ۱ و ۳ در فرکانس خط کار می‌کنند و موج سینوسی ۵۰ هرتز خروجی را تولید خواهند کرد. سایر کلیدها به‌صورت جفت‌های همسان (با پالس گیت یکسان) و با فرکانس بالا فعالیت می‌کنند.

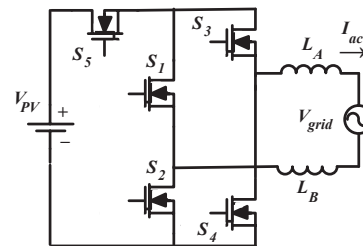


شکل ۵. توپولوژی H5 بهبود یافته شده

قطع جریان‌های نشتی حالت مشترک، خاموش کردن کلید پنجم و حذف مسیر شارش CMI از قسمت DC به سمت AC شبکه است. در حالت هرز گرد در این اینورتر ۲ کلید روشن می‌باشند، اما در حالت اکتیو، جریان از سه کلید مسیر خود را می‌بندد که باعث افزایش تلفات در این مبدل شده و بازدهی آن را اندکی پایین می‌آورد. ساختار این توپولوژی در شکل (۲) دیده می‌شود.



شکل ۱. توپولوژی تمام پل

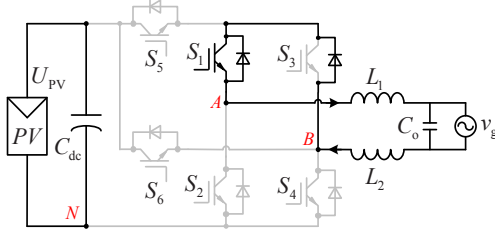


شکل ۲. توپولوژی H5

مبدل H6 از ۶ کلید و ۲ دیود تشکیل شده است که در شکل (۳) به نمایش درآمده است. همان‌گونه که ملاحظه می‌گردد در حالت اکتیو و در نیم سیکل مثبت، کلیدهای ۵ و ۶ که در فرکانس بالا کار می‌کنند، سپس کلید ۴ که در فرکانس خط هدایت می‌کند، مسیر شارش جریان را مهیا می‌نمایند. در حالت هرز گرد، کلیدهای ۵ و ۶ خاموش شده و مسیر جریان AC از طریق کلید ۴ و دیود کلید ۲ بسته می‌شود. لذا جریان حالت مشترک حذف می‌گردد. مهم‌ترین عیب این اینورتر بسته شدن جریان از سه کلید در حالت اکتیو می‌باشد و تلفات نیمه‌رساناها بالا می‌رود.

توپولوژی HERIC در شکل (۴) نشان داده شده است. این ساختار از یک اینورتر تمام پل به همراه دو کلید اضافی تشکیل شده است. چهار کلید به‌صورت ضربدری و دوبه‌دو به‌صورت مکمل در فرکانس بالا کار می‌کنند. دو کلید باقی‌مانده نیز در فرکانس خط (هرکدام در یک نیم سیکل کاری) و برای ایجاد مسیر هرز گرد مورد استفاده قرار می‌گیرند تا جریان نشتی حالت مشترک کاهش یابد. باوجوداینکه بازده این مبدل بالا می‌باشد اما مهم‌ترین عیب آن، تنظیم عملکرد دو کلید S5 و

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(L_2 + L_1)}{(L_2 + L_1)} = \frac{V_{dc} + V_{dc}}{2} = \frac{V_{dc}}{2} = cte \quad (2)$$

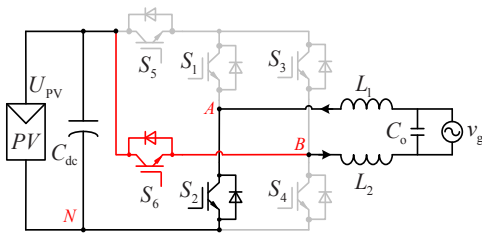


شکل ۸. مسیر شارش جریان در حالت دوم

### حالت سوم: نیم سیکل منفی، اکتیو (Mode 3)

در این حالت، کلید ۳ در فرکانس خط و کلیدهای ۲ و ۶ در فرکانس سوئیچینگ کار می‌کنند. لذا روش بودن کلید ۳ در حالتی که کلیدهای ۲ و ۶ نیز روشن‌اند، بی‌تأثیر خواهد بود. حال جریان منفی از طریق کلیدهای ۲ و ۶ به سمت قسمت AC مدار شارش پیدا می‌کند. در این حالت  $V_{BN} = V_{dc}$  و  $V_{AN} = 0$  هستند. بنابراین طبق شکل (۹) خواهیم داشت:

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(0)}{(L_B + L_A)} = \frac{0 + V_{dc}}{2} = \frac{V_{dc}}{2} = cte \quad (3)$$

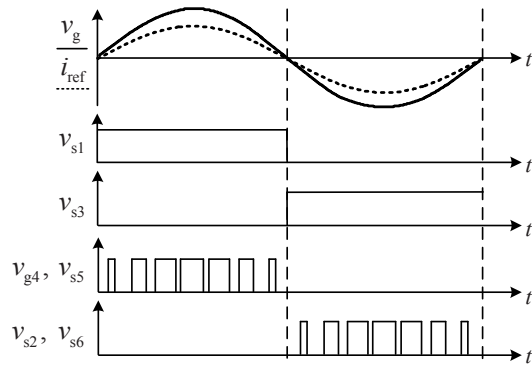


شکل ۹. مسیر شارش جریان در حالت سوم

### حالت چهارم: نیم سیکل منفی، هرزگرد (Mode 4)

در این حالت، کلیدهای ۲ و ۶ خاموش می‌شوند. جریان شبکه AC در مسیر هرزگردی شامل کلید ۳ و دیود موازی معکوس کلید فرکانس پایین دیگر، یعنی کلید ۱ بسته می‌شود. لذا دوباره قسمت AC از سمت DC دکوپله می‌گردد و مسیر شارش جریان نشتی حالت مشترک قطع می‌گردد. بنابراین طبق شکل (۱۰)، روابط  $V_{AN} = V_{BN}$  و  $V_{AN} = V_{dc}/2$  صادق می‌باشند. پس می‌توان نوشت:

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(0)}{(L_B + L_A)} = \frac{\frac{V_{dc}}{2} + \frac{V_{dc}}{2}}{2} = \frac{V_{dc}}{2} = cte \quad (4)$$

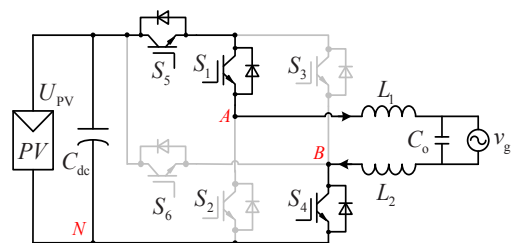


شکل ۶. الگوریتم سوئیچینگ و نحوه تولید پالس گیت سوئیچها

### حالت اول: نیم سیکل مثبت، اکتیو (Mode 1)

در این حالت، کلیدهای ۲ و ۳ و ۶ خاموش هستند، کلید ۱ در فرکانس ۵۰ هرتز کار می‌کند و پالس فرکانس بالا به کلیدهای ۱ و ۴ اعمال می‌گردد. در این مود که در شکل (۷) نشان داده شده است، در ابتدا فرض می‌شود که کلیدهای ۱ و ۴ روشن هستند. در نتیجه جریان از طریق کلیدهای ۱ و ۴، از قسمت DC به قسمت AC شارش می‌کند. در این حالت  $V_{BN} = 0$  و  $V_{AN} = V_{dc}$  هستند. لذا با توجه به مساوی بودن مقادیر اندوکتانس خروجی می‌توان نوشت:

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(L_2 + L_1)}{(L_2 + L_1)} = \frac{V_{dc} + 0}{2} = \frac{V_{dc}}{2} = cte \quad (1)$$



شکل ۷. مسیر شارش جریان در حالت اول

### حالت دوم: نیم سیکل مثبت، هرزگرد (Mode 2)

در این حالت، کلیدهای ۴ و ۵ خاموش می‌شوند و کلید شماره ۱ همچنان روشن باقی مانده است. طبق آنچه در شکل (۸) مشاهده می‌گردد، این لحظه، زمان هرزگرد است و لذا قسمت DC از قسمت AC دکوپله می‌شود. لذا جریان نشتی حالت مشترک از طریق کلید ۱ و دیود موازی معکوس کلید ۳ بسته می‌شود. پس با توجه به توپولوژی مدار می‌توان بیان نمود که نقاط A و B هم‌پتانسیل می‌شوند. پس  $V_{AN} = V_{BN}$  خواهد بود و می‌توان نوشت:

$$P_{sw-off}^{IGBT} = \frac{1}{2\sqrt{\pi}} f_{sw} \alpha_{on} I_m^{\beta_{off}} k_{off} \frac{V_{dc}}{V_{tes}} p_{off} \quad (12)$$

$$p_{on} = \frac{\Gamma\left(\frac{\beta_{off} + 1}{2}\right)}{\Gamma\left(\frac{\beta_{off}}{2}\right)}$$

که در روابط فوق،  $k$  ضریب سختی گیت درایو می‌باشد و ضرایب  $\alpha$  و  $\beta$  نیز، اندیس انرژی تلف شده را نشان می‌دهند [۲۲]. همان نشان‌گر تابع گاما را می‌باشد.

### تلفات دیود

تلفات هدایتی دیود در مدت زمان روشن بودن با استفاده از رابطه (۱۳) بیان خواهد شد.

$$P_d = \frac{1}{2\pi} \int_0^{\pi} i(t) \cdot (V_f + i(t)R_{ak}) \cdot d'(t) \cdot d(\omega t) \quad (13)$$

$$= I_M V_f \left(\frac{1}{\pi} - \frac{M}{4}\right) + I_M^2 R_{ak} \left(\frac{1}{4} - \frac{M}{1.5\pi}\right)$$

همچنین تلفات دیود در حالت موازی معکوس برابر خواهد بود با:

$$P_d^{rr} = \left( \frac{I_m t_a}{\pi} + \frac{I_{rr}(2t_a + t_b)}{8} \right) V_{dc} f_{sw} \quad (14)$$

که در رابطه فوق، پارامترها از مشخصه سوئیچینگ دیود تعیین می‌شوند. توان تلفاتی سوئیچینگ دیود نیز طبق رابطه (۱۵) محاسبه می‌گردد.

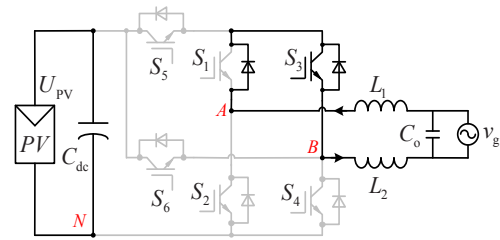
$$P_d^{sw} = \frac{1}{4} I_{rr} t_b V_{dc} f_{sw} \quad (15)$$

### شبیه‌سازی و تحلیل نتایج

اینورتر ارائه شده به همراه مبدل‌های پایه، با مشخصات المان‌های داده شده در جدول (۱) مورد شبیه‌سازی و ارزیابی قرار می‌گیرند. خروجی به دست آمده از این شبیه‌سازی شامل ولتاژ اینورتر ( $V_{grid}$ )، جریان بار ( $I_{grid}$ ) و جریان نشتی ( $I_{Leakage}$ ) در قسمت (a) و  $V_{AN}$ ،  $V_{BN}$  و  $V_{CM}$  در قسمت (b) می‌باشد.

جدول ۱. مقادیر اینورتر تحت آزمایش

مقدار	المان
۴۰۰ V	ولتاژ ورودی
۱۰۰۰ W	بار خروجی
۱۰ kHz	فرکانس کلید زنی
۵۰ Hz	فرکانس خط
۳ mH	هر دو سلف فیلتر
۲۲۰ uF	خازن فیلتر
۷۵ nF	خازن نشتی فتوولتائیک
۰/۰۱ Ohm	مقاومت زمان روشن شدن کلید
۰/۸ V	ولتاژ فوروارد دیود



شکل ۱۰. مسیر شارش جریان در حالت چهارم

### تلفات مدار

به منظور محاسبه تلفات اینورتر پیشنهادی، فرض می‌شود که جریان بار، تقریباً سینوسی بوده و طبق رابطه (۵) بیان شود. اگر مدت زمان هدایت کلیدها را با  $d(t)$  و مدت زمان خاموش بودن آن‌ها را با  $d'(t)$  نشان مدل کنیم، خواهیم داشت:

$$i(t) = I_m \sin(\omega t) \quad (6)$$

$$d(t) = M \sin(\omega t) \quad \& \quad d'(t) = 1 - d(t) \quad (7)$$

در زمان روشن بودن کلیدهای IGBT، ولتاژ کلکتور-امیتر اعمالی به آن با استفاده از رابطه (۸) بیان خواهد شد [۱۸]:

$$V_{CE} = V_t + i(t)R_{CE} \quad (8)$$

که در آن  $V_t$  افت ولتاژ کلید و  $R_{CE}$  مقاومت کلکتور-امیتر آن می‌باشد.

### تلفات کلید IGBT

تلفات هدایتی کلید IGBT در طول مدت زمان روشن بودن برابر است با [۱۹-۲۱]:

$$P_{cond}^{IGBT} = \frac{1}{2\pi} \int_0^{\pi} i(t) \cdot V_{CE} \cdot d(t) \cdot d(\omega t) \quad (9)$$

$$= \frac{I_M V_t M}{4} + \frac{I_M^2 R_{CE} M}{1.5\pi}$$

و در زمانی که هدایت نمی‌کند نیز داریم:

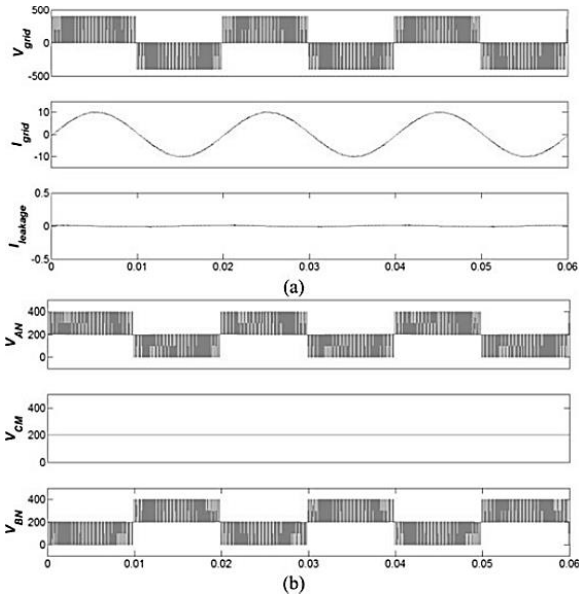
$$P_{noncond}^{IGBT} = \frac{1}{2\pi} \int_0^{\pi} i(t) \cdot V_{IGBT} \cdot d'(t) \cdot d(\omega t) \quad (10)$$

$$= I_M V_t \left(\frac{1}{\pi} - \frac{M}{4}\right) + I_M^2 R_{CE} \left(\frac{1}{4} - \frac{2M}{3\pi}\right)$$

تلفات کلید زنی سوئیچ‌ها در زمان روشن و خاموش شدن به ترتیب با روابط (۱۱) و (۱۲) محاسبه خواهند شد.

$$P_{sw-on}^{IGBT} = \frac{1}{2\sqrt{\pi}} f_{sw} \alpha_{on} I_m^{\beta_{on}} k_{on} \frac{V_{dc}}{V_{tes}} p_{on} \quad (11)$$

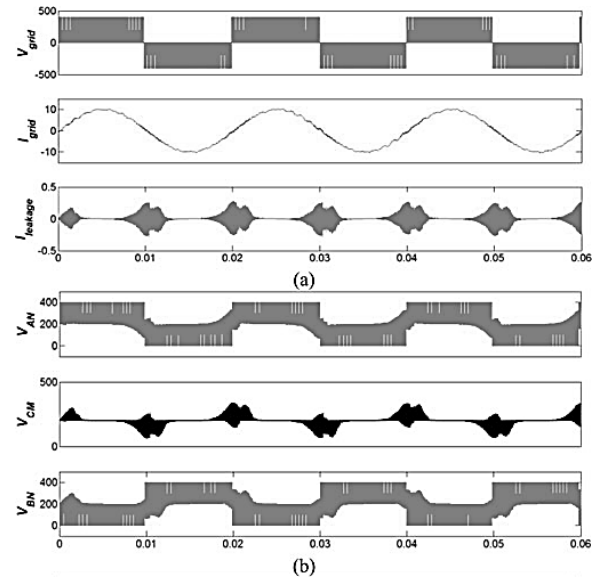
$$p_{on} = \frac{\Gamma\left(\frac{\beta_{on} + 1}{2}\right)}{\Gamma\left(\frac{\beta_{on}}{2}\right)}$$



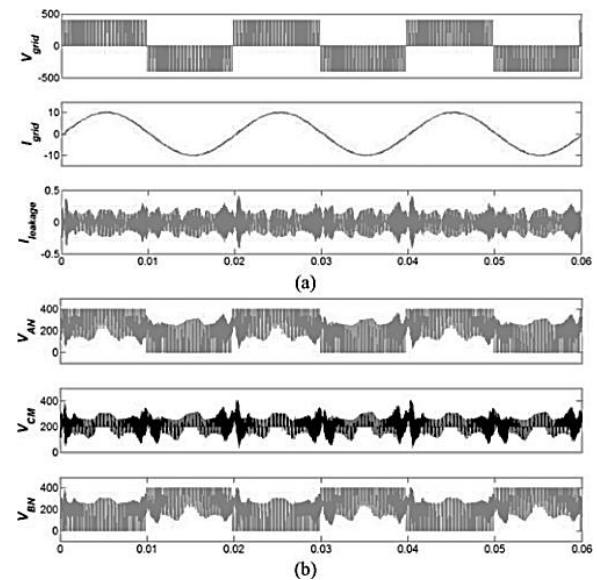
شکل ۱۹. خروجی‌های مدل پیشنهادی

از آنجایی که ولتاژ ورودی ۴۰۰ ولت در نظر گرفته شده است، لذا پیش‌بینی می‌شود که ولتاژ اینورتر بین ۴۰۰ ولت و -۴۰۰ ولت نوسان به صورت پالس مربعی متقارن نوسان کنند. زیرا هرگونه نامتقارنی مشاهده شده در این شکل موج، منجر به غیرخطی شدن ولتاژ  $V_{CM}$  خواهد شد. در تمام اینورترهای تحت آزمایش، جریان بار تقریباً سینوسی بوده و THD کمی را تولید می‌کند. جداول (۲) و (۳) به طور کامل پارامترها و تلفات مدار این مبدل‌ها را با هم مقایسه می‌کنند. جریان نشتی که با  $I_{Leakage}$  مشخص شده است، در صورت محدود شدن باید حول محور افقی صفر آمپر نوسان کند. ولتاژهای  $V_{AN}$  و  $V_{BN}$  نیز اگر به طور کامل مستطیلی باشند، ولتاژ  $V_{CM}$  به یک خط راست تبدیل خواهد شد که نشان‌دهنده عملکرد مناسب اینورتر است. از آنجایی که ظرفیت خازنی آرایه‌های فتوولتائیک نزدیک به سطح زمین، باعث تشکیل مسیری برای شارش جریان نشتی از قسمت DC به سمت AC شبکه می‌شوند. اگر این جریان از حد مجاز تجاوز کند باید طبق استانداردهای حفاظتی، آرایه فتوولتائیک از شبکه جدا گردد. زیرا این جریان باعث ایجاد هارمونیک، تلفات بالا و تداخل‌های الکترومغناطیسی می‌شود. از آنجایی که قابلیت اطمینان و بازده، دو پارامتر مهم در ارزیابی عملکرد اینورترها می‌باشند، لذا حذف جریان حالت مشترک کمک شایانی به بهبود این شاخص‌ها خواهد نمود.

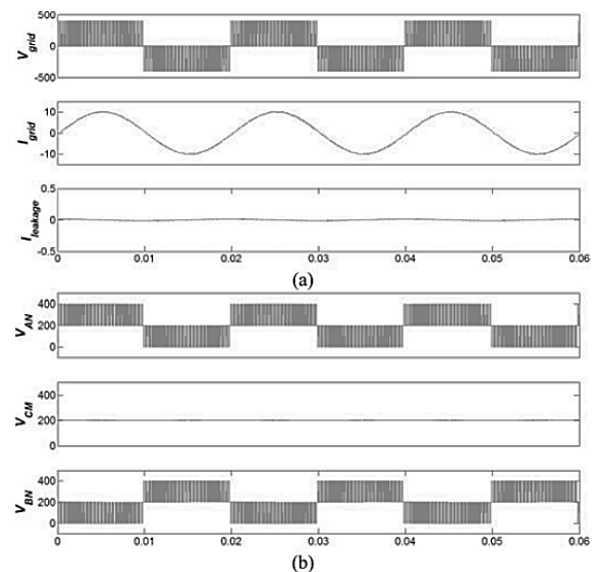
شکل (۱۶) خروجی‌های مدل HERIC را نشان می‌دهد. همان‌گونه که ملاحظه می‌گردد، جریان بار کاملاً سینوسی می‌باشد و تلاش برای حذف جریان نشتی با پیک‌های موقتی همراه می‌باشد. در شکل (۱۷) خروجی‌های مدل H5 به تصویر کشیده شده است که حاکی از محدود شدن جریان نشتی با پیک ۰/۴ آمپر خواهد بود. در شکل (۱۸) خروجی مدل H6



شکل ۱۶. خروجی‌های مدل HERIC

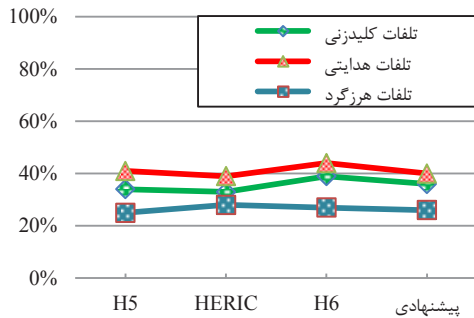


شکل ۱۷. خروجی‌های مدل H5



(b)

توان‌های هدایتی سهم عمده‌ای را در تولید تلفات کل مبدل‌ها خواهند داشت. شایان ذکر است که تغییر کلیدها از IGBT به MOSFET، حدوداً ۱۰ درصد از کل تلفات مدار را کاهش می‌دهد [۲۵-۲۶].



شکل ۲۰. سهم‌بندی تلفات مبدل‌ها

### نتیجه‌گیری

در این مقاله از دیدگاه ساختاری، به بررسی مبدل‌های پایه H5، HERIC، H6 و مبدل پیشنهادی که ترکیبی از این اینورترها می‌باشد، پرداخته شد. مسیر شارش جریان CMI در مبدل‌های فوق‌الذکر از طریق مجزا سازی در قسمت AC یا DC قطع می‌شود که باعث افزایش بازده و ایمنی خواهد شد. معمولاً سهم عمده تلفات در این گروه اینورترهای بدون ترانسفورماتور متعلق به تلفات هدایتی می‌باشد که با تغییر کلیدها از IGBT به MOSFET، در حدود ۱۰ درصد از تلفات کل کاسته خواهد شد. در توپولوژی‌های H5 و HERIC جریان حالت مشترک به‌طور کامل حذف نمی‌شود و با فرکانس بالا در مدار جریان خواهد یافت. این در حالی است که توپولوژی‌های H6 و ساختار ترکیبی پیشنهادی می‌تواند جریان CMI را به زیر ۱۵ میلی آمپر در سطح توان بار تحت شبیه‌سازی کاهش می‌دهند.

### مراجع

[1] H. F. Xiao, K. Lan, B. Zhou, L. Zhang and Z. Wu, "A Family of Zero-Current-Transition Transformerless Photovoltaic Grid-Connected Inverter," in IEEE Transactions on Power Electronics, vol. 30, no. 6, pp. 3156-3165, 2015.

[2] S. Anand, S. K. Gundlapalli and B. G. Fernandes, "Transformer-Less Grid Feeding Current Source Inverter for Solar Photovoltaic System," in IEEE Transactions on Industrial Electronics, vol. 61, no. 10, pp. 5334-5344, 2014.

[3] X. Guo, M. C. Cavalcanti, A. M. Farias and J. M. Guerrero, "Single-Carrier Modulation for

می‌دهد، زیرا جریان نشتی حذف شده و ولتاژ  $V_{CM}$  نیز در مقدار ۲۰۰ ولت که میانگین جمع ولتاژهای  $V_{BN}$  و  $V_{AN}$  می‌باشد، ثابت شده است. عملکرد مبدل پیشنهادی در شکل (۱۹) ارائه شده است که نشان‌دهنده حذف جریان نشتی به‌طور تقریباً کامل است. در این حالت جریان نشتی به حدود ۸ میلی آمپر می‌رسد که از استانداردهای حفاظتی نیز پیروی خواهد کرد [۲۳-۲۴]. حذف جریان نشتی بازده مبدل را بالا برده و باعث افزایش قابلیت اطمینان مدار خواهد شد. از آنجایی که مبدل‌های مورد بحث بیشتر در توان‌های پایین مورد استفاده قرار می‌گیرند، لذا تلفات و بازده آن‌ها تحت محدوده توان یک کیلووات ارزیابی شدند و در جدول (۳) قرار داده شد.

جدول ۲. مقایسه مبدل‌های تحت شبیه‌سازی

پارامترها	H6	H5	HERIC	پیشنهادی
تعداد کلید	۶	۵	۶	۶
تعداد دیود	۲	۰	۰	۰
تعداد گیت درایو لازم	۲	۲	۲	۲
تعداد کلید در حالت اکتیو	۳	۳	۲	۳
تعداد کلید در حالت هرزگرد	۱	۱	۱	۱
تعداد دیود در حالت اکتیو	۰	۰	۰	۰
تعداد دیود در حالت هرزگرد	۱	۱	۱	۱
$THD_{I_{load}}$	٪ ۱/۲۱	٪ ۱/۵۱	٪ ۱/۹۸	٪ ۱/۷۶
$CMI_{max}$ [A]	۰/۸	۰/۱۱	۰/۳۴	۰/۴۱

جدول ۳. ارزیابی تلفات مبدل‌های تحت شبیه‌سازی، با در نظر گرفتن جریان شارش یافته CMI

بار (وات)	H6	H5	HERIC	پیشنهادی
۵۰	٪ ۳/۵۵	٪ ۳/۷۸	٪ ۲/۲۶	٪ ۳/۰۲
۱۰۰	٪ ۲/۹۸	٪ ۳/۰۵	٪ ۲/۹۷	٪ ۲/۷۵
۵۰۰	٪ ۲/۱۹	٪ ۲/۳۹	٪ ۲/۲۸	٪ ۲/۰۸
۱۰۰۰	٪ ۱/۶۱	٪ ۱/۹۵	٪ ۱/۷۴	٪ ۱/۴۴

نمودار تحلیل تلفات و سهم‌بندی آن‌ها نیز بر حسب توان خروجی در شکل (۲۰) آورده شده است. ملاحظه می‌گردد که

- Power Elimination," in IEEE Transactions on Industrial Electronics, vol. 63, no. 2, pp. 1016-1026, 2016.
- [14] R. Selvamuthukumar, A. Garg and R. Gupta, "Hybrid Multicarrier Modulation to Reduce Leakage Current in a Transformerless Cascaded Multilevel Inverter for Photovoltaic Systems," in IEEE Transactions on Power Electronics, vol. 30, no. 4, pp. 1779-1783, 2015.
- [15] B. Ji, J. Wang and J. Zhao, "High-Efficiency Single-Phase Transformerless PV H6 Inverter With Hybrid Modulation Method," in IEEE Transactions on Industrial Electronics, vol. 60, no. 5, pp. 2104-2115, 2013.
- [16] X. Guo, R. He, J. Jian, Z. Lu, X. Sun and J. M. Guerrero, "Leakage Current Elimination of Four-Leg Inverter for Transformerless Three-Phase PV Systems," in IEEE Transactions on Power Electronics, vol. 31, no. 3, pp. 1841-1846, 2016.
- [17] H. Xiao and S. Xie, "Transformerless Split-Inductor Neutral Point Clamped Three-Level PV Grid-Connected Inverter," in IEEE Transactions on Power Electronics, vol. 27, no. 4, pp. 1799-1808, 2012.
- [18] W. Li, Y. Gu, H. Luo, W. Cui, X. He and C. Xia, "Topology Review and Derivation Methodology of Single-Phase Transformerless Photovoltaic Inverters for Leakage Current Suppression," in IEEE Transactions on Industrial Electronics, vol. 62, no. 7, pp. 4537-4551, 2015.
- [19] H. F. Xiao, K. Lan and L. Zhang, "A Quasi-Unipolar SPWM Full-Bridge Transformerless PV Grid-Connected Inverter with Constant Common-Mode Voltage," in IEEE Transactions on Power Electronics, vol. 30, no. 6, pp. 3122-3132, 2015.
- [20] T. Kerekes, R. Teodorescu, M. Liserre, C. Klumpner and M. Sumner, "Evaluation of Three-Phase Transformerless Photovoltaic Inverter Topologies," in IEEE Transactions on Power Electronics, vol. 24, no. 9, pp. 2202-2211, 2009.
- [21] R. Gonzalez, E. Gubia, J. Lopez and L. Marroyo, "Transformerless Single-Phase Multilevel-Based Photovoltaic Inverter," in IEEE Transactions on Industrial Electronics, vol. 55, no. 7, pp. 2694-2702, 2008.
- [22] H. Xiao and S. Xie, "Leakage Current Analytical Model and Application in Single-Phase Transformerless Photovoltaic Grid-Connected Inverter," in IEEE Transactions on Electromagnetic Compatibility, vol. 52, no. 4, pp. 902-913, 2010.
- [23] R. Gonzalez, J. Lopez, P. Sanchis and L. Marroyo, "Transformerless Inverter for Single-Neutral-Point-Clamped Inverters in Three-Phase Transformerless Photovoltaic Systems," in IEEE Transactions on Power Electronics, vol. 28, no. 6, pp. 2635-2637, 2013.
- [4] Y. Yang, F. Blaabjerg and H. Wang, "Low-Voltage Ride-Through of Single-Phase Transformerless Photovoltaic Inverters," in IEEE Transactions on Industry Applications, vol. 50, no. 3, pp. 1942-1952, 2014.
- [5] L. Zhang, K. Sun, L. Feng, H. Wu and Y. Xing, "A Family of Neutral Point Clamped Full-Bridge Topologies for Transformerless Photovoltaic Grid-Tied Inverters," in IEEE Transactions on Power Electronics, vol. 28, no. 2, pp. 730-739, 2013.
- [6] T. Kerekes, R. Teodorescu, P. Rodríguez, G. Vázquez and E. Aldabas, "A New High-Efficiency Single-Phase Transformerless PV Inverter Topology," in IEEE Transactions on Industrial Electronics, vol. 58, no. 1, pp. 184-191, 2011.
- [7] N. Zhu, J. Kang, D. Xu, B. Wu and Y. Xiao, "An Integrated AC Choke Design for Common-Mode Current Suppression in Neutral-Connected Power Converter Systems," in IEEE Transactions on Power Electronics, vol. 27, no. 3, pp. 1228-1236, 2012.
- [8] X. Guo, "A Novel CH5 Inverter for Single-Phase Transformerless Photovoltaic System Applications," in IEEE Transactions on Circuits and Systems II: Express Briefs, vol. 64, no. 10, pp. 1197-1201, 2016.
- [9] H. Xiao, S. Xie, Y. Chen and R. Huang, "An Optimized Transformerless Photovoltaic Grid-Connected Inverter," in IEEE Transactions on Industrial Electronics, vol. 58, no. 5, pp. 1887-1895, 2011.
- [10] Y. P. Siwakoti and F. Blaabjerg, "Common-Ground-Type Transformerless Inverters for Single-Phase Solar Photovoltaic Systems," in IEEE Transactions on Industrial Electronics, vol. 65, no. 3, pp. 2100-2111, 2018.
- [11] N. Vázquez, M. Rosas, C. Hernández, E. Vázquez and F. J. Perez-Pinal, "A New Common-Mode Transformerless Photovoltaic Inverter," in IEEE Transactions on Industrial Electronics, vol. 62, no. 10, pp. 6381-6391, 2015.
- [12] D. Barater, G. Buticchi, E. Lorenzani and C. Concarì, "Active Common-Mode Filter for Ground Leakage Current Reduction in Grid-Connected PV Converters Operating With Arbitrary Power Factor," in IEEE Transactions on Industrial Electronics, vol. 61, no. 8, pp. 3940-3950, 2014.
- [13] Y. Tang, W. Yao, P. C. Loh and F. Blaabjerg, "Highly Reliable Transformerless Photovoltaic Inverters With Leakage Current and Pulsating

- Leakage Current Reduction for Transformerless PV Systems," in IEEE Transactions on Industrial Electronics, vol. 63, no. 12, pp. 7823-7832, 2016.
- [26] B. Gu, J. Dominic, J. Lai, C. Chen, T. LaBella and B. Chen, "High Reliability and Efficiency Single-Phase Transformerless Inverter for Grid-Connected Photovoltaic Systems," in IEEE Transactions on Power Electronics, vol. 28, no. 5, pp. 2235-2245, 2013.
- Phase Photovoltaic Systems," in IEEE Transactions on Power Electronics, vol. 22, no. 2, pp. 693-697, 2007.
- [24] B. Yang, W. Li, Y. Gu, W. Cui and X. He, "Improved Transformerless Inverter With Common-Mode Leakage Current Elimination for a Photovoltaic Grid-Connected Power System," in IEEE Transactions on Power Electronics, vol. 27, no. 2, pp. 752-762, 2012.
- [25] X. Guo and X. Jia, "Hardware-Based Cascaded Topology and Modulation Strategy With

