

روشی جدید در طراحی شبکه اتصال داخلی آرایه‌های آنالوگ برنامه‌پذیر میدانی

حمزه اسفندیارپور^۱

امیرمسعود سوداگر^۲، پرویز امیری^۳

چکیده

در این مقاله ابتدا آرایه‌های آنالوگ برنامه‌پذیر میدانی (FPAA) معرفی و سپس روشی جدید در طراحی شبکه اتصال داخلی آنها گزارش می‌شود. یک شبکه محلی جدید درون شبکه اتصال داخلی پیشنهاد و برای هر بلوک آنالوگ قابل پیکربندی به کار گرفته می‌شود. شبکه پیشنهادی قابلیت اتصال کامل و بدون انسداد را داشته و نسبت به تنها شبکه دیگری که این ویژگی را دارد (شبکه تقاطعی) دارای مزیت‌هایی است که عبارتند از: تعداد کلیدهایی که به‌طور سری در مسیر سیگنال قرار می‌گیرند یک عدد است ولی در تقاطعی دو عدد. در شبکه‌های متصل به CAB های شامل هشت و چهل گره (منظور گره متصل به شبکه است) تعداد کل کلیدها به ترتیب ۳۶ عدد ($0.56/25$) و ۸۲۰ عدد ($0.51/25$)، مساحت اشغال شده به ترتیب $6340/175 \mu m^2$ ($0.64/83$) و $46780.5 \mu m^2$ ($0.66/3$)، تعداد کلیدهای متصل به مسیر سیگنال به ترتیب ۱۰ عدد ($0.41/67$) و ۴۲ عدد (0.35) و میانگین مجموع ظرفیت‌های پارازیتی متصل به مسیر سیگنال به ترتیب $131/94$ fF ($0.31/25$) کاهش می‌یابد.

کلید واژه

مدارهای مجتمع، آرایه‌های آنالوگ برنامه‌پذیر میدانی (FPAA)، بلوک آنالوگ قابل پیکربندی، شبکه اتصال داخلی، کلید.

^۱ دانشجوی کارشناسی ارشد برق الکترونیک، دانشگاه تربیت دبیر شهید رجایی h_es166@yahoo.com

^۲ استادیار دانشکده مهندسی برق و کامپیوتر، دانشگاه صنعتی خواجه نصیرالدین طوسی

^۳ استادیار دانشکده مهندسی برق و کامپیوتر، دانشگاه تربیت دبیر شهید رجایی

تاریخ پذیرش: ۱۸ خرداد ۱۳۹۲

تاریخ دریافت: ۱۱ اسفند ۱۳۹۱

مقدمه

امروزه علاوه بر مدارهای مجتمع استاندارد، مدارهای مجتمع با کاربرد خاص^۴ نیز بر اساس نیاز کاربر ساخته می‌شود. دو روش در طراحی مدارهای مجتمع یاد شده وجود دارد: روش سفارشی و روش نیمه‌سفارشی. در روش سفارشی، طراحی مدار به‌طور کامل انجام شده و ساخته می‌شود و سپس به‌دست کاربر می‌رسد. در این روش مدار ساخته شده از نظر کارایی و مساحت اشغال شده بهینه است اما نیازمند صرف زمان و تلاش قابل ملاحظه‌ای از سوی طراح است و ساخت آن نیز معمولاً با هزینه نسبتاً بیشتر انجام می‌شود. در روش نیمه‌سفارشی، یک مدار مجتمع با عمومیتی نسبتاً بیشتر از دیدگاه بلوکهای مداری قابل استفاده ساخته می‌شود و پیاده‌سازی و نهایی‌سازی مدار موردنظر توسط کاربر انجام می‌پذیرد. در این روش طراح به استفاده از اجزا و مدارهای پایه‌ی موجود محدود می‌شود و مدار حاصل نسبت به روش سفارشی از دیدگاه سرعت و توان مصرفی از کیفیت پایین‌تری برخوردار است. در روش مذکور، مدارها یا به‌صورت نیمه ساخته شده و یا تماماً ساخته شده اما برنامه‌پذیر در اختیار استفاده‌کننده قرار می‌گیرد و تکمیل یا برنامه‌ریزی آنها بر عهده وی خواهد بود. این مدارها با ساختاری عمومی و با استفاده از آرایه‌ای از گیت‌ها^۵ یا بلوک‌های مداری شامل اجزا و مدارهای پایه به بازار عرضه می‌شود. این مدارهای مجتمع اگر برای حوزه دیجیتال طراحی شوند مدارهای منطقی برنامه‌پذیر و اگر برای حوزه آنالوگ طراحی شوند آرایه‌های آنالوگ برنامه‌پذیر میدانی^۶ FPAA نامیده می‌شوند [۱]. در ادامه مقاله ابتدا توصیف کلی از FPAA ارائه می‌شود که در قسمت دوم این توصیف شبکه‌های اتصال داخلی FPAA های پیشین بررسی و مقایسه می‌شوند. سپس روشی جدید در طراحی شبکه اتصال داخلی معرفی شده، پس از آن طراحی و نتایج شبیه‌سازی ارائه می‌شود.

توصیف کلی FPAA

یک آرایه آنالوگ برنامه‌پذیر میدانی (FPAA)، مدار مجتمعی است که می‌تواند با استفاده از مجموعه‌ای از بلوک‌های آنالوگ قابل پیکربندی یا بلوک‌های آنالوگ محاسباتی (CAB^۷) و یک شبکه اتصال‌های برنامه‌پذیر، برای پیاده‌سازی تابع‌های آنالوگ مختلف پیکربندی شود و با استفاده از حافظه‌های موجود در درون تراشه برنامه‌ریزی شود [۲].

Application-Specific Integrated Circuits (ASIC)^۴

Gate Arrays^۵

Field-Programmable Analog Arrays (FPAA)^۶

Configurable Analog Block (Computational Analog Block)^۷

همان‌طور که در شکل ۱ نشان داده شده، FPAA به‌طور کلی شامل سه قسمت اصلی است که عبارتند از:

۱- بلوک آنالوگ قابل‌پیکربندی (CAB) ۲- شبکه اتصال داخلی ۳- حافظه داخلی مورد نیاز برای پیکربندی افزاره^۸.

CAB ها از طریق شبکه اتصال به یکدیگر متصل هستند و برنامه‌ریزی FPAA بر اساس مقادیر بیت‌های یک رشته بیتی که توسط کاربر تعیین می‌شوند، انجام می‌گیرد.

بلوک آنالوگ قابل‌پیکربندی یا بلوک آنالوگ محاسباتی

CAB محلی است که اجزای مداری پایه در آن قرار دارند. اجزای مداری پایه ممکن است ترانزیستور، تقویت‌کننده عملیاتی، تقویت‌کننده هدایت‌انتقالی عملیاتی (OTA^۹)، ناقل جریان، پردازنده فوریه و غیره باشند. هر چه اجزای مداری کوچک‌تر باشند انعطاف‌پذیری و عمومیت بیشتر و کارایی کمتر می‌شود و برعکس [۳].

شبکه اتصال داخلی

شبکه اتصال داخلی برای اتصال بین سرهای اجزا یا مدارهای داخل FPAA به یکدیگر به‌کار می‌رود. این اتصال‌ها به‌وسیله کلید^{۱۰} انجام می‌شود. در عمل کلیدها ایده‌آل نیستند. پژوهشگران این حوزه تلاش کرده و می‌کنند تا اثر کلیدهای غیر ایده‌آل را بر مدارهای پیکربندی شده در FPAA کاهش دهند. این تلاش در دو زمینه است:

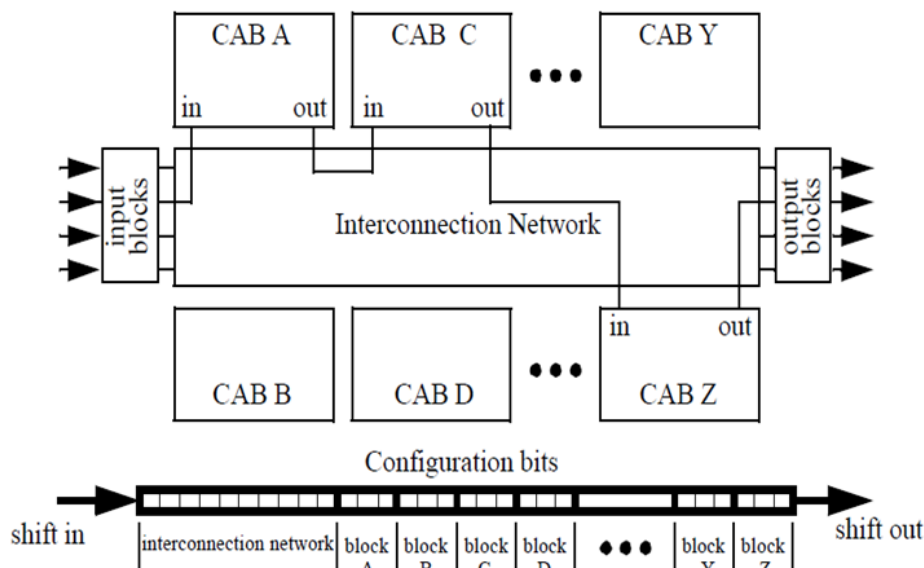
۱- طراحی کلیدی که به ایده‌آل نزدیک باشد. ۲- طراحی معماری شبکه‌ای که کمترین تعداد کلید را در مسیر سیگنال ایجاد کند.

مهم‌ترین ویژگی‌های اثرگذار بر انتخاب یک معماری مناسب برای شبکه اتصال داخلی عبارتند از: ۱- کمینه بودن تعداد کلیدهایی که به صورت سری در مسیر سیگنال قرار می‌گیرند (تعداد اتصال‌ها).

۲- کمینه بودن تعداد کل کلیدها و مساحت اشغال شده به‌وسیله شبکه.

۳- کمینه بودن اثرهای پارازیتی شبکه.

Device^۸
Operational Transconductance Amplifier^۹
Switch^{۱۰}



شکل ۱. نمودار بلوکی مفهومی FPA [۲].

۴- انعطاف‌پذیری شبکه: هر چه انعطاف‌پذیری یک شبکه بیشتر باشد امکان اتصال یک عنصر متعلق به یک CAB به عناصر بیشتری در داخل همان CAB یا در دیگر CAB های FPA وجود دارد.

۵- قابلیت اتصال شبکه: هر چه قابلیت اتصال یک شبکه بیشتر باشد تعداد مسیرهای ارتباطی بین عناصر یک CAB با همدیگر یا با عناصر دیگر CAB ها بیشتر می‌شود [۳].

تاکنون معماری‌های مختلفی برای شبکه اتصال داخلی به‌کارگرفته شده است. در [۴] شبکه اتصال داخلی محلی^{۱۱} به‌کارگرفته شده که در آن، هر CAB می‌تواند به خودش و هشت همسایه نزدیک خود متصل شود. در شکل ۲ (الف) یک شبکه اتصال محلی نشان داده می‌شود. این یک محدودیت جدی در انعطاف‌پذیری این FPA است [۳]. ایده مشابهی در [۵] ارائه شده که در آن هدایت‌کننده‌های انتقالی قابل تنظیم به‌صورت دیجیتالی به عنوان عنصر محاسباتی به‌کارگرفته شده‌اند. در این طرح، CAB ها در الگوی شش گوشه‌ای منظم شده‌اند. هر CAB شامل هفت هدایت‌کننده انتقالی قابل برنامه‌ریزی است که شش تای آنها به CAB های همسایه وصل می‌شود و

^{۱۱} Local Interconnection Network

یکی دیگر برای فیدبک محلی مورد استفاده قرار می‌گیرد. این FPAAs به منظور پیاده‌سازی فیلترهای Gm-C طراحی شده است. باز هم، کمبود سخت افزار مسیریابی اختصاصی یک عامل محدودکننده در این طرح است، اما اگر کاربرد موردنظر طراحی فیلترهای Gm-C باشد نتیجه رضایت‌بخش است [۳]. در [۶] معماری خیلی محدودی ارائه شده که در آن هیچ‌گونه کلید الکترونیکی در مسیر سیگنال قرار ندارد. شاید این طرح مزیت‌هایی همچون افزایش پهنای باند و کاهش سیگنال به نویز (SNR) را داشته باشد اما انعطاف‌پذیری و عمومیت موردنظر برای یک FPAAs همه منظوره را ندارد [۳]. طرح دیگری که برای شبکه پیشنهاد شده، شبکه اتصال داخلی سراسری^{۱۲} است (شکل ۲ (ب)). به کمک این شبکه از طریق مسیره‌های عمودی و افقی و گاهی قطری می‌توان اتصال‌هایی بین CABها ایجاد کرد. انعطاف‌پذیری در این شبکه نسبت به شبکه محلی بهبود می‌یابد در عوض تعداد کلیدهایی که در مسیر سیگنال قرار می‌گیرند (تعداد اتصال‌ها) نسبت به شبکه محلی زیادتر می‌شود. در [۷] معماری اتصال داخلی ارائه شده که در آن از هر دو نوع مسیریابی سیگنال محلی و سراسری استفاده می‌شود. به طوری که شبکه اتصال داخلی محلی درون شبکه اتصال داخلی سراسری قرار می‌گیرد. این نوع پیکربندی، مسیریابی محلی را برای چهار سلول همسایه فراهم می‌کند، به علاوه اتصال‌هایی برای درگاه‌های سراسری وجود دارد که در جهات افقی، عمودی و به صورت قطری می‌باشند. این سلسله مراتب دو گانه انعطاف‌پذیری مسیریابی را در درون FPAAs افزایش می‌دهد [۸]. یکی از شبکه‌های اتصال بسیار انعطاف‌پذیر شبکه تقاطعی^{۱۳} است (شکل ۲ (ج)). شبکه تقاطعی معماری بدون انسداد، با قابلیت اتصال کامل را پیشنهاد می‌کند. اما برای تعداد زیاد ورودی‌ها و خروجی‌ها اندازه این شبکه خیلی بزرگ می‌شود. به طور نمونه شبکه یاد شده در [۹ و ۱۰] به کار گرفته شده است. در [۱۱] Lee و Gulak با استفاده از شبکه درخت تناور^{۱۴} سعی در حل مشکل شبکه تقاطعی نموده‌اند. آن‌ها از یک شبکه درخت تناور سلسله مراتبی از کلیدهای تقاطعی کوچک استفاده کرده‌اند که CABها به عنوان برگ‌های درخت به آن وصل می‌شوند (شکل ۲ (د)). در تلاش برای کمینه کردن اندازه مورد نیاز شبکه کلیدها، تعداد اتصال‌ها زیاد شد [۳]. Tyson S. Hall و همکارانش در گروه CADSP^{۱۵} در موسسه فنی Georgia یک شبکه اتصال داخلی ارائه کردند که ترکیبی از شبکه‌های سراسری و تقاطعی و محلی است. این شبکه همراه با بهره‌گیری از برخی مزایای شبکه تقاطعی، از شبکه سراسری نیز برای جلوگیری از بزرگ شدن اندازه شبکه بهره برده است. انعطاف‌پذیری شبکه یادشده بالا بوده و قابلیت اتصال آن از تمام

^{۱۲} Global Interconnection Network

^{۱۳} Crossbar Network

^{۱۴} Fat-tree Network

^{۱۵} Cooperative Analog/Digital Signal Processing

شبکه‌ها بجز تقاطعی بالاتر است. همچنین تعداد اتصال‌ها در مسیر سیگنال در ارتباط گره‌های یک CAB یا دو CAB واقع در یک ستون، دو عدد و مانند بهترین شبکه موجود از این لحاظ (تقاطع) است. تعداد اتصال‌ها همواره از درخت تناور کمتر است. کار ارزشمند دیگری که در این شبکه انجام شده، به‌کارگیری یک شبکه تقاطعی ناقص برای هر CAB است که به کمک آن می‌توان تعداد بیشتری از اجزای CAB را در تحقق مدارها به‌کارگرفت. چون این شبکه تقاطعی برای ارتباط بین گره‌های هر CAB طراحی شده، شبکه محلی تقاطعی نامیده شده است. با وجود این مزیت‌ها در شبکه ترکیبی مورد بحث اثرهای پارازیتی و در برخی موارد (در ارتباط گره‌های دو CAB واقع در دو ستون مختلف) تعداد اتصال‌ها زیاد است اما در مجموع از دیگر شبکه‌ها برتر است. در این مقاله، شبکه ترکیبی یادشده بهبود داده می‌شود. این شبکه در شکل ۳ نشان داده می‌شود. لازم به ذکر است که FPAAهایی که در گروه CADSP طراحی می‌شوند^{۱۶} RASP نام دارند. طراحی‌های بعدی RASP به عنوان نسخه جدیدتر آن معرفی می‌شوند. مثلاً RASP 1.0، RASP 1.5، RASP 2.5 و غیره [۳]. شبکه مورد بحث در نسخه‌های اخیر RASP نیز به‌کارگرفته شده است [۱۲]. خلاصه بررسی و مقایسه شبکه‌های اتصال داخلی مهم در جدول (۱) می‌آید.

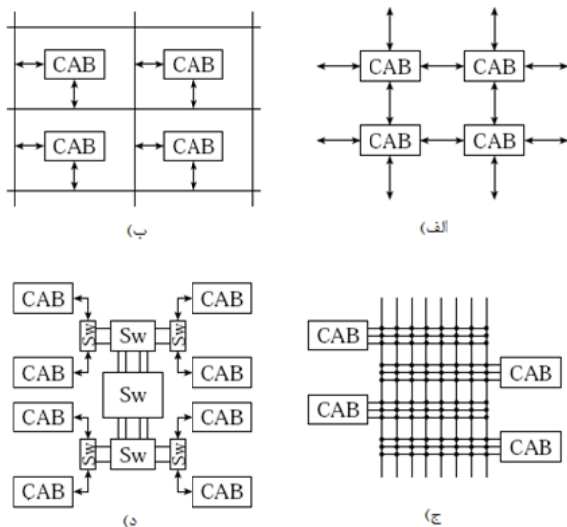
حافظه داخلی موردنیاز برای پیکربندی افزاره

معمولاً دو نوع حافظه پیکربندی در مدارهای مجتمع آنالوگ برنامه‌پذیر یافت می‌شوند. ثبات‌های دیجیتال که به‌طور گسترده‌ای برای ذخیره‌سازی حالت کلیدهای اتصال و همچنین مقادیر اجزا همانند آرایه‌های خازنی قابل‌برنامه‌ریزی استفاده می‌شوند و حافظه‌های آنالوگ که به‌طور معمول برای ذخیره‌سازی پارامترهای مداری از قبیل ضرایب تقویت یا ولتاژ گیت ترانزیستورهای MOS در مداری که مقاومت برنامه‌پذیر را پیاده‌سازی می‌کند، به‌کار می‌روند. ذخیره ولتاژ در یک خازن معمولی‌ترین پیاده‌سازی حافظه آنالوگ است و نیاز به‌وسایله‌ای برای تغییر ولتاژ ذخیره‌شده دارد و همچنین خطای ناشی از تزریق بار از ترانزیستورهای مجاور را باید در نظر گرفت [۱۳].

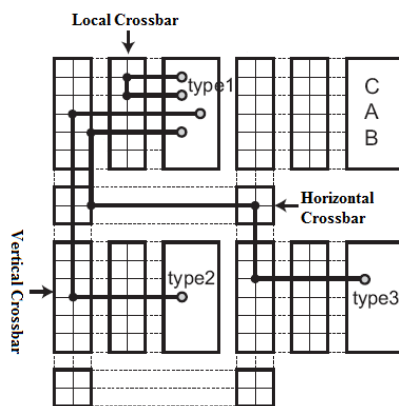
روش جدید در طراحی شبکه اتصال داخلی

به منظور بهبود شبکه اتصال داخلی، در این مقاله یک شبکه محلی جدید پیشنهاد می‌شود که می‌تواند جایگزین شبکه محلی تقاطعی شود. شبکه محلی پیشنهادی در واقع یک شبکه بدون

انسداد با قابلیت اتصال کامل است. شکل ۴ معماری شبکه محلی تقاطعی و شکل ۵ شبکه محلی پیشنهادی را نشان می‌دهد. برای مقایسه در شرایط مشابه، شبکه محلی تقاطعی کامل که ویژگی مهم بالا را دارد در نظر گرفته می‌شود. همچنین، برای سادگی شکل، هر دو شبکه برای یک CAB



شکل ۲. تعدادی از طرح‌های شبکه اتصال داخلی مختلف استفاده شده در FPAA ها (الف) شبکه اتصال داخلی محلی (ب) شبکه اتصال داخلی سراسری (ج) شبکه اتصال داخلی تقاطعی (د) شبکه اتصال داخلی درخت تناور [۳].



شکل ۳. شبکه ترکیبی از شبکه‌های سراسری و تقاطعی و یک شبکه محلی خاص [۱۲].

جدول ۱. خلاصه بررسی و مقایسه شبکه‌های اتصال داخلی مهم

نوع معماری شبکه اتصال داخلی	مزیت	عیب
۱- محلی	- قابل استفاده برای تعداد زیادی از مدارهای آنالوگ - تعداد اتصال‌ها کمتر از درخت تناور و سراسری	- محدودیت شدید انعطاف‌پذیری - قابلیت اتصال پایین
۲- سراسری	- انعطاف‌پذیرتر از محلی - تعداد اتصال‌ها کمتر از درخت تناور	- اندازه به نسبت بزرگ - قابلیت اتصال پایین - تعداد اتصال‌ها بیشتر از محلی و تقاطعی
۳- تقاطعی	- انعطاف‌پذیری بالا - دارای قابلیت اتصال کامل و بدون انسداد	- اندازه بسیار بزرگ برای تعداد زیاد ورودی و خروجی
۴- درخت تناور	- انعطاف‌پذیرتر از محلی - اندازه کوچک‌تر از تقاطعی	- تعداد زیاد اتصال‌ها - اندازه به نسبت بزرگ - قابلیت اتصال پایین
۵- ترکیب محلی و سراسری	- انعطاف‌پذیرتر از محلی - تعداد اتصال‌ها کمتر از درخت تناور	- اندازه به نسبت بزرگ - تعداد اتصال‌ها اغلب بیشتر از تقاطعی - قابلیت اتصال پایین
۶- ترکیب محلی و سراسری و تقاطعی	- امکان استفاده بیشتر از اجزای CAB - انعطاف‌پذیری بالا - قابلیت اتصال بالاتر از همه شبکه‌ها غیر از تقاطعی - تعداد اتصال‌ها کمتر از درخت تناور	- اندازه بزرگ - تعداد اتصال‌ها گاهی بیشتر از تقاطعی

فرضی دارای هشت گره ترسیم شده‌اند. در شکل ۶ شبکه‌های محلی تقاطعی (الف) و پیشنهادی (ب) همراه با بخشی از شبکه سراسری و یک اتصال نمونه با به‌کارگیری شبکه محلی و مدل اتصال در هر یک از دو شبکه نشان داده شده است. معادل الکتریکی ساده شده برای هر یک از این دو شبکه با استفاده از مقاومت برای مدل کردن مقاومت حالت روشن کلیدها و خازن برای مدل کردن ظرفیت خازنی متصل به خطوط ارتباطی در شکل نشان داده شده است [۱۲].

از جمله مزایای مهم شبکه محلی پیشنهادی می‌توان به توپولوژی آن اشاره کرد که امکان به‌کارگیری تمام اجزای درون CAB را فراهم می‌آورد.

کاهش تعداد کلیدهای سری در مسیر سیگنال از دیگر مزیت‌های این شبکه است که به‌ویژه در مورد انتقال سیگنال‌های آنالوگ از اهمیت بالایی برخوردار است. همان‌گونه که در شکل‌های ۴ تا ۶ نشان داده شده، برای ایجاد ارتباط بین هر دو گره در شبکه محلی تقاطعی به دو کلید نیاز است حال آن‌که در شبکه محلی پیشنهادی برای این منظور تنها از یک کلید استفاده می‌شود. برتری دیگر شبکه پیشنهادی کاهش تعداد کل کلیدهای شبکه است. اگر تعداد گره‌های CAB را با m و تعداد کل کلیدها را با N_{TS} نمایش دهیم تعداد کل کلیدهای شبکه‌های تقاطعی و پیشنهادی به ترتیب از رابطه‌های (۱) و (۲) به‌دست می‌آید:

$$N_{TS} = m \times m = m^2 \quad (1)$$

$$N_{TS} = \frac{m(m-1)}{2} \quad (2)$$

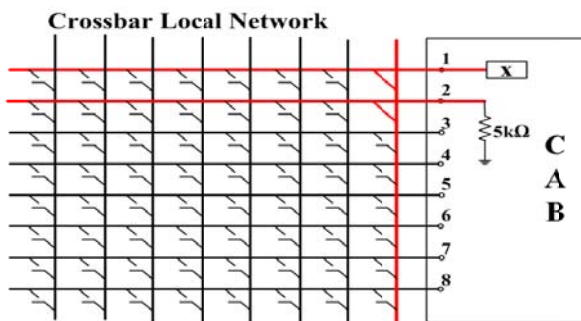
که نشان‌دهنده کاهش قابل ملاحظه تعداد کل کلیدها در شبکه پیشنهادی نسبت به شبکه تقاطعی است. این امر به‌نوبه خود منجر به کاهش مساحت تراشه و همچنین کاهش محسوس ظرفیت پارازیتی مربوطه خواهد شد.

مزیت دیگر شبکه پیشنهادی، کاهش مجموع ظرفیت‌های پارازیتی متصل به مسیر سیگنال است. اگر تعداد گره‌های CAB را با m و تعداد کلیدهای متصل به هر مسیر سیگنال را با N_{SSP} نمایش دهیم تعداد کلیدهای متصل به هر مسیر سیگنال، زمانی که به ترتیب شبکه تقاطعی و پیشنهادی به‌کارگرفته می‌شود از رابطه‌های (۳) و (۴) به‌دست می‌آید:

$$N_{SSP} = 3m \quad (3)$$

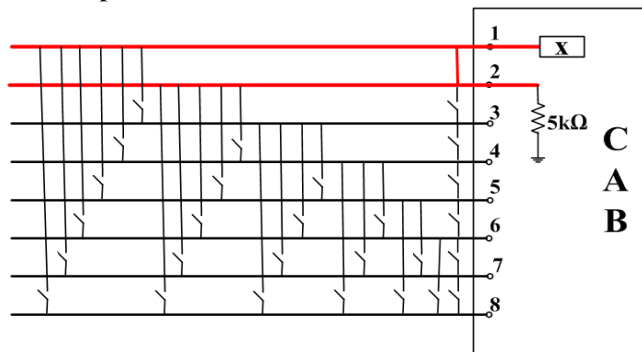
$$N_{SSP} = 2(m - 1) \quad (4)$$

که این تعداد در شبکه محلی نسبت به شبکه تقاطعی $(m + 2)$ عدد کمتر است. این امر موجب کاهش مجموع ظرفیت‌های پارازیتی متصل به مسیر سیگنال و در نتیجه افزایش سرعت در شبکه پیشنهادی نسبت به شبکه تقاطعی خواهد شد.

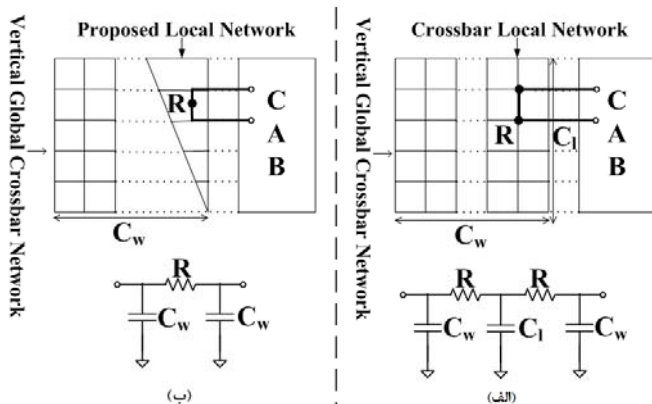


شکل ۴. معماری شبکه محلی تقاطعی و حالتی که ارتباط بین گره‌های شماره یک و دو برقرار شده است.

Proposed Local Network



شکل ۵. معماری شبکه محلی پیشنهادی و حالتی که ارتباط بین گره‌های شماره یک و دو برقرار شده است.



شکل ۶. الف) شبکه محلی تقاطعی و بخشی از شبکه سراسری مربوط به FPAAهای خانواده RASP همراه با مدل اتصال. ب) شبکه محلی پیشنهادی و بخشی از شبکه سراسری همراه با مدل اتصال.

طراحی و نتایج شبیه‌سازی

به منظور ارزیابی شبکه پیشنهادی، این شبکه ابتدا در یک فرآیند CMOS $0.18 \mu\text{m}$ در سطح ترانزیستور طراحی و شبیه‌سازی شد. سپس جانمایی این شبکه ترسیم گردید و خواص پارازیتی مربوط به اتصالات و همچنین ترانزیستورهای تشکیل‌دهنده آن استخراج گردید. آنگاه، با هدف انجام یک بررسی مقایسه‌ای، شبکه‌ای تقاطعی با مشخصات طراحی مشابه نیز طراحی و شبیه‌سازی شد. برای بررسی مساحت اشغال شده ابتدا طرح جانمایی هر یک از شبکه‌های محلی برای حالت‌هایی که CABهای آن‌ها دارای ۸، ۱۲، ۱۶، ۲۰، ۲۴، ۲۸، ۳۲، ۳۶ و ۴۰ گره است ترسیم شد. طرح‌های جانمایی دو شبکه ذکر شده در بالا برای CAB دارای هشت گره و همچنین کلید در شکل ۷ نشان داده شده است.

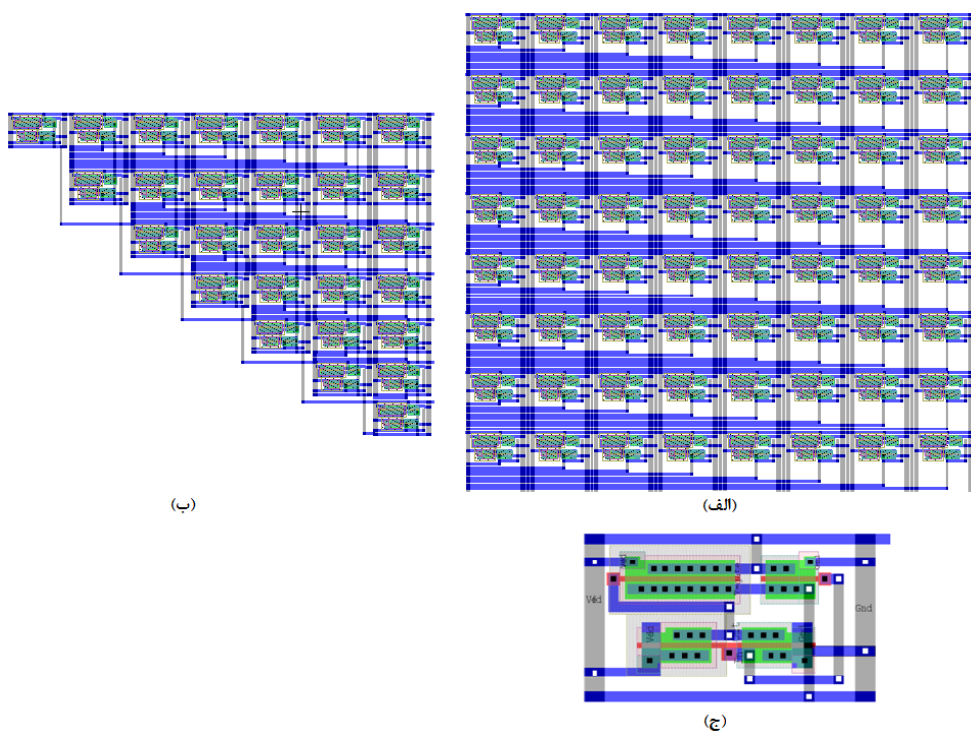
در شکل‌های ۴ و ۵ ولتاژی را که جزء X از اجزای درون CAB به گره شماره یک اعمال می‌کند (در این جا $1/8V$) پس از افت روی کلیدها/کلید به گره شماره دو (سر مقاومت $5k\Omega$) اعمال می‌شود. مقدار افت ولتاژ از گره شماره یک تا دو با تقریب، در شبکه محلی تقاطعی $0.41V$ ولت و در پیشنهادی $0.21V$ ولت است. پس افت ولتاژ در ارتباط بین دو گره از یک CAB در شبکه محلی پیشنهادی نسبت به تقاطعی ۵۱٪ کاهش می‌یابد.

تعداد کل کلیدها بر حسب تعداد گره‌های CAB برای دو شبکه مورد بررسی در شکل ۸ نشان داده شده است. با توجه به این نمودار و رابطه‌های (۱) و (۲)، تعداد کل کلیدها در شبکه محلی

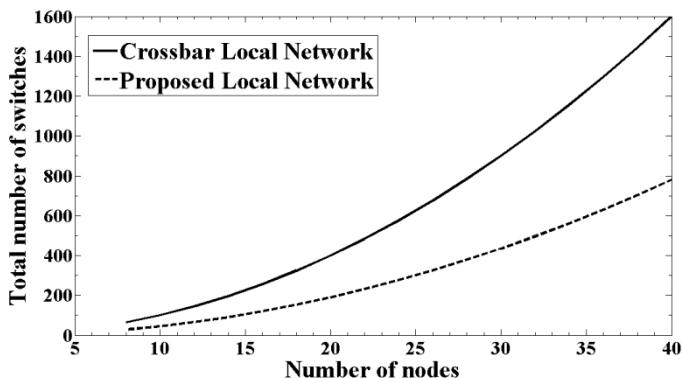
پیشنهادی نسبت به تقاطعی، برای CAB هشت و چهل گره به ترتیب ۳۶ عدد (۵۶/۲۵)٪ و ۸۲۰ عدد (۵۱/۲۵)٪ کمتر می‌شود.

با توجه به جانمایی‌های دو شبکه، مساحت اشغالی شبکه پیشنهادی نسبت به شبکه تقاطعی به ترتیب برای CAB هشت و چهل گره $۶۳۴۰/۱۷۵ \mu\text{m}^2$ (۶۴/۸۳)٪ و $۴۶۷۸۰۴/۵۶ \mu\text{m}^2$ (۶۶/۳)٪ کاهش می‌یابد. نمودار تغییرات مساحت اشغالی دو شبکه مورد بررسی بر حسب تعداد گره‌های CAB در شکل ۹ نشان داده شده است.

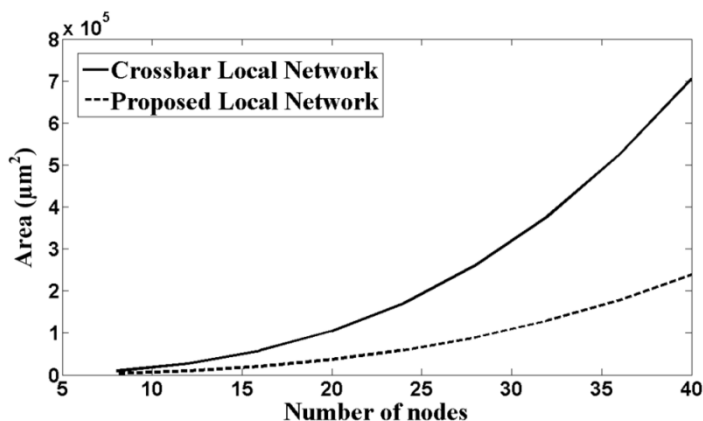
نمودار تغییرات تعداد کلیدهای متصل به مسیر سیگنال به ازای تغییر در تعداد گره‌های CAB رسم شده و در شکل ۱۰ نشان داده می‌شود. که این تعداد در شبکه‌های محلی پیشنهادی نسبت به



شکل ۷. طرح جانمایی (الف) شبکه محلی تقاطعی. (ب) شبکه محلی پیشنهادی. (ج) کلید. (شبکه‌ها برای یک CAB شامل هشت گره رسم شده‌اند).



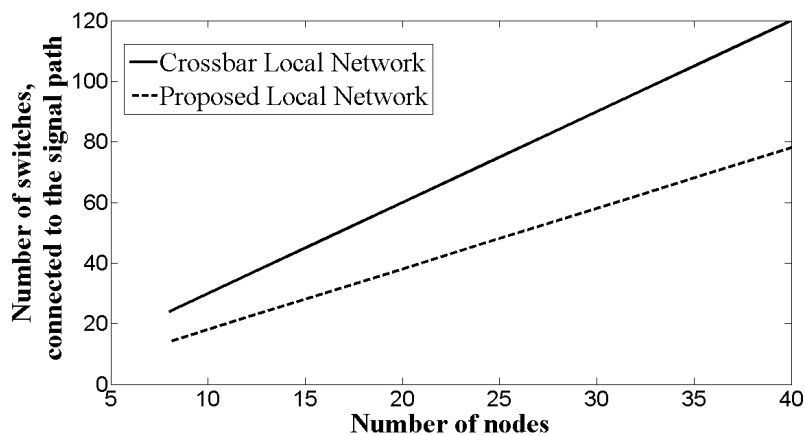
شکل ۸. نمودار تغییرات تعداد کل کلیدهای دو شبکه محلی پیشنهادی و تقاطعی بر حسب تعداد گره‌های CAB.



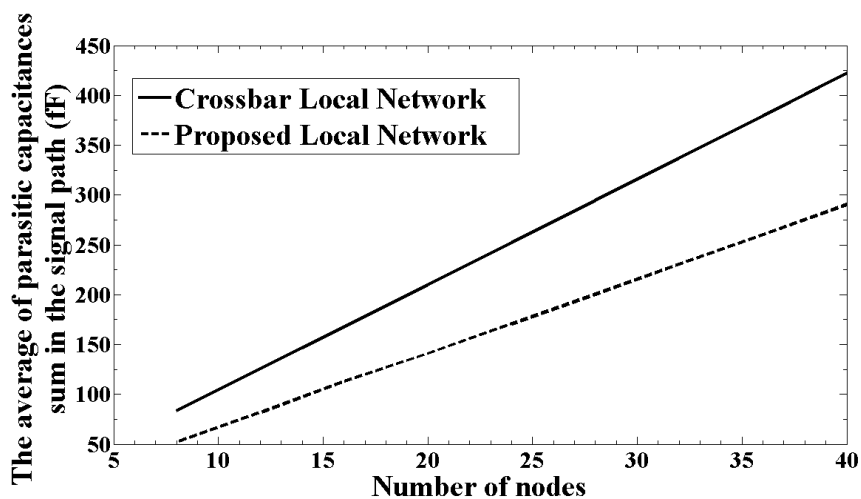
شکل ۹. نمودار تغییرات مساحت اشغال شده به وسیله شبکه‌های محلی پیشنهادی و تقاطعی بر حسب تعداد گره‌های CAB.

تقاطع، با CAB هشت گره ۱۰ عدد (۴۱/۶۷٪) و با چهل گره ۴۲ عدد (۳۵٪) کمتر می‌شود. میانگین مجموع ظرفیت‌های پارازیتی متصل به مسیر سیگنال به ازای تعداد گره‌های CAB برای دو شبکه مورد بحث در شکل ۱۱ نشان داده شده است. این میانگین در شبکه پیشنهادی نسبت به شبکه تقاطعی به ازای هشت گره در CAB ۳۱/۸۵fF (۳۸/۰۷٪) و به ازای چهل گره ۳۱/۹۴fF (۳۱/۲۵٪) کاهش می‌یابد.

خلاصه مقایسه دو شبکه برای CAB چهل گره در جدول ۲ ارائه شده است.



شکل ۱۰. نمودار تغییرات تعداد کلیدهای متصل به مسیر سیگنال در شبکه‌های محلی پیشنهادی و تقاطعی به ازای تغییر تعداد گره‌های CAB.



شکل ۱۱. نمودار تغییرات میانگین مجموع ظرفیت پارازیتی متصل به مسیر سیگنال بین دو گره دلخواه در شبکه‌های محلی پیشنهادی و تقاطعی به ازای تغییر تعداد گره‌های CAB.

جدول ۲. خلاصه مقایسه دو شبکه محلی پیشنهادی و تقاطعی برای CAB شامل چهل گره.

نوع شبکه محلی برای CAB شامل چهل گره معیار سنجش	شبکه محلی تقاطعی	شبکه محلی پیشنهادی
تعداد کل کلید	۱۶۰۰	۷۸۰
تعداد کلیدهای سری در مسیر سیگنال	۲	۱
مساحت اشغال شده (μm^2)	۷۰۵۵۴۹	۲۳۷۷۴۴/۴۴
تعداد کلیدهای متصل به مسیر سیگنال	۱۲۰	۷۸
میانگین مجموع ظرفیت‌های پارازیتی متصل به مسیر سیگنال (ff)	۴۲۲/۲	۲۹۰/۲۶

نتیجه گیری

برای اجتناب از صرف زمان و هزینه نسبتاً زیاد برای طراحی و ساخت ایده‌های مداری به صورت مجتمع، خصوصاً هنگامی که تعداد کمی تراشه برای ساخت سفارش داده شود، استفاده از آرایه‌های دیجیتال برنامه‌پذیر در حوزه دیجیتال و آرایه‌های آنالوگ برنامه‌پذیر در حوزه آنالوگ می‌تواند راه حل مناسبی باشد. چرا که آرایه‌های مذکور توسط کاربر قابل پیکربندی هستند. در این مقاله یک شبکه محلی جدید برای استفاده در شبکه اتصال داخلی آرایه‌های آنالوگ برنامه‌پذیر میدانی پیشنهاد شد. این شبکه از دیدگاه میزان به کارگیری اجزای درون CAB، تعداد کلیدهای سری در مسیر سیگنال، تعداد کل کلیدها، مساحت اشغال شده، تعداد کلیدهای متصل به هر مسیر سیگنال و میانگین مجموع ظرفیت‌های پارازیتی متصل به مسیر سیگنال نسبت به تنها شبکه محلی مخصوص به هر CAB (شبکه تقاطعی) برتری‌های قابل ملاحظه‌ای دارد. به دلیل این برتری‌ها این ایده می‌تواند در طرح‌های گوناگون FPAA، به ویژه FPAA های با دامنه کارکرد وسیع مانند FPAA های خانواده RASP به کار گرفته شود.

- [1] A. M. Sodagar, “Integration Methods,” Lecture Notes, K.N.Toosi University of Technology, Tehran, 2003.
- [2] V. C. Gaudet, “Design of a CMOS Current Conveyor-Based Field-Programmable Analog Array,” Master of Applied Science Diss., University of Toronto, 1997.
- [3] T. S. Hall, “Field-Programmable Analog Arrays: A Floating-Gate Approach.” PhD diss., Georgia Institute of Technology, 2004.
- [4] S. H. K. Embabi, X. Quan, N. Oki, A. Manjrekar and E. Sanchez-Sinencio, “A current-mode based field programmable analog array architecture for signal processing applications,” in IEEE 1998 Custom Integrated Circuits Conference. 1998, pp. 277-280.
- [5] J. Becker, Y. Manoli, “A Continuous-time Field Programmable Analog Array (FPAA) Consisting of Digitally Reconfigurable Gm-cells,” in Proceedings of the IEEE International Symposium on Circuits and Systems, Vancouver, British Columbia, Canada, 2004, pp. I-1092-I-1095.
- [6] Pierzchala, “Current-mode amplifier/integrator for a field-programmable analog array,” in IEEE International Solid-State Conference Digest of Technical Papers, 1995, pp. 196-197.
- [7] E. Pierzchala, M. A. Perkowski, “A Field Programmable Analog Array for Continuous, Fuzzy, and Multi-Valued Logic Applications,” IEEE Proceedings., Twenty-Fourth International Symposium on Multiple-Valued Logic, 1994, pp. 148-155.
- [8] A. Basu, C. M. Twigg, S. Brink, P. Hasler, C. Petre, S. Ramakrishnan, S. Koziol, and C. Schlottmann, “RASP 2/8: A New Generation of Floating-gate based Field Programmable Analog Array,” IEEE Custom Intergrated Circuits Conference (CICC), 2008, pp. 213-216.
- [9] E. K. F. Lee, and P. G. Gulak, “Field Programmable Analogue Array based on MOSFET Transconductors,” ELECTRONICS LETTERS, 1992 Vol. 28, No. 1.
- [10] D. Abramson, “A Mite based Translinear FPAA and its Practical Implementation,” PhD diss., School of Electrical and Computer Engineering, Georgia Institute of Technology, 2008.
- [11] E. K. F. Lee, and P. G. Gulak, “A CMOS Field-Programmable Analog Array,” IEEE Journal of Solid-State Circuits, 1991 Vol. 26, No. 12, pp. 1860-1867.

- [12] I. F. Baskaya, "Physical Design Automation for Large Field Programmable Analog Arrays," Ph.D. diss. School of Electrical and Computer Eng., Georgia Institute of Technology, 2009.
- [13] D. R. D'Mello, and P. G. Gulak, "Design Approaches to Field-Programmable Analog Integrated Circuits," Analog Integrated Circuits and Signal Processing, Kluwer Academic Publishers, Boston. Manufactured in The Netherlands, 1998. Vol. 17, pp. 7-34.